

氏 名	すぎ はら こう へい 杉 原 浩 平
学位(専攻分野)	博 士 (工 学)
学位記番号	論工博第 3986 号
学位授与の日付	平成 20 年 3 月 24 日
学位授与の要件	学位規則第 4 条第 2 項該当
学位論文題目	エレベイテッドソース・ドレイン技術による微細 MOSFET の高性能化 に関する研究

論文調査委員 (主査) 教授 斧 高一 教授 木村 健二 准教授 江利口 浩二

論 文 内 容 の 要 旨

本論文は、大規模集積回路 (ULSI) デバイスの主流である相補型金属酸化膜半導体 (CMOS) デバイスの高集積化・高性能化に不可欠な金属酸化膜半導体型電界効果トランジスタ (MOSFET) の微細化・高性能化について、選択エピタキシャル成長法を用いたエレベイテッドソース・ドレイン技術の構築から、新しいエレベイテッドソース・ドレイン MOSFET 構造の考案・試作・性能評価に至る一連の研究を行い、ソース・ドレイン領域にかかわる寄生抵抗・寄生容量や短チャネル特性などの技術課題解決を実証した結果をまとめたものであり、6 章からなっている。

第 1 章は序論であり、CMOS デバイスの歴史と現状、およびそのソース・ドレイン技術の現状を手短に述べるとともに、デバイスの微細化・高性能化にともなうソース・ドレイン領域の浅接合化にかかわる技術課題 (ソース・ドレイン寄生抵抗の低減、ソース・ドレイン寄生容量の低減、短チャネル効果の抑制)、および技術課題の解決策の一つであるエレベイテッドソース・ドレイン MOSFET について説明している。

第 2 章では、超高真空化学気相成長 (UHV-CVD) 法を用いて、MOSFET ソース・ドレイン領域の Si 基板表面上に単結晶 Si 膜を選択的にエピタキシャル成長させ、Si 膜越しに不純物イオンを追加注入することにより、従来構造と比較して Si 膜厚分だけ Si 基板中の実質的な接合深さを低減できるエレベイテッドソース・ドレイン技術を構築している。さらに、構築した技術をもとに、エクステンション領域すなわち比較的浅く不純物濃度が低い領域の上の一部に低抵抗 Si 膜を有する一部せり上げエクステンション構造と呼ぶ MOSFET 構造を考案し試作している。電気特性を調べた結果、この新しい MOSFET 構造に関して、エピタキシャル Si 膜厚とイオン注入条件の最適化により、ソース・ドレイン寄生抵抗が低減でき、従来構造と同じ程度の短チャネル特性すなわち MOSFET のしきい値電圧特性を維持しながら、MOSFET の駆動能力が向上することを明らかにした。

第 3 章では、さらに、エレベイテッドソース・ドレイン技術を応用して、エクステンション領域、およびポケット領域すなわちエクステンション領域とは逆の導電性を有するチャネル不純物が分布する比較的深い領域への不純物イオン注入を、選択エピタキシャル成長の後に行う自己整合ポケット注入法と呼ぶプロセス技術を考案し MOSFET を試作している。プロセスシミュレーションによりソース・ドレイン間のチャネル領域の 2 次元的不純物分布を解析するとともに、電気特性を調べた結果、この新しい自己整合ポケット注入法により、ディープソース・ドレイン領域の低抵抗で深い pn 接合での不純物濃度が低減し、ソース・ドレイン寄生容量と接合リーク電流が低減できることを明らかにした。また、従来プロセス技術と同じ程度の短チャネル特性が得られるとともに、上で開発した一部せり上げエクステンション構造の場合と同様に、ソース・ドレイン寄生抵抗が低減でき MOSFET の駆動能力が向上することも示した。

第 4 章では、上の第 2 章で開発した構造を発展させ、疑似シングルドレイン構造と呼ぶ新しい MOSFET 構造を考案し試作している。具体的には、エクステンション領域とポケット領域を形成後、ソース・ドレイン領域を高くせり上げ、その後 1 工程の不純物イオン注入でディープソース・ドレイン領域を形成した。電気特性を調べた結果、エピタキシャル Si 膜厚

の最適化により、サイドウォールスペース幅を縮小して、チャンネル領域に近く浅い接合のエクステンション領域の幅を縮小しても、良好な短チャンネル特性が維持でき、MOSFET 微細化・高集積化に対応できることを明らかにした。また、この新しい疑似シングルドレイン構造におけるエピタキシャルSi膜厚は、ディープソース・ドレイン領域とエクステンション領域の接合深さから算出した値より大きい必要があることを明らかにした。さらに、上の第2章の一部せり上げエクステンション構造の場合と同様に、サイドウォールスペース幅の縮小によりソース・ドレイン寄生抵抗が低減でき、MOSFETの駆動能力が向上することも示した。

第5章では、それまでの章で得られた知見をもとに、さらにエピタキシャル成長前に行うサイドウォールのプラズマ加工プロセスを最適化してエピタキシャルSi膜の表面平坦性を改善し、エレベイトッドソース・ドレイン技術を、将来の高性能CMOSデバイスの一つと期待される薄膜シリコンオンインシュレータ(SOI)層を有する基板を用いる微細MOSFETに適用している。具体的には、サイドウォールエッチングにおいて、これまでの CHF_3/Ar プラズマにかえて Cl_2 プラズマを用いることにより、エピタキシャルSi膜の表面平坦性を1桁程度改善するとともに、エピタキシャルSi膜と基板との界面における炭素(C)の界面被覆率を2桁程度低減できることを明らかにした。さらに、薄膜SOI構造の微細MOSFETを試作した結果、それまでの章で試作したバルク構造MOSFETと比較して、同じ程度のソース・ドレイン寄生抵抗のばらつきとともに、良好な短チャンネル特性を得られることが明らかになり、この新しいエレベイトッドソース・ドレイン技術が、将来の高性能微細MOSFETのソース・ドレイン領域の浅接合化に対応できる有用で優れた技術であることを実証した。

第6章は結論であり、本論文で得られた成果について要約するとともに、今後の研究課題について触れ、将来のエレベイトッドソース・ドレイン技術とエレベイトッドソース・ドレインMOSFETの発展、およびそれらのULSIデバイスへの適用について提言を行っている。

論文審査の結果の要旨

本論文は、大規模集積回路(ULSI)デバイスの主流である相補型金属酸化膜半導体(CMOS)デバイスの高集積化・高性能化に不可欠な金属酸化膜半導体型電界効果トランジスタ(MOSFET)の微細化・高性能化について、エレベイトッドソース・ドレイン技術を用いた新しいMOSFET構造の考案・試作と性能実証に関する一連の研究成果をまとめたものであり、得られた主な成果は以下のとおりである。

(1) 超高真空化学気相成長(UHV-CVD)法を用いて、MOSFETソース・ドレイン領域のSi基板表面上に単結晶Si膜を選択的にエピタキシャル成長させ、Si膜越しに不純物イオンを追加注入することにより、従来構造と比較してSi膜厚分だけSi基板中の実質的な接合深さを低減できるエレベイトッドソース・ドレイン技術を構築した。構築した技術をもとに、エクステンション領域すなわち比較的浅く不純物濃度が低い領域の上の一部に低抵抗Si膜を有する一部せり上げエクステンション構造と呼ぶ新しいMOSFET構造を考案・試作し、従来構造と同じ程度の短チャンネル特性すなわちMOSFETのしきい値電圧特性を維持しつつ、ソース・ドレイン寄生抵抗が低減でき、駆動能力が向上することを示した。

(2) 次に、エレベイトッドソース・ドレイン技術を応用して、エクステンション領域、およびポケット領域すなわちエクステンション領域とは逆の導電性を有するチャンネル不純物が分布する比較的深い領域への不純物イオン注入を、選択エピタキシャル成長の後に行う自己整合ポケット注入法と呼ぶ新しいプロセス技術を考案し、プロセスシミュレーションにより不純物分布を解析するとともに、MOSFETを試作した。その結果、ソース・ドレイン寄生抵抗とともに寄生容量・接合リーク電流も低減でき、駆動能力が向上することを明らかにした。

(3) 上の(1)で開発した構造を発展させ、疑似シングルドレイン構造と呼ぶ新しいMOSFET構造を考案し試作した。具体的には、エクステンション領域とポケット領域を形成後、ソース・ドレイン領域を高くせり上げ、その後1工程の不純物イオン注入でディープソース・ドレイン領域を形成した。その結果、エピタキシャルSi膜厚の最適化により、サイドウォールスペース幅を縮小してエクステンション領域幅を縮小しても、良好な短チャンネル特性が維持できることを明らかにし、MOSFET微細化・高集積化に対応できることを示した。

(4) 得られた知見をもとに、さらにエピタキシャル成長前に行うサイドウォールのプラズマ加工プロセスを最適化してエピタキシャルSi膜の表面平坦性を改善し、エレベイトッドソース・ドレイン技術を、将来の高性能CMOSデバイスの一つ

である薄膜シリコンオンインシュレータ（SOI）層を有する基板を用いる微細 MOSFET に適用し、この新しい技術のさらなる有用性を実証した。

以上要するに本論文は、微細 MOSFET の高性能化について、選択エピタキシャル成長法を用いたエレベイテッドソース・ドレイン技術を構築し、新しいエレベイテッドソース・ドレイン MOSFET 構造を考案・試作して、ソース・ドレイン領域にかかわる寄生抵抗・容量や短チャネル特性などの技術課題解決を実証したものであり、得られた成果は学術上、実際上寄与するところが少なくない。よって、本論文は博士（工学）の学位論文として価値あるものと認める。また、平成20年1月30日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。