

②

電子ビーム描画技術を用いた  
大規模半導体集積回路リソグラフィー  
に関する研究

1994年6月

藤 野 毅

電子ビーム描画技術を用いた  
大規模半導体集積回路リソグラフィ  
に関する研究

1994年6月

藤 野 毅



# 内容梗概

近年における大規模半導体集積回路 (LSI: Large Scale Integrated circuit) の発展は、その製造プロセス、特に微細加工に関する技術の進歩によるところが大きい。現在の最先端LSIである64Mbitダイナミックランダムアクセスメモリ (DRAM: Dynamic Random Access Memory) は、最小パターン幅 $0.35\sim 0.4\mu\text{m}$ の微細加工を行なうことによって製造されている。今後も集積度を向上させ、さらに高速大容量のLSIの開発を行なっていくためには、より一層の微細加工技術の進歩が必要である。

微細加工技術は、リソグラフィ (Lithography) 工程とエッチング (Etching) 工程の2種類に分類できる。リソグラフィ工程とは、膜厚 $1\mu\text{m}$ 程度の感光性材料 (レジスト) を基板上に塗布し、回路パターンを焼き付け、現像によりパターンを作製する手法である。エッチング工程は、レジストパターンをマスクとして、シリコン酸化膜やアルミニウムなどの基板上の材料をエッチングする手法である。LSIのリソグラフィは通常、原板となる回路パターンを石英ガラス上に作製し (マスク作製)、それをレジストが塗布された基板上に紫外線を用いて転写する、いわゆる光リソグラフィにより行われてきた。回路パターン幅が紫外線の波長と同程度 ( $0.25\sim 0.4\mu\text{m}$ ) になるに従い、光の回折現象によりパターン形成が困難となりつつあり、より波長の短い電子ビーム (EB: Electron Beam) やX線による微細加工すなわち電子ビームウエハ直接描画 (EB直接描画) 技術やX線リソグラフィ技術がここ10年以上にわたって研究されている。

電子ビームによるレジストパターンの形成すなわち電子ビーム (EB) リソグラフィは、EB直接描画において使用される他に、光リソグラフィやX線リソグラフィ用のマスク作製に使用されており半導体の微細加工技術にとっては必須の技術である。

本論文は、筆者が三菱電機において、EBリソグラフィを用いた微細パターン形成の要素技術と、EB直接描画及びX線リソグラフィ用マスク作製への応用技術に関して研究を行ってきた成果をまとめたものである。

第1章では、半導体リソグラフィ技術における光リソグラフィ技術の進歩と問題点を述べ、それに代わる技術として、より微細なパターンが加工できる、EB直接描画技術、X線リソグラフィ技術の原理と課題を述べる。

第2章では、筆者らが開発したEBリソグラフィシミュレータについて述べる。はじめにEBリソグラフィの基本となる、固体中に入射した電子の散乱軌道計算およびエネルギー蓄積の理論についてまとめ、本理論に基づいて作成したシミュレータにより、EBリソグラフィを用いて形成したレジストパターン形状を正確に予測できることを示す。

第3章では、電子ビーム (EB) 描画装置がレジストパターン精度に及ぼす影響について検討した結果を述べる。はじめに本研究に主として使用した可変成形EB描画装置のハードウェア構成を述べ、高精度なレジストパターン形成に最も重要な可変成形電子ビーム発生部の調整理論と、調整誤差により発生するパターン精度の悪化を抑制する手法とその効果を述べる。また最小パターン幅 $0.25\mu\text{m}$ のレジストパターン形成に必要な、EB描画装置の装置性能 (EB加速電圧、ビームはけ) を、EBリソグラフィシミュレータを用いて考察した結果を述べる。

第4章では、筆者らが評価および開発した3種類の電子ビーム (EB) レジストについて述べる。はじめに、従来からEBレジストとして用いられてきた、ポリメチルメタアクリレート (PMMA: Poly

Methyl MethAcrylate) やクロロメチルスチレン (CMS: Chloro Methyl Styrene) 等の単一の高分子よりなるレジストの特性と問題点について述べる。次に、近年発明され、E Bレジストの解像度と感度に大幅な進歩をもたらした化学増幅型レジストの反応機構について述べた後、筆者が実際にネガ型およびポジ型の化学増幅レジストの評価および開発を行い、新しいレジストプロセス等を導入した結果、化学増幅型レジストが最小パターン幅 $0.25\mu\text{m}$ 程度のL S Iパターン形成において実用に耐えうることを示す。また、パターン形成の新しい試みとして、化学増幅機構およびシリル化反応を用いたドライ現像レジストを開発した結果について述べる。

第5章では、筆者らが作成した、設計データの電子ビーム (E B) 描画データへのデータ変換システムと、そのシステム上で実現した近接効果補正技術について述べる。近接効果とは、電子ビームがレジスト中および基板で散乱することにより、描画パターン以外の部分が露光され、所望のパターンが形成されない現象であり、これは、電子ビームによるエネルギー蓄積分布を示すE I D (Energy Intensity Distribution) 関数を用いてその現象を説明することができる。近接効果はパターンごとに最適なE B露光量を設定することにより補正することができ、各種の近接効果補正手法が開発されてきたが、これらの問題点を検討した結果を述べる。さらに筆者らが開発しE B描画データ変換システム上で実現した、大容量データ向けの高速近接効果補正技術とそのL S Iパターンへの適用結果について述べ、開発した近接効果補正システムが最小パターン幅 $0.25\mu\text{m}$ のL S Iパターン描画において十分な計算速度と補正精度を持つことを示す。

第6章では、E B直接描画技術への応用結果を2種類示した。1つ目は先進的デバイスへの適用結果として $0.15\mu\text{m}$ のゲート長を持つトランジスタを作製した結果、2つ目は、先端プロセス開発への適用結果として $0.3\mu\text{m}$ のホールパターン (hole pattern) を作製した結果について述べる。これらはアライメント手法や近接効果補正などの最適化によって設計どりのレジストパターンが得られた結果、良好な電気特性が得られており、E B直接描画が先端L S Iの研究開発において十分に実用的な技術となっていることを示す。

第7章では、X線リソグラフィー用マスク (X線マスク) 作製への応用結果として、高精度のX線マスク実現のために問題となる、X線吸収体上のE BリソグラフィーおよびX線吸収体のドライエッチングについて研究を行なった結果を述べる。E Bリソグラフィーを用いてX線吸収体上でのレジストパターン形成を行なうことは、X線吸収体が電子ビーム散乱の大きい重金属基板で作製されているため近接効果が大きく難しいという問題点があった。本研究においては、3層レジスト法と近接効果補正の採用により、最小パターン幅 $0.25\mu\text{m}$ のレジストパターン形成ができることを示す。またX線吸収体のドライエッチングは、膜厚が $0.5\mu\text{m}$ 以上でパターン幅 $0.25\mu\text{m}$ 以下という高いアスペクト比を持つパターンを精度よく形成する必要があり従来は困難であった。本研究では、エッチングマスクとしてCrを、基板エッチング防止膜として酸化インジウムスズ (ITO) を用いる新しいプロセスを用いたことにより、良好なX線吸収体パターン形状が得られることを示す。

第8章では本研究で得られた成果を総括すると共に、L S Iリソグラフィーについて残された課題と展望を述べて本研究の結論とする。

# 記号表

記号は各章ごとに使用順序に従って整理されており、初出の式番号を右に示す

## 第1章

$N, A,$	レンズの開口数	(1-1)
$k_1, k_2$	光リソグラフィにおけるプロセスファクター	(1-1)
$\lambda$	光または電子の波長	(1-1)
$V$	電子の加速電圧	(1-2)

## 第2章

$\delta$	電子ビーム強度分布がガウス分布で表される時のビームばけ量	(2-1)
$\sigma_i$	電子が原子 $i$ に衝突する際の散乱断面積	(2-1)
$\Omega$	立体角	(2-1)
$Z_i$	原子 $i$ の原子番号	(2-1)
$e$	電子の電荷	(2-1)
$E$	電子のエネルギー	(2-1)
$\theta, \phi$	電子の散乱角度	(2-1)
$\beta_i$	原子 $i$ の遮蔽パラメータ	(2-1)
$\Lambda$	電子の平均自由行程	(2-4)
$C_i$	試料中の原子 $i$ の重量濃度	(2-4)
$A_i$	原子 $i$ の原子量	(2-4)
$\rho$	試料全体の密度	(2-4)
$N_A$	アボガドロ数	(2-4)
$s$	電子の軌道中での微小距離	(2-5)
$I_i$	原子 $i$ の平均電離エネルギー	(2-6)
$L$	電子の飛程長	(2-7)
$P_i$	電子が試料中の原子 $i$ と衝突する確率	(2-8)
$R_1, R_2, R_3$	モンテカルロ計算で使用する乱数	(2-9),(2-10)
$E_s$	レジスト中の蓄積エネルギー量	(2-12)
$R$	レジストの溶解速度	(2-12)
$R_0$	ポジ型レジストにおける未露光部のレジストの溶解速度	(2-12)
$\gamma$	レジストの溶解速度係数	(2-12)
$E_0$	レジストの溶解速度係数	(2-12)

## 第3章

$W_{\mu}$	可変成形EB描画装置におけるX偏向器への入力値	(3-1)
-----------	-------------------------	-------

$H_{in}$	Y偏向器への入力値	(3-1)
$W_{out}$	X方向ビーム寸法	(3-1)
$W_0$	X偏向電圧が0の時のX方向ビーム寸法	(3-1)
$\theta_x$	成形アパーチャーのX軸と偏向器のX軸とのずれ角度	(3-1)
$\theta_y$	成形アパーチャーのY軸と偏向器のY軸とのずれ角度	(3-1)
$G_x$	X軸偏向器電圧の単位変化に対するX方向ビーム寸法の変化量	(3-1)
$G_y$	Y軸偏向器電圧の単位変化に対するY方向ビーム寸法の変化量	(3-1)
$H_{out}$	Y方向ビーム寸法	(3-2)
$H_0$	Y偏向電圧が0の時のY方向ビーム寸法	(3-2)
$W_{dm}$	X方向ビーム寸法の設計寸法	(3-3)
$H_{dm}$	Y方向ビーム寸法の設計寸法	(3-3)

#### 第4章

$Si^*(x,t)$	レジスト表面からの距離 $x$ 、時間 $t$ におけるレジスト中のHMDS量	(4-1)
$F_{Si}$	シリル化領域におけるHMDS流量	(4-1)
$D_{Si}$	シリル化領域におけるヘキサメチルジシラザン (HMDS) の拡散速度	(4-1)
$F_{OH}$	未シリル化領域におけるHMDS流量	(4-2)
$D_{OH}$	未シリル化領域におけるHMDSの拡散速度	(4-2)
$G_{Si}$	シリル化前面近傍におけるシリル化反応量	(4-3)
$K_{Si}$	シリル化反応の速度	(4-3)
$F(x,t)$	レジスト表面からの距離 $x$ 、時間 $t$ において拡散していくHMDS流量	(4-4)
$Si(x,t)$	レジスト表面からの距離 $x$ 、時間 $t$ におけるシリル化されたレジスト量	(4-4)
$Si_{max}$	レジストのシリル化量の上限値	(4-6)

#### 第5章

$EID(x,y)$	E I D関数	(5-1)
$\beta_f$	E I D関数における前方散乱径	(5-1)
$\beta_b$	E I D関数における後方散乱径	(5-1)
$\eta$	E I D関数における後方散乱係数	(5-1)
$\lambda_p$	MTFを求める際の入力パターンの周期	(5-2)
$MTF(\lambda_p)$	入力パターンの周期 $\lambda_p$ における変調伝達関数	(5-2)
$E_{max}(\lambda_p)$	入力パターンの周期 $\lambda_p$ における強度分布の最大値	(5-2)
$E_{min}(\lambda_p)$	入力パターンの周期 $\lambda_p$ における強度分布の最小値	(5-2)
$EID_x(x)$	X方向に2次元化されたE I D関数	(5-4)
$P(x)$	露光量強度分布を示すパターン関数	(5-5)
$E(x)$	蓄積エネルギー分布関数	(5-5)
$EID_x(k)$	X方向に2次元化されたE I D関数のフーリエ変換形式	(5-6)
$P(k)$	露光量強度分布を示すパターン関数のフーリエ変換形式	(5-6)

$E(k)$	蓄積エネルギー分布関数のフーリエ変換形式	(5-6)
$E_{ideal}(x)$	矩形波からなる理想的な蓄積エネルギー分布関数	(5-7)
$E_{ideal}(k)$	矩形波からなる理想的な蓄積エネルギー分布関数のフーリエ変換形式	(5-7)
$D_{ideal}(x)$	矩形波からなる理想的な蓄積エネルギー分布関数を与える露光量分布	(5-7)
$E_{ideal\_smooth}(x)$	平滑化された理想的な蓄積エネルギー分布関数	(5-8)
$EID\_s\_y(k)$	前方散乱だけを考慮しX方向に2次元化されたE I D関数のフーリエ変換形式	(5-8)
$EID\_s\_y(x)$	前方散乱だけを考慮しX方向に2次元化されたE I D関数	(5-9)
$D_{ideal\_smooth}(x)$	平滑化された理想的な蓄積エネルギー分布関数を与える露光量分布	(5-10)
$E_{ideal\_smooth}(k)$	平滑化された理想的な蓄積エネルギー分布関数のフーリエ変換形式	(5-10)
$\beta_g$	ゴースト法における反転パターンを描画するときのビーム径	(5-11)
$E_g$	ゴースト法における反転パターンを描画するときのビーム強度	(5-12)
$E_p$	ゴースト法における本来のパターンを描画するときのビーム強度	(5-12)
$\epsilon_j$	k番目の図形内の領域 $\Delta A_j$ に対して蓄積されるエネルギー	(5-13)
$n_j^0$	j番目の図形に対するE B露光量	(5-13)
$\bar{E}_k$	k番目の図形に蓄積されるエネルギーの平均値	(5-14)
$A_k$	k番目の図形の面積	(5-14)
average_energy	図形の蓄積エネルギー量の平均値	(5-15)
a, b	矩形図形の辺の長さ	(5-15)
$e_1, e_2, e_3, e_4$	矩形図形の辺の midpoint における蓄積エネルギー	(5-15)
new_dose, old_dose	反復計算における露光量	(5-16)

## 付録

N, A,	レンズの開口数	(付-1)
r	レンズの半径	(付-1)
f	レンズの焦点距離	(付-1)
$\theta_{lim}$	レンズの焦点から見たレンズの軸と外周のなす角度	(付-1)
I	ガウス分布を持つ電子ビームの強度分布	(付-2)
$\delta$	ガウス分布を持つ電子ビームの強度分布の標準偏差	(付-2)
$I_{vab}$	可変成形ビームの強度分布	(付-3)
$\delta_{half}$	電子ビーム強度の半値幅	(付-4)
$\delta_{10-90}$	可変成形ビームの立上りで最大強度の10%から90%までの立ち上がり幅	(付-4)

# 略語表

本文中で使用した略語をアルファベット順および50音順に分けて示した

(アルファベット順)

BLADEプロセス	微細ホールパターンを作製するために本研究で開発したプロセス
CAD	計算機援用設計 (Computer Aided Design)
CMS	クロロメチルスチレン (代表的なネガ型非化学増幅レジスト)
CMS-R	CMSを主成分とする東ソー (株) 製ネガ型非化学増幅レジスト
CVD	化学的気相成長法
DESIRE	シリル化反応を利用するドライ現像プロセスの製品名
DRAM	ダイナミックランダムアクセスメモリ
EB描画装置	電子ビーム描画装置
EB直接描画	電子ビームウエハ直接描画
EBデータ変換	CAD出力ファイル形式のEB描画装置が入力できるファイル形式への変換
EB加速電圧	電子ビーム加速電圧
EBMTフォーマット	EB描画装置HL700Dの入力ファイル形式
EBレジスト	電子ビームレジスト
EBリソグラフィ	電子ビームリソグラフィ
ECR	電子サイクロトロン共鳴
EID関数	1点に入射した電子による蓄積エネルギー分布
EWS	エンジニアリングワークステーション
FET	電界効果トランジスタ
GaAs	ガリウムヒ素
HL700D	日立製作所 (株) 可変成形EB描画装置の製品名
HMDS	ヘキサメチルジシラザン (シリル化剤として使用する)
IPA	イソプロピルアルコール
ITO	酸化インジウムスズ
L&S	ライン&スペース
LOCOS	シリコンの選択的酸化 (素子分離手法)
LSI	大規模半導体集積回路
MELKER	本研究で開発したポジ型化学増幅レジストの開発名
MEXファイル	本研究で使用しているEBデータ変換の中間フォーマット
MIBK	メチルイソブチルケトン
MOS	金属酸化膜半導体
MTF	変調伝達関数 (Modulation Transfer Function)
PEB	露光後の熱処理 (Post Exposure Bake)
PLASMASK	日本合成ゴム (株) 製DESIREプロセス専用のレジストの製品名
PMMA	ポリメチルメタアクリレート (代表的なポジ型非化学増幅レジスト)

PMPS	ポリメチルペンテンスルホン (EB用感光剤の一種)
PVA	ポリビニルアルコール
PVP	ポリビニルフェノール (レジストのベース樹脂材料の一種)
RBS	ラザフォードバックスキャタリングスベクトロスコーピー
RISC	縮小命令セット計算機
RIE	反応性イオンエッチング
SAL601	シブレー (株) 製ネガ型化学増幅レジストの製品名
SEM	走査型電子顕微鏡
SIMPLE	本研究で開発したシリル化反応を利用するポジ型化学増幅ドライ現像プロセス
SOG	塗布ガラス
t-BOC基	ターシャリーブトキシカルボニル基 (ポジ型化学増幅レジストの反応基)
TMAH	テトラメチルアンモニウムヒドロキシド (標準的なアルカリ現像液の成分)
X線マスク	X線リソグラフィ用マスク
ZEP520	日本ゼオン (株) 製ポジ型レジストの製品名
ZEP-RD	ZEP520レジストの専用現像液

(50音順)

アライメントマーク	LSIパターンを重ねて転写する際の目印となるマーク
アリル基	芳香族基 (cf.アルキル基:脂肪族基)
アレイ配置	相互の間隔が規定された複数セルの配列
エッチングストップパ	ドライエッチング時に下地基板がエッチングされないようにする保護薄膜
ストリームフォーマット	CADで使用される標準的なファイル形式
スルーホール	配線間の接続穴
セル	基本図形の集合体またはDRAMの様なメモリセルの1単位
チャージアップ	EB描画時に入射された電子の電荷によりパターンが歪んで描画される現象
ドーパント	シリコンに特性を与える不純物
トレンチ	エッチングによって基板に作製される深い溝
ノボラック	レジストのベース樹脂材料の一種
光マスク	光リソグラフィ用マスク
光レジスト	光感光性材料
光ステッパー	縮小投影露光装置
ポリマー	高分子
メンブレン	X線マスクにおいてX線吸収体を支えている薄膜基板
リングオシレータ	縦列にトランジスタを並べて作製した発振回路
レジスト	感光性材料
レジストコントラスト	レジスト感度曲線においてポジ型では残膜率が0の場所における傾き
ユニット	ME Xファイル上で使用されている図形の集合体を表すコード

# 本論文の目次

内容梗概 .....	i
記号表 .....	iii
略語表 .....	vi
本論文の目次 .....	viii
<b>第1章 序論</b> .....	<b>1</b>
1-1. 緒言 .....	1
1-2. 光リソグラフィー技術 .....	2
1-3. 電子ビーム (EB) リソグラフィー技術 .....	3
1-4. 電子ビームウエハ直接描画技術 .....	4
1-5. X線リソグラフィー技術 .....	4
1-6. 本研究の内容 .....	5
第1章の参考文献 .....	7
<b>第2章 EBリソグラフィーシミュレーションの研究</b> .....	<b>9</b>
2-1. 緒言 .....	9
2-2. 電子散乱とエネルギー蓄積のモデル .....	9
2-3. モンテカルロシミュレーションによる電子散乱軌道の計算 .....	10
2-4. レジストパターン形状シミュレーション .....	12
2-5. シミュレーションと実験結果との比較 .....	15
2-6. 結言 .....	18
第2章の参考文献 .....	19
<b>第3章 EB描画装置がレジストパターン精度に及ぼす影響の検討</b> .....	<b>21</b>
3-1. 緒言 .....	21
3-2. 可変成形EB描画装置のハードウェアの概要 .....	22
3-2-1. システム構成 .....	22
3-2-2. 電子光学系 .....	23
3-3. 成形偏向器と矩形ビーム .....	25
3-3-1. 成形偏向器の調整 .....	25
3-3-2. 2重ずらし描画によるショット接続向上対策 .....	27
3-4. EB加速電圧とビームばけがレジストパターン形状に及ぼす影響 .....	28
3-5. 結言 .....	30
第3章の参考文献 .....	31
<b>第4章 高感度高解像EBレジストの研究</b> .....	<b>33</b>



4-1. 緒言	33
4-2. 化学増幅レジストが開発された背景	33
4-3. ネガ型化学増幅レジストの評価	36
4-3-1. ネガ型化学増幅レジストの反応機構と問題点	36
4-3-2. SAL601レジストのプロセス安定性評価	38
4-3-3. SAL601レジストの実用性に関する考察	39
4-4. ポジ型化学増幅レジストの開発	40
4-4-1. ポジ型化学増幅レジストの反応機構と問題点	40
4-4-2. ポジ型化学増幅レジストMELKER	41
4-4-3. 表面融溶化層発生防止プロセス	43
4-4-4. 表面融溶化層発生防止プロセスを用いた場合のプロセス安定性評価	44
4-4-5. 酸性表面コート膜塗布効果の検証	46
4-4-6. MELKERレジストの実用性に関する考察	47
4-5. 化学増幅型ドライ現像レジストの開発	48
4-5-1. ドライ現像レジスト	48
4-5-2. SIMPLEレジストプロセスの実験	49
4-5-3. 実験結果	50
4-5-4. シリル化反応とレジスト内の分布	52
4-5-5. シリル化分布のシミュレーション	55
4-5-6. SIMPLEレジストの実用性に関する考察	56
4-6. 緒言	57
第4章の参考文献	58

## 第5章 EBデータ交換における高速近接効果補正システムの研究

5-1. 緒言	61
5-2. EBデータ交換システムの概要	61
5-3. EID (Energy Intensity Distribution) 関数と近接効果	64
5-3-1. EID関数	64
5-3-2. EID関数と近接効果の関係	67
5-3-3. 変調伝達関数	70
5-4. 近接効果補正(厳密解とゴースト(GHOST)法)	72
5-4-1. 厳密解	72
5-4-2. ゴースト(GHOST)法	74
5-5. 逐次計算法による近接効果補正	76
5-5-1. 逐次計算法(Parikhの手法)	76
5-5-2. 逐次計算法の改良アルゴリズム	77
5-5-3. 逐次計算法における高速化のための手法	79
5-5-4. 0.24 $\mu$ m LSIテストパターンによる近接効果補正時間と精度の評価	82
5-6. 緒言	89
第5章の参考文献	90

## 第6章 EB直接描画への応用研究

6-1. 緒言	93
6-2. 0.15 $\mu$ mゲート長MOSトランジスタの作製	93
6-2-1. 実験背景	93
6-2-2. MOSトランジスタの試作	94
6-2-3. アライメントマーク最適化	96
6-2-4. 描画パターンデータおよび描画結果	98

6-2-5. トランジスタ動作結果	100
6-3. 0.3 $\mu$ mホールパターンの形成	101
6-3-1. 実験背景	101
6-3-2. 実験	102
6-3-3. アライメントマーク検出シミュレーション	103
6-3-4. パターンデータおよび描画結果	106
6-3-5. スルーホールパターン作製結果	106
6-4. 結言	108
第6章の参考文献	109
<b>第7章 X線露光用マスク作製への応用研究</b>	<b>111</b>
7-1. 結言	111
7-2. X線吸収体上のレジストパターン形成	113
7-2-1. 実験条件	113
7-2-2. X線吸収体からの電子の後方散乱の影響	113
7-2-3. 近接効果の下層レジスト膜厚依存性	115
7-2-4. 近接効果補正	116
7-3. X線吸収体のエッチング	117
7-3-1. W-Tiの異方性エッチング	117
7-3-2. ドライエッチング条件の最適化	117
7-3-3. エッチングマスクおよびストッパ材料の選択	120
7-3-4. CrエッチングマスクおよびITOストッパを用いたパターン形成	121
7-4. 結言	122
第7章の参考文献	123
<b>第8章 結論</b>	<b>125</b>
第8章の参考文献	129
<b>付録</b>	<b>131</b>
(1)開口数の定義	131
(2)ビームばけの定義	131
<b>謝辞</b>	<b>133</b>
<b>研究業績目録</b>	<b>134</b>

# 第1章 序論

## 1-1. 緒言

近年の科学技術の進歩は目ざましいものがあるが、それらをもたらした要因の最も大きなものの一つとして、コンピューターの進歩を上げることができる。真空管で構成された世界最初の電子式コンピューター-ENIACが1946年に試作されてから、その何十倍もの能力を持つコンピューターが、家庭用のテレビと同等の値段で販売されるに至った理由は、トランジスタの開発およびそれらを集積化した大規模半導体集積回路(LSI)の集積度の向上が最大の要因である。現在の最先端LSIである64Mbitダイナミックランダムアクセスメモリ(DRAM)を例にとれば、僅か約200mm<sup>2</sup>の面積に、約7千万個のトランジスタとキャパシタを集積化している。この集積度を支えているのは、微細加工技術の進歩であり、最小パターン幅0.35 $\mu$ mの回路パターンを基板上に作製することを可能にしている。

この超微細加工技術のキーテクノロジーの1つとして、設計された電子回路を感光性材料(レジスト)のパターンとして半導体基板上に形成するリソグラフィ技術が上げられる。現在実用もしくは実用化研究が行なわれている技術は図1-1に示すように、電子ビームウエハ直接描画(EB直接描画)、光リソグラフィ、X線リソグラフィの3種類がある。EB直接描画技術は設計する寸法と等倍のパターンを、電子ビーム(EB)リソグラフィにより半導体ウエハ上に直接描画する技術である。一方、光リソグラフィおよびX線リソグラフィ技術は回路パターンの原板(マスク)をEBリソグラフィにより形成し、マスクパターンを半導体ウエハ上に転写する技術である。X線リソグラフィ用のマスク(X線マスク)はウエハ上のパターンと等倍のマスクを作製しなければならないが、光リソグラフィ用のマスク(光マスク)は、通常回路パターンの5倍の線幅のパターンを作製し、転写時に1/5倍の縮小投影することによりパターンを形成する。本章では、光リソグラフィ、EB直接描画およびX線リソグラフィ技術についての比較を行ない、本研究を行なった背景および研究内容の紹介を行なう。

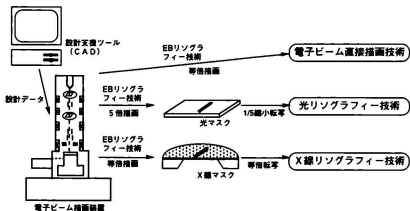


図1-1. 3種類のリソグラフィ技術

## 1-2. 光リソグラフィ技術

現在に至るまで、リソグラフィ技術の主力は波長が200nm~450nmの近紫外および紫外線を用いた光リソグラフィである。光リソグラフィ技術の進歩を、LSIの最小設計寸法およびその寸法を用いて作製されるDRAMの世代と共に図1-2に示す。2~3 $\mu$ mの最小設計寸法の時代に、導描マスクからの転写から、1:5または1:10の大きさの縮小投影装置（光ステッパー）になり、解像度の大幅な進歩が得られるという大きな革新があったが、その後の解像度の向上は主として、光源波長の短波長化および露光装置の開口数（N.A. : Numerical Aperture）の向上によってもたらされてきたといえる。（開口数の定義は付録1参照）

光リソグラフィにおいて解像度および焦点深度（レジストパターンが解像する焦点面と基板の高さの許容範囲であり大きいほど解像裕度が大きい）は次式のように定式化されている。

$$\text{解像度} = k_1 \times \frac{\lambda}{\text{N.A.}}, \quad \text{焦点深度} = k_2 \times \frac{\lambda}{\text{N.A.}^2} \quad \text{---(1-1)}$$

$\lambda$ は光の波長、 $k_1, k_2$ はプロセスファクターと呼ばれ、レジストおよびレジストプロセスの向上により $k_1$ は小さく $k_2$ は大きくなる。解像度の向上は、波長を短くしても、開口数を大きくしても達成されるが、使用している光感光性材料（光レジスト）の種類を変えないで済むという点で開口数の向上の方が容易である。しかしながら、焦点深度は開口数の向上の2乗に反比例して低下する。凹凸のある半導体基板上でパターン形成をするためには、より大きな焦点深度を確保することが必要であり、最低1~2 $\mu$ mは必要である。また光ステッパーにおける、一回の光照射によって作製されるパターン領域（イメージフィールド）は作製するデバイスの大きさと共に大きくする必要がある。イメージフィールド、開口数を大きくするためには、共に投影レンズを大きくする必要がある。光ステッパの大型化、高価格化の要因となる。

焦点深度の確保、ステッパの装置的制約の両面から、開口数の向上には限界があり、0.6程度以上大きくなることなく、波長の切り替えが行われてきた。図1-2にも示したように現在までに波長は水銀ランプのg-線（436nm）からi-線（365nm）、フッ化クリプトン（KrF）エキシマレーザ（248nm）

最小設計寸法	DRAMの世代	露光方式
3 $\mu$ m	64KDRAM	1:1ミラープロジェクションアライナ (N.A.=0.14)
		436nm(g-line) 光ステッパー
2 $\mu$ m	256KDRAM	N.A.=0.28
1.2 $\mu$ m	1MDRAM	N.A.=0.35
0.8 $\mu$ m	4MDRAM	N.A.=0.45
0.5 $\mu$ m	16MDRAM	365nm(i-line) 光ステッパー
		N.A.=0.54    N.A.=0.45
0.35 $\mu$ m	64MDRAM	248nm(KrFエキシマレーザ)
		N.A.=0.55    N.A.=0.35
0.25 $\mu$ m	256MDRAM	N.A.=0.5

図1-2. 光リソグラフィの進歩

へと短波長化が行なわれてきた。最小寸法 $0.25\mu\text{m}$ のパターン形成には、既に開口数0.5のKrFエキシマ光源が使用されており、 $0.25\mu\text{m}$ 以下の実デバイス開発を開口数の向上のみで実現することは非常に困難である。KrFエキシマレーザより波長の短い光源としては、波長193nmのフッ化アルゴン (ArF) エキシマレーザも検討されているが、193nmの波長で使用できるステップのレンズ材料や、193nmの波長を透過し、かつLSIを作製するのに必要なドライエッチング耐性を持つレジスト材料が少ないため実現は難航している<sup>1)</sup>。

最近では、短波長化および大開口数化によらない解像度・焦点深度の向上手法として、超解像 (super resolution) と呼ばれる光ステップの光学系やフォトマスクに工夫を持たせる手法が研究されている。光学系の改良方法としては、対物アパーチャーに工夫を持たす手法<sup>2)</sup>、照明系に工夫を持たす手法<sup>3)</sup>が研究され解像度の向上が確認されている。しかしながら、周期性のあるパターンにしか効果がない、設計寸法とパターン寸法のリアリティーがなくなる、解像度限界がパターン形状に依存する等の問題点があり、短波長化および大開口数化等の様に、様々なパターンに対する全面的な適用は困難である。フォトマスクでの改良方法として、位相シフトマスク<sup>4)</sup>と呼ばれる解像度向上策も、ハーフトーンマスクと呼ばれる比較的製作の容易なマスクでは、ホール系のパターンに対してのみ焦点深度の改善ができるという特長を生かした使用がなされているが、解像度と焦点深度の改善効果の大きいレベソソ型マスクでは、無欠陥のマスク製作が難しい上にパターンレイアウトに工夫が必要のため実用化が難航している。

### 1-3. 電子ビーム (E B) リソグラフィ技術

1-2節で述べたように、解像度の限界が生じつつある光リソグラフィにかわる技術として、電子ビームやX線を用いたリソグラフィの検討が進められてきた。しかしながら、図1-1に示したように、EBリソグラフィで光マスクを作製する際には、回路パターンの5倍の寸法のマスクパターンを形成すればよいが、EB直接描画や、等倍マスクを必要とするX線リソグラフィでは、回路パターンと等倍の微細パターンを形成するために、高精度なEBリソグラフィ技術が必要となる。

EBリソグラフィ技術は、基板上的電子線感光材料 (EBレジスト) に電子を選択的に照射して反応を生じさせ、現像処理の後にパターンを形成する技術であり、1965年に走査型電子顕微鏡 (SEM: Scanning Electron Microscope) を用いて初めて行われた<sup>5)</sup>。電子ビームの波長 $\lambda$ は加速された電子の加速電圧をV (V) とすると次式で示される<sup>6)</sup>。

$$\lambda = \sqrt{\frac{150}{V}} (1 + 0.9788 \times 10^{-6} V)^{-\frac{1}{2}} \quad (\text{A}) \quad (1-2)$$

10kVでは $0.122\text{\AA}$ 、50kVでは $0.0536\text{\AA}$ であり、形成しようとしているパターンサイズ ( $0.1\mu\text{m}$ 程度) に比べて電子の波長は十分小さい。また焦点深度は電子ビーム銃筒の設計に依存するが通常数十 $\mu\text{m}$ 以上あり、パターン形成の準直とはならない。従ってパターン形成の限界は電子ビームの集束特性、および電子のレジスト中での散乱に依存している。透過型電子顕微鏡を改造した電子ビーム加速電圧が高く非常に集束させたビームが得られる装置などを用いた場合には、非常に微細なパターンを作製することができる。例えば、リチウムフロライド (LiF) などの感度は悪いが非常に解像度の高い無機レジストを用いると、 $0.003\sim 0.004\mu\text{m}$ ライン&スペースパターンも得られており<sup>7)</sup>、EBリソグラフィの原理的な解像度は非常に高いといえる。

しかしながらLSIパターンを高速に描画し、かつ精度の高いパターンを得ようとした場合には、次のような問題点がある。

①光ステッパーが1チップ以上のLSIを空气中で転写できるのに比較すると、基板を真空中に保持しチップを多くの電子ビーム偏向領域に分割して描画するために、複雑な真空装置およびデータ制御が必要である。

②高速描画のためには高感度で高解像度のレジスト材料が必要である。

③複雑で微細なLSIパターン描画を行なう場合には、基板で反射した電子が近接したパターン相互で干渉し合うことにより、描画した通りのパターンが得られないという「近接効果」が生じる。この近接効果を解決するためには、近接効果補正という複雑なEBデータ処理技術が必要である。

これら3つの問題点はEB直接描画、X線マスク作製時のEBリソグラフィーで共通の課題である。

#### 1-4. 電子ビームウエハ直接描画技術

電子ビームウエハ直接描画（EB直接描画）は、電子ビーム描画によって半導体基板にLSIパターンを直接描画する技術であり、以下のような特徴がある。

①光リソグラフィーより高解像度で焦点深度も大きい。

②下地基板のパターンに対して描画データを伸縮させながら描画できることから、プロセスによって変んだ半導体基板に対しても高いアライメント精度が得られる。

③マスクが不要である。

④基本的にLSIパターンを一つ一つ描画していく方式のため処理能力（スループット）が低い。

EB直接描画は、光リソグラフィーに比べてスループットが低く、量産性に乏しいために、単品種大量生産品の製造には使用されないが、大型汎用計算機用等の多品種少量生産LSIには使用されている。また光リソグラフィーより高解像が得られることを活かして、ガリウムヒ素（GaAs）電界効果トランジスタ（FET）の微細ゲートパターン描画や、先端LSIの研究開発に使用されている。特に後者では、64Mbit DRAM以降の最先端デバイスの開発初期において、十分な解像度を持つ光ステッパーとフォトリソが開発されていないという状況が発生しており、光リソグラフィーの解像度が向上するまでの間の最先端LSIの開発ツールとして使用されている<sup>10)11)</sup>。

#### 1-5. X線リソグラフィー技術

X線リソグラフィーとは波長が4~20ÅのX線を用いてマスクパターンを転写する手法であり、1972年のSpearsとSmithによるはじめてのX線リソグラフィーの発表<sup>12)</sup>以来、多くの研究が行なわれてきた。

X線リソグラフィーには以下の特徴がある。

①X線の波長は紫外線より短いため、原理的に光リソグラフィーより高い解像力が得られる。

②X線の直進性がよく、基板での反射が生じないため、凹凸の多い基板で厚いレジストでもパターン形成が容易である。

③X線は紫外線と異なり、自由にレンズを構成することができないため、図1-3に示すようなマスクと基板の微細ギャップ露光方式をとらなければならない。

④高精度なX線マスクの作製が難しい。

⑤高出力のX線発生源が必要である。

図1-4の光マスクとX線マスクの比較に示すよ

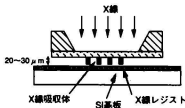


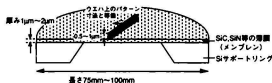
図1-3. X線リソグラフィーの構式図

うに、X線マスク上のパターンは、通常5倍の縮小転写を行なっている光マスク上のパターンの1/5の線幅をパターン形成しなければならない。さらにX線は透過性がよいため、X線を阻止するための吸収体の膜厚は $0.5\mu\text{m}$ 以上は必要であり、光マスクの透光体膜厚が $0.1\mu\text{m}$ 程度であることと比較して、5倍以上の厚さのパターンを加工する必要がある。また、パターンを形成する基板も、光マスク用の厚い石英ガラス基板と異なり、わずか $2\mu\text{m}$ 程度のSiNやSiCの薄膜（メンブレン）上に作製しなければならない。

⑤は1980年代後半より超電導磁石を利用した小型シンクロトン放射光(SOR)光源が実用化されてきたことにより、ほぼ解決され、現在では④のX線用のマスク作製が難しいことがX線リソグラフィーを実用化するための最も大きな問題点となっている。



リソグラフィー用マスクの構造



X線リソグラフィー用マスクの構造

図1-4. 光マスクとX線マスクの比較

## 1-6. 本研究の内容

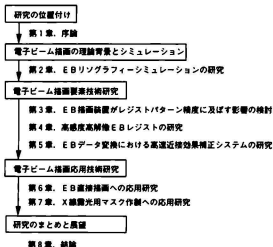
EB直接描画においてもX線マスク作製においても、中心となる技術は高精度なLSIパターンを作製するEBリソグラフィー技術であり、共通の課題が多い。

本研究は筆者が1986年に三菱電機に入社以来、EBリソグラフィーの要素技術とEB直接描画およびX線マスク作製への応用における研究開発について現在までの成果をまとめたものであり、表1-1に示すように序論、結論を含めて8章より構成されている。

第2章ではEBリソグラフィーの基本となる固体中に入射した電子の散乱軌道計算およびエネルギー響の理論についてまとめ、本理論に基づいて作成したEBリソグラフィーシミュレータについて述べる。第2章で開発したEBリソグラフィーシミュレータは、後章において使用されるため、本研究のなかでは最も基礎的な部分であるといえる。

第3章から第5章はEB直接描

表1-1. 本研究の内容



画、X線マスク作製に共通の技術としてEBリソグラフィーの要素技術研究についての成果を示したものである。

第3章では本研究に主として使用した可変成形電子ビーム（EB）描画装置を紹介し、EB描画装置の装置性能（加速電圧、ビームはけ）がパターン形状に及ぼす影響をEBリソグラフィーシミュレータを用いて考察した結果を示す。

第4章では、EBレジストに関する研究成果を述べる。筆者が本研究を行なった1980年代の後半から1990年代前半にかけては、従来EBリソグラフィーに使用されてきたレジストの概念を変える大きな発展が2点あった。その1つは化学増幅型レジストであり、もう一方はシリル化レジストでありこの両者に対する研究成果を述べる。

第5章では、EBリソグラフィーにおいて高精度のパターン描画を行なうために必須である近接効果補正技術について述べる。近接効果補正の理論的背景、従来の手法の問題点を述べ、さらに筆者らが作成した大容量データ向けの高速近接効果補正技術とそのLSIパターンへの適用結果について述べる。

第6章、第7章は第3章～第5章で筆者らが開発したEBリソグラフィー要素技術のEB直接描画およびX線マスク作製への応用研究についての成果を示したものである。

第6章では、EB直接描画技術への応用成果を2種類示した。1つ目は、先進的デバイスへの適用として $0.15\mu\text{m}$ のゲート長を持つトランジスタを作製した成果、2つ目は、先端プロセス開発への適用として $0.3\mu\text{m}$ のホールパターン（hole pattern）を作製した成果について述べる。

第7章では、X線マスク作製への応用成果として、X線吸収体上の高精度EBリソグラフィーおよびX線吸収体の高精度エッチングについて研究を行なった結果を述べる。

第8章では、本研究で得られた結果をまとめ、EB直接技術やX線リソグラフィー技術をはじめとする将来のLSIリソグラフィー技術に関する展望を述べる。



## 第1章の参考文献

- 1) M.Sasago, K.Yamashita, M.Endo, T.Koizumi, T.Matsuo, K.Matsuoka, A.Katsuyama, S.Kobayashi, and N.Nomura: "A Strategic Optical Lithography for Below 0.25 Micron Design Rules": J. Photopolym. Sci. Technol. 4 (1993) 433.
- 2) H.Fukuda: "Axial Image Superposing (Super-FLEX) Effect Using the Mask Modulation Method for Optical Lithography.", Proc. of 1991 Intern. MicroProcess Conference (1991) p.54.
- 3) K.Kamon, T.Miyamoto, Y.Myo, H.Nagata, M.Tanaka, and K.Horie: "Photolithography System Using Annular Illumination": Jpn. J. Appl. Phys. 30 (1991) 3021.
- 4) M.D.Levenson, N.S.Viswanathan, and R.A.Simpson: "Improving Resolution in Photolithography with a Phase-Shifting Mask", IEEE Trans. ED-29 (1982) 28.
- 5) T.Terasawa, N.Hasegawa, T.Kurosaki, and T.Tanaka: "0.3- $\mu\text{m}$  optical lithography using a phase-shifting mask", Proc. of SPIE. 1088 (1989) p.25.
- 6) J.W.Thornhill and I.M.Mackintosh: "Application of the scanning electron microscope to semiconductor device structures", Electronics and Reliability, 4 (1965) 97.
- 7) R.M.F.Thornly, T.Sun: "Electron Beam Exposure of Photoresist", J. Electrochem. Soc. 112 (1965) 1151.
- 8) 日本学術振興会マイクロビームアナリシス第141委員会編: 「マイクロビームアナリシス」 朝倉書店 (1985) p.3.
- 9) W.Langheinrich and H.Beneking: "Fabrication of Metallic Structures in the 10nm Regime Using an Inorganic Electron Beam Resist", Digest of Papers MicroProcess '93 (1993) p.68.
- 10) T.erna, S.Kawanago, T.Nishi, S.Yoshida, H.Nishide, T.Yabu, Y.Kodama, T.Nakano, and M.Taguchi: "3-Dimensional Stacked Capacitor Cell For 16M and 64M DRAMs", Technical Digest of International Electron Devices Meeting. (1988) p.592.
- 11) F.Murai, Y.Nakayama, S.Kimura, O.Suga, Y.Kawamoto, and S.Okazaki: "Electron Beam Direct Writing Technology for ULSI With 0.2 $\mu\text{m}$  Minimum Feature Size", Digest of Papers 1st MicroProcess Conference. (1988) p.36.
- 12) F.Murai, Y.Nakayama, I.Sakata, T.Kaga, Y.Nakagome, Y.Kawamoto, and S.Okazaki: "Electron Beam Direct Writing Technology for 64-Mb DRAM LSI's", Jpn. J. Appl. Phys. 29 (1990) 2590.
- 13) Y.Kawamoto, T.Kaga, T.Nishida, S.Iijima, T.Kure, F.Murai, T.Kisu, D.Hisamoto, H.Shinriki, and Y.Nakagome: "A 1.28  $\mu\text{m}^2$  Bit-Line Shielded Memory Cell Technology for 64Mb DRAMs", Proceeding of Symposium on VLSI Technology (1990) p.13.
- 14) D.L.Spears and H.I.Smith: "High-resolution pattern replication using soft x-rays", Electron. Letter. 8(1972)102.



# 第2章 EBリソグラフィー シミュレーションの研究

## 2-1. 緒言

基板に入射された電子がレジスト中および基板内で散乱される状況を把握することは、電子ビーム (EB) リソグラフィーを研究する上では重要である。例えば、電子ビーム (EB) 描画装置の加速電圧 (EB加速電圧) やビーム径は、形成されるレジストパターンに大きく影響を与えるが、これらを実験的に議論することは、装置の設計製作や高精度なビーム径測定技術が必要であり容易なことではない。また、EBリソグラフィーにおいては入射した電子がレジスト内や基板内で散乱することにより、設計どおりのレジストパターンが得られないという「近接効果」の問題がある。近接効果を議論する場合には、入射した電子がレジストに与えたエネルギー分布を理解しておくことが必要であり、この分布を予測できるシミュレータが必要である。その他、電子ビームウエハ直接描画 (EB直接描画) においてパターンの重ね合せ描画を行なうためには、基板に形成された位置合わせマーク (アライメントマーク) を電子ビームで走査し、マークで反射された電子の信号を検出し位置を測定する必要がある。検出信号の大きさはアライメントマークの形状や材質に依存するため、これらを最適化するためにもEBリソグラフィーシミュレーションは有効な手段である。

本章では、電子の散乱軌道を追跡するモンテカルロシミュレーションのモデルについて簡潔に述べ、筆者が開発した電子の散乱軌道の追跡とレジスト中の蓄積エネルギー分布を求める計算機シミュレータを紹介する。さらに蓄積エネルギー分布から現像後のレジスト断面形状をシミュレーションする手法を述べ、シミュレーションした結果と実験結果との比較を行ない、本計算機シミュレータがEBリソグラフィーを議論する上で十分な精度を持つことを示す。

## 2-2. 電子散乱とエネルギー蓄積のモデル

本研究で電子散乱軌道と蓄積エネルギー分布をシミュレーションにより求めるに当たっては、①電子は試料を構成している原子の原子核と弾性衝突する場合にのみ散乱軌道の角度変化が生じ②1つの原子核との衝突から次の原子核との衝突の間では、試料中の電子と非弾性衝突をしてエネルギーを失っていくという2つのモデルを使用している。これらは、単散乱モデル、逐次エネルギー減衰モデルと呼ばれており、各々遮断ラザフォード型電子散乱角度分布とベータのエネルギー損失式に基づく<sup>1)</sup>計算手法がとられる。以下、本モデルを説明する。

試料表面に入射した電子は、試料を構成する原子の原子核と衝突して、式(2-1)で与えられる遮断ラザフォード型の散乱確率分布に従う方向変化を受ける。電子と原子核との衝突は逐次的に生じるが、衝突間では電子の軌道は直線であると仮定している<sup>1)</sup>。

$$\frac{d\sigma_i(\theta)}{d\Omega} = \frac{Z_i(Z_i+1)e^4}{4E^2} \frac{1}{(1-\cos\theta+2\beta_i)^2} \quad \text{---(2-1)}$$

ここで、 $\sigma_i(\theta)$  [cm<sup>2</sup>]は電子が試料を構成する原子*i*と衝突して角度 $\theta$  [rad]の方向に散乱するときの散乱

断面積、 $\Omega$  [sr]は立体角、 $Z_i$ は試料を構成する原子  $i$  の原子番号、 $e$  [C]は電子の電荷、 $E$  [eV]は電子のエネルギーである。 $\beta_i$ は試料原子の遮蔽パラメータであり、式(2-2)で表される<sup>3)</sup>。

$$\beta_i = \frac{5.42 Z_i^3}{E} \quad \text{---(2-2)}$$

原子  $i$  によって方向変化を生じる全散乱断面積  $\sigma_i$  は、式(2-1)を積分することにより式(2-3)で表わされる。

$$\sigma_i = \frac{\pi Z_i (Z_i + 1) e^4}{4 E^2 \beta_i (1 + \beta_i)} \quad \text{---(2-3)}$$

電子が試料中で1つの弾性散乱を生じ、次の弾性散乱を生じるための平均距離すなわち平均自由行程は、試料中にある原子の種類と構成比及び式(2-3)で示される全散乱断面積に依存する。試料中にある原子  $i$  の重量濃度を  $C_i$ 、原子量を  $A_i$ 、試料全体の密度を  $\rho$  [g/cm<sup>3</sup>]、アボガドロ数を  $N_A$  とすると、平均自由行程  $\Lambda$  [cm]は全散乱断面積  $\sigma_i$  を用いて、

$$\frac{1}{\Lambda} = \sum_i \frac{C_i \times N_A \times \rho}{A_i} \times \sigma_i \quad \text{---(2-4)}$$

として求めることができる。

入射した電子が、試料を構成する原子核と平均自由行程  $\Lambda$  の間隔で弾性衝突する際にはエネルギーを損失しないが、弾性衝突の間に試料中の電子との非弾性衝突によってエネルギーを失う。この非弾性衝突の素過程は非常に複雑である。ベータの理論は、素過程を平均的に取り扱っているもので、エネルギー  $E$  [eV]の電子は、入射電子の軌道  $s$  [cm]に沿って式(2-5)で示されるエネルギー減衰が生じる<sup>3)</sup>。

$$-\frac{dE}{ds} = \frac{7.88 \times 10^{10} \times [(2E + 5.11 \times 10^{-3}) / 5.11 \times 10^{-3}] \times \rho}{E} \sum_i \left[ \frac{C_i Z_i}{A_i} \ln \left( \frac{1.166 E}{I_i} \right) \right] \quad \text{---(2-5)}$$

ここで  $I_i$  [eV]は元素  $i$  の平均電離エネルギーであり式(2-6)のように実験的に求められている。

$$I_i = 9.76 Z_i + 58.8 Z_i^{0.19} \quad \text{---(2-6)}$$

上述の理論式を用いるに当って、式(2-5)で示されるベータのエネルギー損失式の成立する範囲には制限がある。式(2-5)は  $E = 0.86 I_i$  のエネルギーでは0となるため、例えば被衝突物質がレジストのような高分子材料の場合、数十eV以下の領域では使用できないこと、散乱している電子のエネルギーが50keVより大きい領域では精度が悪くなることを使用する際に考慮しておかなければならない<sup>3)</sup>。

### 2-3. モンテカルロシミュレーションによる電子散乱軌道の計算

固体中での電子散乱の軌道を図2-1に示すモンテカルロシミュレーションモデルを使用して計算した。入射した電子が試料中の原子核と弾性衝突を生じる頻度は、式(2-4)の平均自由行程  $\Lambda$  に依存する。1回の衝突が生じた時の電子の飛程長  $L$  [cm]は0より大きく1未満(今後[0,1]と示す)の一樣乱数  $R_1$  を用いて式(2-7)で決定できる。

$$L = -\Lambda \log R_1 \quad \text{---(2-7)}$$

試料が複数の原子で構成されている場合、散乱角を求めるためには、衝突した原子を決定しなければならないが、式(2-8)で示される電子が試料中の原子  $i$  と衝突する確率  $P_i$  と、一樣乱数を用いて決定できる。

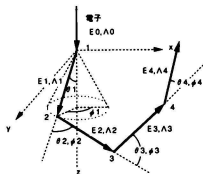


図2-1. 電子の固体内散乱軌跡のモンテカルロシミュレーションモデル

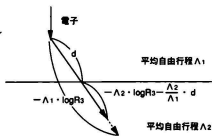


図2-2. 電子散乱軌跡の境界面での処理

$$P_i = \frac{C_i \sigma_i}{\sum_j C_j \sigma_j} \quad \text{---(2-8)}$$

いま試料中でエネルギー  $E_n$  を持った電子が試料原子  $i$  と衝突して散乱されたとする。式(2-1)より図2-1に示す散乱の角度  $\theta$  および  $\phi$  は  $[0,1]$  の一様乱数  $R_1, R_2$  を用いて式(2-9), (2-10)で表される。

$$\cos \theta = 1 - \frac{2\beta_i R_1}{1 + \beta_i - R_1} \quad \text{---(2-9)}$$

$$\phi = 2\pi R_2 \quad \text{---(2-10)}$$

次の弾性衝突が生じる点は電子飛行  $L$ 、散乱角度  $\theta, \phi$  を用いて計算することができ、次の散乱点における電子のエネルギー  $E_{n+1}$  は式(2-5)を用いて式(2-11)で表される。

$$E_{n+1} = E_n + L \times \frac{dE}{ds} \quad \text{---(2-11)}$$

この  $n$  と  $n+1$  の衝突の間に失ったエネルギーは経路中の試料に蓄積されるものとする。以上の式に従って、試料に入射した電子は原子核との衝突による方向変化、および電子-電子間の相互作用によるエネルギー損失を繰り返してエネルギーを試料中に蓄積しながら進み、エネルギーを全て失った時点で静止する。

試料が多層構造になっている場合には、異なる物質の境界面を電子が通過した際に平均自由行程および蓄積エネルギー量が増えるため、上記のモデルはそのまま適用することはできない。この物理的なあいまいさを解決するために、本シミュレータにおいては、図2-2に示すような手法で境界面処理を行った。

電子が物質1（平均自由行程  $\Lambda_1$ ）内で飛行長  $-\Lambda_1 \cdot \log R_3$  ( $R_3$  は  $[0,1]$  の一様乱数) で弾性衝突するとし、次の弾性衝突位置に向かう途中、距離  $d$  の位置 ( $-\Lambda_1 \cdot \log R_3 > d$ ) において物質2（平均自由行程  $\Lambda_2$ ）に入射した場合、物質2中へ入ってから飛行長を  $-\Lambda_2 \cdot \log R_3 - \Lambda_2 / \Lambda_1 \cdot d$  になるとして計

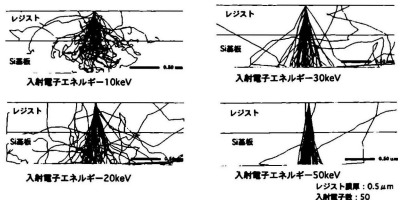


図2-3. 電子散乱軌跡の入射電子のエネルギーに対する依存性

算を行なったり、本処理は多層レジストの場合のように薄い薄膜を有する構造や、W等の重金属基板とレジストの境界を扱う場合には非常に重要である。

図2-3に入射電子のエネルギーを10keV～50keVまで変化させた場合の、1点に入射した50個の電子散乱軌跡を示す。試料はSi基板上にポジ型電子ビーム（EB）レジストZEP520（日本ゼオン製）を膜厚0.5 $\mu$ m塗布したものを想定している。入射電子ビームのエネルギーが高いほど(2-2),(2-3),(2-4)に従って平均自由行程が大きくなるため、電子の散乱が小さくなって行くことがわかる。

## 2-4. レジストパターン形状シミュレーション

2-3節に示したように、レジスト中に入射した電子はレジストを構成している原子中の電子との非弾性衝突によりエネルギーを失う。失われたエネルギーの一部はレジスト中の高分子（ポリマー）に作用してポリマーの切断や架橋を引き起こす。代表的なポジ型EBレジストであるポリメチルメタアクリレート（PMMA：Poly Methyl MethAcrylate）は、電子線に作用してポリマー主鎖が切断され分子量が低下する。分子量が低下することにより、メチルイソブチルケトン（MIBK：Methyl IsoButyl Ketone）やイソプロピルアルコール（IPA：Iso Propyl Alcohol）等の有機溶媒に対する溶解速度が増大する。蓄積されたエネルギー $E_a$ と溶解速度Rの関係はPMMAレジストに対して定式化されており<sup>4)</sup>、次式で表される。

$$R = R_0 \times \left( 1 + \frac{E_a}{E_0} \right)^\gamma \quad \dots(2-12)$$

この式中で $R_0, E_0, \gamma$ はレジストと現像液の組み合わせによって決定される定数である。レジストを微細セルに分割し、微細セルの溶解速度を式(2-12)を用いて求めることにより任意の現像時間におけるレジストプロファイルを予測できる。すなわち、レジスト中の蓄積エネルギー分布と、蓄積エネルギーと溶解速度との関係を導けば電子ビーム照射によって形成されるレジストの形状を予測できる。

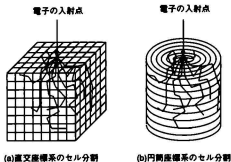


図2-4. エネルギー蓄積メッシュの分割

蓄積エネルギー分布の算出にはレジスト中を微細なセルに分割し、各々のセルにおけるエネルギー蓄積量を上述のモンテカルロ計算で求める必要がある。通常の直交座標系(図2-4(a))のセル分割を行い、3次元のメッシュを用いるとメッシュ数が非常に多くなる。例えば、シミュレーションの精度を上げるためにセルサイズを $0.01\mu\text{m}$ と小さくして、膜厚 $0.5\mu\text{m}$ で $10\mu\text{m}$ 角の領域にメッシュを作成すると50M個のメッシュとなり、汎用のエンジニアリングワークステーション(EWS)の主記憶メモリ上では計算が不可能となる。この問題点を解決するため、筆者らが開発したシミュレータでは次のような工夫を行い、主記憶メモリの節約および計算時間の短縮を可能とした。

1点に入射された電子により蓄積されるエネルギーは、入射点から入射方向に垂直に等距離にあるセルでは等しい。これを利用し、図2-4(b)に示すような円筒座標系のセル分割を行ないドーナツ状の領域毎にエネルギー蓄積計算を行なうことにより、セルサイズを小さく分割できると共に、電子ビーム散乱の及ぶ領域を大きくとることができる。例えば、 $0.01\mu\text{m}$ のセルサイズで、膜厚 $0.5\mu\text{m}$ で入射点から $10\mu\text{m}$ までの距離にメッシュを作成してもメッシュ数は50K個であり、直交座標系のメッシュ分割と比較して1/1000倍と小さく、十分に主記憶メモリ上に収まる。また直交座標系のセル分割では、入射点からの距離が遠いセルでは、電子が通過する回数が少なく、隣合うメッシュ間で蓄積エネルギー値の差が生じ誤差が大きくなるという問題点があり、これを小さくするためにはモンテカルロ計算の電子数を増やさなければならない。これに対して、円筒座標系では入射点から等距離のセルで平均化が行なわれるため、少ないモンテカルロ計算の電子数でも蓄積エネルギー値の誤差が少なくなり計算精度が増す。

図2-5にSi基板上に膜厚 $0.5\mu\text{m}$ のレジストを塗布し、1点に集束された電子ビームをY方向に走査したときの、 $0.25\mu\text{m}$ の深さにおける蓄積エネルギー分布のX方向分布を示す。レジスト中に蓄積される蓄積エネルギー分布は入射点近傍のシャープな分布と、ブロードな分布の2つの分布より構成されていることがわかる。入射電子のエネルギーを高くするに従って、シャープなピークはより狭まるが、ブロードな分布はより広がって行くことがわかる。

実際のレジストパターンのシミュレーション計算の流れを図2-6に示す。はじめに、1点に入射した電子によりレジスト内に蓄積されたエネルギー分布結果を、モンテカルロシミュレーションにより求める。次に、シミュレーションを行なうべき電子ビーム照射パターン形状に応じて、コンボリューションを行なうことにより蓄積エネルギー分布を求める。この際、レジスト膜厚、基板構造等が同条件であれば、パターン形状を変えても再びモンテカルロ計算を行なう必要はなく、コンボリューションのみを再実行すれば良い。最後に、蓄積したエネルギー分布よりレジストプロファイルを求めるが、この際の

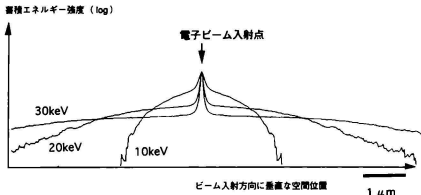


図2-5. 蓄積エネルギー分布の電子ビームエネルギー依存性  
(膜厚0.5 $\mu\text{m}$ のレジストの0.25 $\mu\text{m}$ 深さにおける水平方向分布)

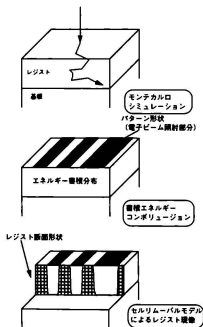


図2-6. レジストプロファイルシミュレーションの流れ

現像モデルとしてはセルリムーバル法<sup>9)</sup>を採用した。セルリムーバル法とはレジスト中を微細なセルに分割し、個々のセルが現像液に触れてから、溶解するまでの時間を蓄積エネルギーを用いて計算しておき、現像液面に触れているセルのうち、早く溶解するセルから順番に除去することによりレジストパターン形状を計算する手法である

また、本シミュレータにおいては、EB描画装置のビーム径のぼけを考慮に入れるために、モンテカルロ計算によって蓄積エネルギー分布を求めるときに、電子の入射位置を電子ビームのぼけと同じ大きさのガウス分布を持って入射するとして計算を行なった。これにより実際のEB描画装置で形成された蓄積エネルギー分布により近い分布を計算することが可能になりシミュレーションの精度が向上した。また、第3章で述べるように、EB描画装置のビームぼけがレジストパターン形状に与える影響もシミュレーションすることが可能となる。



## 2-5. シミュレーションと実験結果との比較

シミュレーションの精度を検証するために、実験との比較を行なった。使用したEBレジストはポジ型レジストで、日本ゼオン(株)製のZEP520、現像液は同社製のキシレンを主成分とするZEP-RDである。実験に使用したEB描画装置は第3章で述べる可変成形EB描画装置HL700Dであり、電子の加速電圧が30kV、ビームはけはビームプロファイルをガウス分布関数で近似した場合の標準偏差( $\delta$ )が $0.1\mu\text{m}$ である。ビームはけの定義の詳細は付録(2)に記述する。

レジストプロファイルシミュレーションを実際のレジストに適用するためには、モンテカルロ計算時のパラメータとして、レジストの組成(レジスト中に含まれる原子種類と各々の原子の重量濃度)、密度、膜厚が必要である。また現像シミュレーション時には、式(2-12)で表される蓄積エネルギー量 $E_0$ とレジストの溶解速度 $R$ との関係を決定しておかなければならない。これは実験より得られるレジストの感度曲線と、シミュレーションにより得られる感度曲線のフィッティングにより求める。式(2-12)の $R_0$ 、 $E_0$ 、 $\gamma$ のうち $R_0$ を変化させるとレジストの未露光部の残膜率、 $E_0$ を変化させるとレジスト膜厚が0になるときの感度、 $\gamma$ を変化させるとレジスト残膜率が0になる部分におけるレジスト感度曲線の傾きが変化する。この傾向を用いて種々の $R_0$ 、 $E_0$ 、 $\gamma$ の時のシミュレーションによる感度曲線を計算し、実験結果と最も誤差が少なくなるように $R_0$ 、 $E_0$ 、 $\gamma$ を求めた。本レジストの場合には、 $R_0=0.02$  [nm/sec]、 $E_0=750.0$  [J/cm<sup>2</sup>]、 $\gamma=7.0$ の時に最も誤差が少なかった。そのときのレジスト感度曲線を図2-7に示すが、シミュレーションと実験結果とが良く一致しており、以降この値をZEP520レジストのシミュレーションには用いた。

レジストの現像時間を180秒に固定して、 $0.24\mu\text{m}$ ライン、 $0.3\mu\text{m}$ ライン、 $0.36\mu\text{m}$ ラインを各々のライン幅の2倍のピッチで描画したとき(以降ライン&スペース(L&S)と呼ぶ)のシミュレーションと実験結果の比較を図2-8に示す。また $0.3\mu\text{m}$ L&Sパターンの現像時間を120秒、180秒、240秒と変化させたときのシミュレーションと実験結果の比較を図2-9に示す。いずれも露光量は $55\text{mC/cm}^2$ である。どの結果も非常に良く一致しており、本シミュレータが最小解像寸法が $0.3\mu\text{m}$ 程度のレジストパターン形状を十分に精度良く予測できることがわかった。

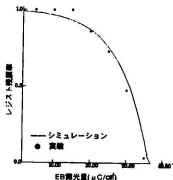


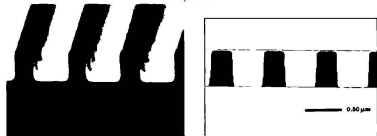
図2-7. レジスト現像パラメータの感度曲線  
によるフィッティング結果  
(ZEP520レジスト, EB加速電圧30kV)



0.24 $\mu$ mL&S



0.30 $\mu$ mL&S

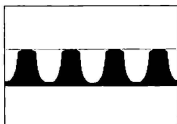


0.36 $\mu$ mL&S

実験結果

シミュレーション結果

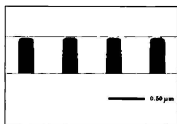
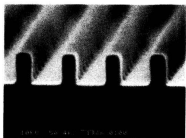
図2-8. レジスト断面形状のレジストパターン寸法依存性  
(EB加速電圧30kV, 現像時間180秒, 露光量55 $\mu$ C/cm<sup>2</sup>)



現像時間 120秒



現像時間 180秒



現像時間 240秒

実験結果

シミュレーション結果

図2-9. レジスト断面形状の現像時間依存性  
(EB加速電圧30kV, 0.3 $\mu$ m L & S, 露光量55 $\mu$ C/cm<sup>2</sup>)

## 2-6. 結言

EBリソグラフィにおける、レジスト中での電子散乱軌跡およびエネルギー蓄積を求めるために、モンテカルロシミュレーションを用いたEBリソグラフィシミュレータを開発した。使用した電子散乱のモデルは、原子核との弾性衝突モデルに、遮蔽ラザフォード散乱、試料中の電子との非弾性散乱によるエネルギー損失のモデルに、ベータの式を使用している。

これらのモデルをシミュレータで適用する際に、下記のような工夫を行なった。

- ①基板が多層構造である場合は境界面での処理を行なった。
- ②実際のEB描画装置が持つ電子ビームのばけを考慮してモンテカルロ計算を行なった。
- ③蓄積エネルギー分布を求める際のメッシュ分割に円筒座標系を採用した。
- ④蓄積エネルギーと溶解速度の関係は、レジストの感度曲線を用いて決定した。

①②により実際の物理現象により近いシミュレーションが可能となった。③により計算精度の向上と計算時間の短縮が達成できた。④により現像パラメータを正確にかつ客観的に求めることができるようになった。

その結果、加速電圧30kVのEB描画装置とZEP520レジストを用いて、パターン寸法および現像時間を変化させてレジスト断面形状をシミュレーションした結果は、実験結果と非常によく一致した。

以上の結果より、本章で検討した電子ビーム散乱及びエネルギー蓄積のシミュレーションモデルは十分に精度が高いものであるとわかる。今後本章で開発したシミュレータは、第3章では、電子ビーム加速電圧やビームばけがパターン形状に与える影響の考察に、第5章では近接効果補正に使用する電子ビームによる蓄積エネルギー分布の導出に、第6章ではアライメントマーク検出シミュレーションに使用する。

## 第2章の参考文献

- 1) K.Murata, T.Matsukawa, and R.Shimizu: "Monte Carlo Calculations on Electron Scattering in a Solid Target", *Jpn. J. Appl. Phys.* 10 (1971) 678.
- 2) D.B.Brown, D.B.Wittry, and D.F.Kyser: "Prediction of X-ray Production and Electron Scattering in Electron-Probe Analysis Using a Transport Equation", *J. Appl. Phys.* 40 (1969) 1627.
- 3) R.J.Hawryluk, A.M.Hawryluk, and H.I.Smith: "Energy dissipation in a thin polymer film by electron beam scattering", *J. Appl. Phys.* 45 (1974) 2551.
- 4) 藤野敏, 竹内晋, 梅澤治彦, 森泉幸一, 青山哲, 渡邊弥一郎: "シミュレーションを活用したディープサブミクロン電子ビーム直接露光技術", 電子情報通信学会技術報告, SDM89-73 (1989) p.1.
- 5) A.R.Neureuther, D.F.Kyser, and C.H.Tung: "Electron-Beam Resist Edge Profile Simulation", *IEEE Trans. ED-* 26 (1979) 686.
- 6) F.H.Dill, A.R.Neureuter, J.A.Tuttle, and E.J.Walker: "Modeling Projection Printing of Positive Photoresists", *IEEE Trans. ED-22* (1975) 456.



# 第3章 EB描画装置がレジストパターン精度に及ぼす影響の検討

## 3-1. 緒言

現在実用化されている電子ビーム (EB) 描画装置は、図3-1に示すように、電子ビームの形状及び走査方法によって3種類に大きく分類できる。

電子ビームの形状は、細く絞ったガウスビームの場合と、2枚の成形アパーチャーにより任意の矩形に成形されたビームすなわち可変成形電子ビームの場合がある。目的とする矩形や台形パターンを描画する際に、ガウスビームを用いた場合には塗りつぶしに時間を要するのに対し、可変成形ビームは目的のパターンを矩形パターンに分割して矩形パターンごと一括露光するため、高速描画が可能となる。

走査方法はラスタ方式と、ベクター方式に分類できる。ラスタ方式とは、描画領域の全面をビームが走査し、パターンの存在しない部分のみビームをブランキングさせることにより、選択的に描画を行なう手法である。一方、ベクター方式とはパターンの存在する部分のみビームを偏向させて描画を行なう方法である。

ガウスビーム、ラスタ方式の描画装置①は、光マスクの生産装置として、1970年代終りより実用化されり広く使用されている。




名称	① ガウスビーム ラスタスキャン型	② ガウスビーム ベクタースキャン型	③ 可変成形ビーム ベクタースキャン型
描画方式	 <p>ビーム 走査方向 (Y方向)</p> <p>ステージ走査移動 (X方向)</p> <p>ステージX方向に走査移動し、ビームはY方向に連続的に走査されている。露光の存在しない部分のみビームをブランキングさせ、選択的に露光を行う。塗りつぶし速度は100~200MHz。</p>	 <p>描画領域</p> <p>描画領域中のパターンの存在する部分のみビームを移動させ塗りつぶしを行う。描画領域内のパターンは露光を中絶しステージを移動させて露光する。塗りつぶし速度は、D/A変換器と偏向器の性能に依存し通常10MHz程度。</p>	 <p>描画領域</p> <p>描画領域中のパターンの存在する部分を、矩形ビームのショットに分割し露光する。矩形領域内は塗りつぶし露光ではなく一度露光のみで高速露光が可能である。描画領域内のパターンは露光を中絶しステージを移動させて露光する。露光では、ステージを連続的に移動させながら露光する方法も開発され、より一層の高速露光が可能となった。</p>
特徴	【ビームアパーチャが容易 (露光量より露光干渉)】 原理的には、ボジマの露光時間に実用化無し。 アドレスサイズ (最小描画単位) に依存して露光時間が大きく異なるが、アドレスサイズが同じであれば露光時間はどのようなパターンでも一定。	露光量がシンプルで露光効率が悪い。 最も複雑なパターンの描画が可能だが、複雑なパターンの露光の場合はスループットが悪い。	露光量が複雑で露光効率が悪い。 露光時間はアドレスサイズに依存しないが、データ露光時に依存する。スループット向上のためにはデータ露光動作を減少させるため、レジストのボジマを使い分けられる必要がある。 可変成形ビームを用いているため0.1μm以下の複雑パターン描画は難しい。
用途	光マスク作成 (4,16MbitDRAMまで)	GaAs FETゲートパターン露光機露光用 露光デバイス研究用	マスク作成 (16,64MbitDRAM) EB露光機 (LSI)
装置例	ETECHMEBESシリーズ	日本電子 J6X-50,8000FS 日立 H,700F (向斜め偏向器を用いることにより100MHzの塗りつぶし速度を實現)	日立 H,7000,700M,8000 (3/4寸 露光専用機, 3/4寸 1/2寸 露光専用機付き) 日本電子 J6X-6A,7000MV ETECHMEBLE150 (3/4寸 露光専用機)

図3-1. 電子ビーム描画装置の種類

ガウスビーム、ベクター方式の描画装置②は制御系が最も簡単であるため実用化が早かったが、描画速度が遅いため大規模なLSIのパターン描画には使用されていない。しかしながら、最も微細なパターンが描画できる方式であるために、現在でも微細デバイスの研究開発用やガリウムヒ素 (GaAs) フィールドエフェクトトランジスタ (FET) のゲート描画用に使われている。

可変成形ビーム、ベクター方式の描画装置③はLSIの電子ビームウエハ直接描画 (EB直接描画) 用に開発された最も描画処理能力 (スループット) が高い方式である。光マスク製作の高速化も実現できることから、16Mbit DRAM以降の光マスク生産にも適用されている。

本研究に使用した装置は③の可変成形EB描画装置であるが、本装置は上記の3種類のタイプの装置で最も複雑なハードウェアを有しており装置調節が難しい。またLSIの描画データをEB描画装置が描画できるデータに変換するソフトウェアも、3種類の装置の中で最も複雑な処理が要求されている。

本章では可変成形EB描画装置のシステムの概要を、本研究で主として使用したHL700D (日立製作所製) に従って紹介し、高精度な描画パターンを得るために重要な、電子光学系における可変成形偏向磁の補正手法について述べる。さらに装置の電子光学性能がパターン精度に及ぼす影響を検討するため、電子ビーム (EB) 加速電圧とビームはげがパターン精度に与える影響を、第2章で開発した電子ビーム (EB) リングラフィアーシミュレータを用いて考察した結果を述べる。

### 3-2. 可変成形EB描画装置のハードウェアの概要

#### 3-2-1. システム構成

装置の全体構成および外観を図3-2、図3-3に示す。設計されたLSIのパターンデータは、データ変換用計算機で、第5章に述べる処理によってEB描画用データに変換された後、ネットワーク

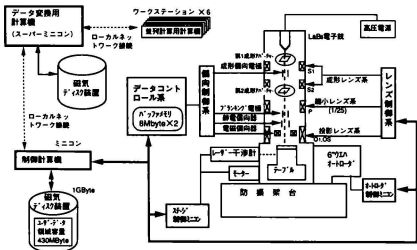


図3-2. 可変成形EB描画装置のシステム構成



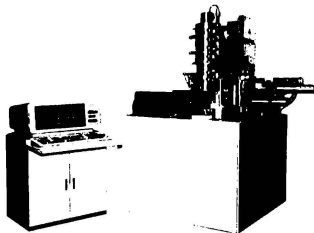


図3-3. 可変成形EB描画装置の外観

を通じてEB描画装置の制御計算機に転送される。

パターンデータは、EB描画時に制御計算機から、EB描画装置のデータコントロール系にあるバッファメモリに転送される。バッファメモリ上のデータはデータコントロール系で最大矩形ビーム以下の寸法データに再分割され、偏向制御系のデータとして、EB描画装置の鏡筒へ送られる。鏡筒に送られたデータで、電子ビームを制御することにより基板上にパターン描画される。

EB直接描画のように同じパターン図形を持つチップを多数描画する場合には、1チップ分のデータを全てバッファメモリに転送し描画を行なう。光マスク作製時のEB描画の様に同じパターン図形を1回しか描画しない場合には、バッファメモリを2バンクに分割し、書えられたデータを交互に描画する方式をとる。この際、片バンクのバッファメモリのデータを転送している際には、もう一方のバッファメモリに書えられたパターンデータを描画することにより、データ転送に必要な無駄時間をなくすることができる。

### 3-2-2. 電子光学系

可変成形EB描画装置の電子光学系<sup>4)</sup>を図3-4に示す。電子光学系は矩形ビームを発生させる可変成形レンズ部と、矩形ビームを試料面上の所望の位置に集束させ照射する集束偏向レンズ部に分かれる。

可変成形レンズ部においては、ランタンヘキサボライド ( $\text{LaB}_6$ ) 結晶を使った電子銃より放射された電子ビームが、第1および第2の2枚の成形アパーチャーを通過する際に矩形に成形される。矩形ビームの形状は第1成形アパーチャーを通過した電子ビームが、第2成形アパーチャーに投影される位置を成形偏向器により制御することにより決定される。また、第1成形アパーチャー上の電子ビーム像を、第2成形アパーチャー上に再び結像するため第1および第2成形レンズがある。

可変成形レンズ部において発生した矩形ビームは縮小レンズにより1/25に縮小され、集束偏向レンズ部の偏向器により描画試料面上の所望の位置に投影される。このときビームは2段の対物集束レンズに

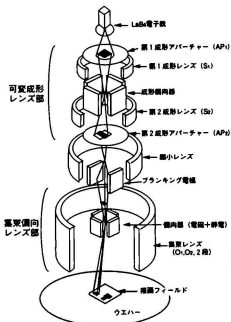


図3-4. 可変成形EB描画装置の電子光学系



図3-5. ベクター型EB描画装置の描画方式

より集束される。

ウエハ上のLSIチップは、図3-5に示すように分割して描画される。ステージを移動させずに描画できる領域は偏向器の最大偏向幅によって制限されており、それ以上の領域は試料を保持しているステージを移動することによりパターン描画を行なう。偏向器は、電磁および静電の2段の偏向器により構成され、電磁偏向器がビームを偏向できる大きさは最大1200 $\mu$ mでこの範囲をフィールド領域と呼び、静電偏向器がビームを偏向できる大きさは最大40 $\mu$ mでこの範囲をサブフィールド領域と呼んでいる。

電磁偏向器はビームを大きく走査できるが、磁界を制御するコイルはインダクタンスが大きく高速の変化ができないため、描画位置の安定（セトリング）には50 $\mu$ secが必要である。一方電界を制御する静電偏向器はコイルを使用しないため安定時間が400nsecと短いが、ビームを大きく偏向させるためには高電圧が必要となるため最大偏向領域は小さい。これらの安定時間待ちらは描画時の無駄時間であるのでできるだけ小さくすることが望ましい。

偏向幅が大きいが応答の遅い電磁偏向器と、偏向幅は小さいが応答の速い静電偏向器を使い分けることにより高速な描画が可能となる。フィールド領域内の図形を任意に描画すると、電磁偏向器および静電偏向器の両方を変化させなければならないため、1図形ごとに電磁偏向器の安定時間である50 $\mu$ secが無駄時間として発生する。これに対して、描画すべき図形をサブフィールド毎にグループ化し、サブフィールド内のパターンは電磁偏向器を変化させず、静電偏向器で偏向することにより、1図形ごとの無駄時間を静電偏向器の安定時間である400nsecと少なくできるため、高速描画が可能となる。

### 3-3. 成形偏向器と矩形ビーム

#### 3-3-1. 成形偏向器の調整

成形偏向器の調整は、描画される可変成形ビームの寸法及び形状に大きく影響するため非常に重要である。所望の可変成形ビームを得るためには、成形偏向器に最適な電圧を入力しなければならない。任意のビームを得るための成形偏向器の調整原理を以下に示す。

成形偏向器と可変成形アパーチャーが図3-6に示すような関係で配置されたとする。第1および第2成形アパーチャーのX、Y軸は既に調整され完全に一致しているものとする。

$W_{in}$  及び  $H_{in}$  を各々XおよびY偏向器への入力値とすると、第1成形アパーチャーと第2成形アパーチャーの開口部の重なり矩形の大きさ（以下、ビーム寸法とよぶ）のX方向ビーム寸法  $W_{out}$  およびY方向ビーム寸法  $H_{out}$  は次式で表される。

$$W_{out} = G_W \times \cos \theta_x \times W_{in} + G_H \times \sin \theta_y \times H_{in} + W_0 \quad \dots (3-1)$$

$$H_{out} = G_W \times \sin \theta_x \times W_{in} + G_H \times \cos \theta_y \times H_{in} + H_0 \quad \dots (3-2)$$

但し  $W_0$ 、 $H_0$ ：偏向器に電圧がかかっていないときのビーム寸法

$G_W$ 、 $G_H$ ：偏向器の電圧を変化させたときに、第1成形アパーチャーの像がX' およびY' 方向に移動するときのゲイン値

$\theta_x$ ：成形アパーチャーの開口部のX軸と偏向器のX' 軸との角度のずれ

$\theta_y$ ：成形アパーチャーの開口部のY軸と偏向器のY' 軸との角度のずれ

$W_{out}$  および  $H_{out}$  を出力させたい成形ビームの大きさ  $W_{data}$ 、 $H_{data}$  とするためには、 $W_{out}$ 、 $H_{out}$  を  $W_{data}$ 、 $H_{data}$  で置き換え、上式を  $W_{in}$  および  $H_{in}$  について解くと求まり、結果は次式となる。

$$W_{in} = \frac{1}{G_W \times \cos \theta_x \times (1 - \tan \theta_x \times \tan \theta_y)} \times W_{data} + \frac{-\tan \theta_y}{G_W \times (\cos \theta_x - \tan \theta_y \times \sin \theta_x)} \times H_{data} + \frac{W_0 \times \cos \theta_y - H_0 \times \sin \theta_y}{G_W \times (\sin \theta_x \sin \theta_y - \cos \theta_x \cos \theta_y)} \quad \dots (3-3)$$

$$H_{in} = \frac{-\tan \theta_x}{G_H \times (\cos \theta_y - \tan \theta_x \times \sin \theta_y)} \times W_{data} + \frac{1}{G_H \times \cos \theta_y \times (1 - \tan \theta_x \times \tan \theta_y)} \times H_{data} + \frac{H_0 \times \cos \theta_x - W_0 \times \sin \theta_x}{G_H \times (\sin \theta_x \sin \theta_y - \cos \theta_x \cos \theta_y)} \quad \dots (3-4)$$

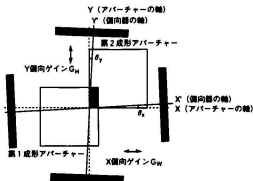


図3-6. 成形偏向器とアパーチャーの位置関係

偏向器とアパーチャーの回転角が機械的調整によって微小に抑えられている場合には、 $\theta_x, \theta_y \sim 0$ と見なすことができるため上式は簡略化され、

$$W_{in} = \frac{1}{G_W} \times W_{data} - \frac{\theta_y}{G_W} \times H_{data} - \frac{W_0 - H_0 \times \theta_y}{G_W} \quad \text{--- (3-5)}$$

$$H_{in} = \frac{\theta_x}{G_H} \times W_{data} + \frac{1}{G_H} \times H_{data} - \frac{H_0 - W_0 \times \theta_x}{G_H} \quad \text{--- (3-6)}$$

となる。式(3-5)、(3-6)の $W_{data}, H_{data}$ を除く係数を決定することにより、パターン設計値 $W_{des}, H_{des}$ が与えられたときの、偏向器への入力値 $W_{in}, H_{in}$ が計算でき、常に任意の設計値に対する補正ができる。これらの係数を求めるためには、 $W_{des}, H_{des}$ に入力値を与え、得られた成形ビームの寸法を測定し、その値が設計値と等しくなるようにする。典型的にはX方向1.0, 1.5, 2.0 $\mu\text{m}$ 、Y方向1.0, 1.5, 2.0 $\mu\text{m}$ の3 $\times$ 3のマトリクスについて成形ビームの寸法を測定し、測定結果と設計値との誤差が最も小さくなるように最小二乗法を用いて係数を決定する。

図3-7に成形ビームの補正計算を行なった際の係数と補正後のビーム寸法の測定結果を示す。グラフ下に示した係数 $A_1$ から $B_3$ は、式(3-5)、(3-6)を式(3-7)、(3-8)の形式で書き換えたときの式の係数 $A_1, A_2, A_3, B_1, B_2, B_3$ である。

$$W_{in} = (1 + A_1) \cdot W_{des} + A_2 \cdot H_{des} + A_3 \quad \text{--- (3-7)}$$

$$H_{in} = B_1 \cdot W_{des} + (1 + B_2) \cdot H_{des} + B_3 \quad \text{--- (3-8)}$$

X方向1.0, 1.5, 2.0 $\mu\text{m}$ 、Y方向1.0, 1.5, 2.0 $\mu\text{m}$ の設計値に対して、グラフの破線は設計値と等しいビーム寸法を表わしており、実線で示したのが実際に得られたビーム寸法である。破線と実線が一致しているほど、補正が良好に行なわれていることを示している。全く補正を行なわなかった場合には設計したビーム寸法に対して、0.2 $\mu\text{m}$ 以上の寸法誤差が生じるが、 $A_2, B_3$ の値すなわち偏向器に電圧を印加しなかった場合の寸法差の補正（シフト補正）を行なうことで最大で0.035 $\mu\text{m}$ の誤差に、すべての係数を

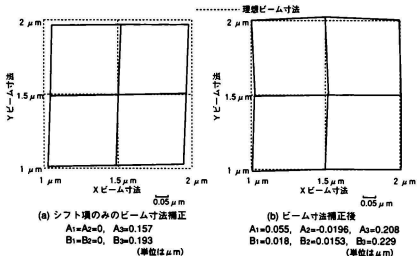


図3-7. 成形ビーム寸法補正計算の出力結果

使って補正することにより、最大でも $0.017\mu\text{m}$ の寸法誤差に収まり、本手法がビーム寸法補正の手段として有効であることがわかる。

### 3-3-2. 2重ずらし描画によるショット接続向上対策

原理的には前項に示した補正手法により可変成形ビームの大きさは完全に制御されるはずである。しかしながら実際には、本来は完全に直交していなければならない可変成形アパーチャーのX、Y軸の非直交、または、可変成形ビーム調整時の計測誤差により、特に細長い図形を可変成形ビームショットを接続して描画する場合にショット接続部のパターン形状が悪化する場合があります。これを解決するため図3-8のように露光量を半分にしてパターンをずらしながら描画を行なう。2重ずらし描画手法を新しく用いた。この結果図3-9に示すように、通常の方法ではショット接続部が目立つ装置状態でも、2重ずらし描画を用いて形成すると、 $0.2\mu\text{m}$ ライン&スペース(L&S)パターンで良好なパターンが得られている。すなわち2重ずらし描画の手法は、長辺の長さが最大ショット寸法以上で、短辺が微細なパターンを再現性よく作製するために有効である。本手法は第5章で説明する様に、設計データをEB描画データへ変換する際に元の設計データに対して自動的に処理を行なっている。

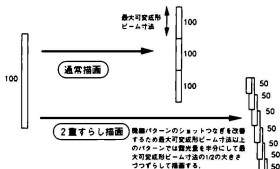


図3-8. 2重ずらし描画手法によるショットつなぎ改善手法

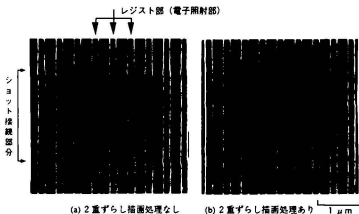


図3-9. 2重ずらし描画実験結果 ( $0.2\mu\text{m}$ ライン&スペース)

2重ずらし描画を行った場合には1回目の電子ビーム照射位置と2回目の電子ビーム照射位置に微小な位置ずれが発生し、これによりレジストパターンの解像度が悪化してしまうという可能性がある。図3-10に1回目の電子ビーム照射位置と2回目の電子ビーム照射位置が $0.05$ 、 $0.1\mu\text{m}$ ずれた場合のレジストパターン断面形状のシミュレーション結果を示す。入射する電子ビームのほけが $0.05\mu\text{m}$ 存在すると考えているため、 $0.05\mu\text{m}$ の位置ずれが存在してもレジストパターン断面形状の悪化はほとんどないといえる。すなわち、2重ずらし描画の際の位置ずれは、通常 $0.05\mu\text{m}$ 以下であるのでレジストパターン断面形状の悪化は生じない。

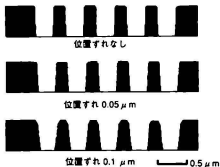


図3-10. 2回の電子ビームの照射位置に微小なずれがあった場合のレジストパターン断面形状のシミュレーション結果 (EB加速電圧 $50\text{kV}$ 、ビームほけ $0.05\mu\text{m}$ 、 $95\mu\text{C}/\text{cm}^2$ )

### 3-4. EB加速電圧とビームほけがレジストパターン形状に及ぼす影響

EBリソグラフィにおいて、EB加速電圧とビームほけはレジストパターンの形状に大きく影響する。EB加速電圧が $30\text{kV}$ の場合に、ビームほけがパターン形状に与える影響をシミュレーションで検証した結果を図3-11に示す。用いたレジストは第2章でシミュレーションに使用したポジ型EBレジストで膜厚 $0.5\mu\text{m}$ のZEP520、パターン寸法は $0.25\mu\text{m}$ L&Sである。ビームほけは付録(2)に示すように、ビーム形状がガウス分布であった時の標準偏差( $\sigma$ )で定義している。ビームほけが $0\mu\text{m}$ の場合のパターンプロファイルは、電子ビームがレジスト中で広がっていく現象を反映して棒型形状となる。ビームほけが大きくなり $0.1\mu\text{m}$ 程度になると、ビームのほけにより本来は電子を露光すべきでない部分に露光がなされるため、レジスト上端の丸みが大きくなり良好な矩形パターンは得られない。

ビームほけを $0.05\mu\text{m}$ に固定した場合に、EB加速電圧を $30\text{kV}$ から $50\text{kV}$ に向上させた場合の影響を図3-12に示す。レジスト中でのエネルギー吸収率が電子ビームエネルギーの向上により低下するため感度が低下する。レジスト膜厚が $0.5\mu\text{m}$ の場合は、レジスト感度が $30\text{kV}$ の時の $60\mu\text{C}/\text{cm}^2$ に対して、 $50\text{kV}$ では $95\mu\text{C}/\text{cm}^2$ まで低下するが、パターン形状は大きくは変化しない。レジスト膜厚を $1.0\mu\text{m}$ に変化させた場合は、 $30\text{kV}$ と $50\text{kV}$ のパターン形状の差が顕著になる。 $50\text{kV}$ ではパターン形状が矩形に仕上がっているのに対して、 $30\text{kV}$ では $50\text{kV}$ と比較して電子の前方散乱のために構

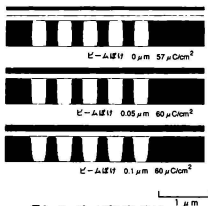


図3-11. ビームほけがレジストパターン断面形状に及ぼす影響

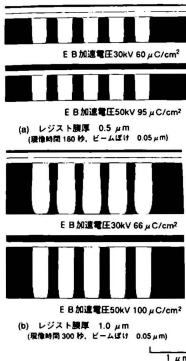


図3-12. EB加速電圧がレジストパターン断面形状に及ぼす影響

と呼んでいる、パターンのビームばけが小さく、EB加速電圧が大きいほど、大きな露光裕度が得られている。レジスト膜厚 $0.5 \mu\text{m}$ 、ビームばけ $0.05 \mu\text{m}$ で $30\text{kV}$ と $50\text{kV}$ を比較した場合、図3-12(a)の結果ではパターン形状は大きく変化しないという結果が得られているが、図3-13の結果からは、露光裕度は $50\text{kV}$ の場合の方が大きく、EB加速電圧の向上の効果がレジスト膜厚 $0.5 \mu\text{m}$ の場合にもあることがわかる。

また、可変成形電子ビーム光学系において、ビームばけを決定している要因の内最も大きなものは、電子ビーム相互のクーロン反発すなわち空間電荷効果である。空間電荷効果によるビームばけはEB加速電圧の1.5乗に反比例して減少する<sup>3)</sup>。すなわちEB加速電圧を増加させると、空間電荷効果に伴うビームばけも小さくなるため、ビームばけが小さくなることによる露光裕度の向上と加速電圧の増加による露光裕度の向上の2重の効果があることがわかる。

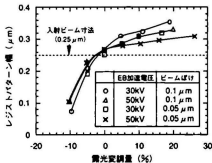


図3-13. 露光量変動に対する寸法変化のEB加速電圧およびビームばけ依存性

型となる。このことにより $1 \mu\text{m}$ のレジスト膜厚で $0.25 \mu\text{m}$  L & Sパターンを形成する場合には、 $30\text{kV}$ のEB加速電圧では不十分で $50\text{kV}$ のEB加速電圧が必要であることがわかる。

ビームばけとEB加速電圧がパターン形成に与える影響を定量的に評価するため、露光量に変化したときのレジストパターンの寸法変化をシミュレーションした結果を図3-13に示す。レジスト膜厚は $0.5 \mu\text{m}$ 、パターンは $0.25 \mu\text{m}$ 幅の5本のL & Sである。目的のレジストパターン寸法近傍において、露光量の変動に対するレジストパターン寸法変動が小さいほど安定したパターン形成ができ、このとき露光裕度が大きい

### 3-5. 結言

EB描画装置は、電子ビームの走査方式からラスタ型とベクター型とに、電子ビームの形状から、ガウスビーム型と可変成形ビーム型とに分類できる。これらの内、最も高速の描画が可能であるが複雑な装置である可変成形EB描画装置の構造と動作原理を述べた。可変成形EB描画装置を用いて精度のよい微細パターンを描画するためには、可変成形電子ビーム発生部の精密な調整が必要であり、その調整手法を解析した。しかしながら、実際に微細パターンを形成する場合は、一方の辺が最大成形ビーム以上の寸法、もう一方の辺が微細寸法であるときに、成形ビームショットの接続部分で、パターン形状の悪化が顕著に現われる。この現象を解決し、微細なパターンを安定して形成するためには、EB露光量を半分にして、最大ビーム寸法の1/2ずつパターンをずらしながら描画する2重ずらし描画手法が有効であることを確認した。

EB加速電圧およびビームほけは形成したレジストのパターン形状、精度に大きく影響を与える。第2章で開発したEBリソグラフィシミュレータを用いてこの影響を検討した。レジスト膜厚 $0.5\mu\text{m}$ の場合には、ビームほけが $0.05\mu\text{m}$ 以下であれば、EB加速電圧が $30\text{kV}$ でも $50\text{kV}$ でも $0.25\mu\text{m}$ のL&Sパターンが作製できる。レジスト膜厚が $1\mu\text{m}$ の場合には、ビームほけが $0.05\mu\text{m}$ 以下でかつ $50\text{kV}$ の電子ビーム加速電圧が必要である。また、加速電圧を向上させビームほけが小さいほど、露光裕度が増加し安定なパターン形成ができることを確認した。



### 第3章の参考文献

- 1) D.R.Harriot, R.J.Collier, D.S.Alles and J.W.Stafford: "EBES: A practical electron lithographic system", *IEEE Trans. ED-22* (1975) 385.
- 2) G.L.Varnell, D.F.Spicer, and A.C.Rodger: "E-beam writing techniques for semiconductor device fabrication", *J. Vac. Sci. Technol.* (1973) 1048.
- 3) K.Nakamura, Y.Sakitani, T.Konishi, T.Komoda, N.Saitou, and K.Sugawara: "A high speed, high precision electron beam lithography system (system design)", *J. Vac. Sci. Technol. B3* (1985) 94.
- 4) N.Saitou, M.Okumura, G.Matsuoka, T.Matsuzaka, T.Komoda, and Y.Sakitani: "A high speed, high precision electron beam lithography system (electron optics)", *J. Vac. Sci. Technol. B3* (1985) 98.
- 5) Kanaya, H.Kawakatsu, and H.Yamazaki: "An evaluation of the aberrations of focused beams of charged particles caused by space charge", *British. J. Appl. Phys.* 16 (1965) 991.



# 第4章 高感度高解像EBレジストの研究

## 4-1. 緒言

電子ビーム (EB) レジストは電子ビームの選択的入射によって作られた蓄積エネルギー分布を、実際にレジストパターンとして形成するためのインターフェースである。高精度で微細なパターンを形成するためには、第3章で述べたような電子ビーム (EB) 描画装置の性能を向上させる他に、レジストの性能を向上させること、すなわち①解像度の高いレジストを開発することが重要である。また、電子ビームウエハ直接描画 (EB直接描画) における最も大きな課題の1つは処理能力 (スループット) の向上であり、②高感度なレジストを開発することも非常に重要である。

解像度、感度の他にもレジストが満たすべき特性は多い。現像時に微細パターンが割れないよう③密着性の良いこと、レジストをマスクとして下地基板を加工する際に、通常はドライエッチングが用いられるが、この際にドライエッチング中に基板に入射するイオンや中性粒子に対して十分に強いこと、すなわち④ドライエッチング耐性が高いこと等が求められる。EBレジストでこれら①から④のすべての性能を満足するレジストは本研究を開始した時点 (1986年) では開発されていなかった。1980年代のなかばより、放射線照射によりプロトンが発生する酸発生剤と、酸触媒反応を利用した「化学増幅レジスト」と呼ばれるレジストの設計手法が提案され、この手法に基づいて、これらの特性を満足するEBレジストが開発されるようになった。

本章では、はじめに、「化学増幅レジスト」が開発された背景として、分子量の制御によってパターン形成がされるEBレジストと、それらの問題点を述べた後、筆者らが評価および開発した3種類の化学増幅型EBレジストについて詳細に記述する。

## 4-2. 化学増幅型レジストが開発された背景

EBレジストは電子ビームが露光された部分の被膜が現像液に溶解するポジ型レジストと、電子ビームが露光された部分が現像液に対して難溶化するネガ型レジストに分類される。最も古くからあるEBレジストは電子線によって分解または架橋する単一の高分子化合物 (ポリマー) より構成されている。一般に、低分子量の有機ポリマーほど、有機溶媒に対する溶解性が増加する。ポジ型レジストにおいては、電子ビームの露光によってレジストを構成しているポリマーの主鎖が切断され分子量が低下する反応を、ネガ型レジストにおいては逆に電子ビーム露光によって、ポリマーが架橋し分子量が増加する反応を利用している。

典型的なポジ型レジストであるポリメチルメタアクリレート<sup>1)</sup> (PMMA: Poly Methyl MethAcrylate) は優れた解像度を持っているが、感度は20keVの電子エネルギーで100 $\mu$ C/cm<sup>2</sup>程度と低い。感度を向上させるため、主鎖にCl等の主鎖切断効率を向上させる基を導入する手法もとられた (東レEBR-9<sup>2)</sup>) が、感度が向上すると同時にドライエッチング耐性が低下する問題が生じた。また側鎖部分にCF<sub>3</sub>等の官能基を導入し、分子量の変化に対する溶解速度変化を向上させる試み (ダイキン工業FBM-120<sup>3)</sup>) もなされたが、現像液温度に対して感度が著しく変化するため、現像プロセスの不安定性を招くという問題があった。これらのレジストの分子構造を図4-1に示す。主鎖にClを導入し感度を向上させ、かつ側鎖にベンゼン環を導入してドライエッチング耐性を向上させたレジストが、第2章でシミュレーションに用いたレジストZEP520 (日本ゼオン) である。ZEP520の構造式および0.2 $\mu$ mライン&スペース (L&S)

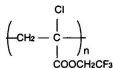
パターンの断面図を図4-2に示す。解像度はPMMAと同等に高く、現像プロセス安定性、ドライエッチング耐性も良好であるが、感度は30kVのEB加速電圧で60~80 $\mu$ C/cm<sup>2</sup>と不十分であり、より一層の高感度化が必要である。

ネガ型レジストは当初ポリグリジシルメタクリレート（東京応化OEBR-100）の様な、開環架橋反応をするグリジシル基をポリマーの側鎖中に含むレジストが開発されたが、反応後真空中で放置すると架橋反応が進み感度が変化するという後重合効果が生じるため、EBレジストとしての実用化が難しかった。後重合効果のないレジストとして、クロロメチルスチレン（CMS：Chloro Methyl Styrene）を主成分とするレジスト（東ソーCMS）が開発された。図4-3に構造式および反応機構を示す。CMSは分子量を大きくするほど高感度が得られるが、逆に解像度は低下する。CMSレジストの種類の1つで最も高解像度が得られるCMS-Rレジスト（分子量1.26万）の解像度を図4-4に示す。かなりの高解像度が得られているが0.5 $\mu$ m以下のパターンを形成する場合には、現像後に隣接する微細パターン間に糸引きが発生したり、パターンにうねりが生じる現象が生じる問題がある。これは現像時にポリマー中に現像液が浸透し、膨張した隣接パターン同士が密着し、その後のリンス乾燥時にパターンが収縮し引っ張りあうために発生する。本現象は膨潤と呼ばれ、CMS-Rレジストの解像度を低下させている原因となっている。

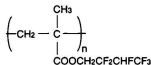
上述したPMMAを代表とするポジ型レジスト、CMSを代表とするネガ型レジストは、電子ビーム露光により分子量を制御し、現像液に対する溶解速度の分子量依存性を用いてパターンを形成している。どちらのレジストも分子量を大きくすると、感度は向上するが、同時に解像度が悪化するという一般の特徴があり、高感度と高解像度を両立させることは難しい。



OEBR-1000: ポリグリジシルメタクリレート (PMMA)  
(東京応化工業)

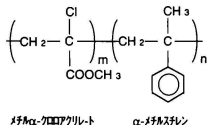


EBR-9: ポリトリフルオロエチルメタクリレート  
(東レ)



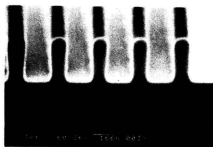
FBM-120: ポリトリフルオロエチルメタクリレート  
(ダイキン工業)

図4-1. アクリル系ポジ型レジストの構造



メチル $\alpha$ -クロロアクリレート

$\alpha$ -メチルスチレン



(0.2 $\mu$ mL&S, EB加速電圧30kV,  
露光量 75 $\mu$ C/cm<sup>2</sup>)

0.5  $\mu$ m

図4-2. ZEP520の構造とレジスト断面形状

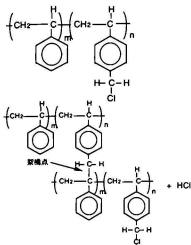


図4-3. CMSの構造と架橋反応機構



図4-4. CMS-Rレジストの断面写真  
(0.7 μmL & S, EB加速電圧20kV, 露光量24 μC/cm<sup>2</sup>)

高感度と高解像度を両立させるために、ドライエッチング耐性などのレジストの基本的な特性を持ちレジストの骨格となるベース樹脂と、電子ビームに反応して化学変化を生じる感光剤の2成分を組み合わせレジストとする、新しい概念に基づくレジストが模索された。ベース樹脂としてノボラック樹脂を、感光剤としてベース樹脂の溶解抑制剤となるポリメチルペンタンスルホン (PMP S: Poly Methyl Pentane Sulfone) を入れ、PMP Sが電子ビームにより崩壊し溶解抑制効果がなくなることを利用して、ポジ型レジストとして機能させるRE5000P<sup>®</sup>(日立化成)、ベース樹脂としてポリビニルフェノール (PVP: Poly Vinyl Phenol)、感光剤としてベース樹脂の架橋剤となるアジドを入れ、ネガ型レジストとして機能させるRD2000N<sup>®</sup>(日立化成)が開発された。両レジストの構造を図4-5に示す。これらのレジストは光レジストで一般的に採用されているテトラメチルアンモニウムヒドロキシド (TMAH: Tetra Methyl Ammonium Hydroxide) 水溶液を主成分とするアルカリ現像液が使用でき、影響がないため、ある程度の高解像性が得られたが、EB直接描画で要求されている高解像度、高感度を同時に満足できるレベルには達しなかった。

一方光リソグラフィの分野では、上記のレジストと同様にベース樹脂と感光剤の2成分を有し、ベース樹脂としてノボラック樹脂、感光剤としてオルソジアゾナフトキノン-5-スルホン酸エステルの混合物であるキノンジアジドを持つ、いわゆるナフトキノン系のレジストが大きな成功

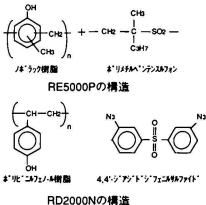


図4-5. 2成分系レジストの構造

をおさめ、g線(436nm)やi線(365nm)を光源とする光ステッパーと共に、256Kbitダイナミックランダムアクセスメモリ(DRAM)から16MbitDRAMの製造まで4世代のDRAMにわたって一貫して使用されてきた。しかし本レジストは、ノボラック樹脂を使用しているため280nm以下の波長での光吸収が非常に大きく、次世代のLSIの製造に必要なより波長の短いKrFエキシマレーザー光(248nm)では使用できるメドが立たなかった。

このような状況の中で1980年代になって化学増幅(chemical amplification)という概念が考案され<sup>8,9)</sup>、レジストの設計を大きく変えることとなった。化学増幅とは「単一の光化学により発生した事象より目的の化学反応を連鎖的に引き起こす」現象である。通常放射線化学で生じる反応としてはオニウム塩やトリアジン等の酸発生剤(acid generator)が引き起こすプロトンの発生、連鎖反応現象としては発生したプロトンを触媒とするカルボン酸エステルの分解や、メラミンによる架橋などが使用される。これらの反応を利用して、1980年代後半には化学増幅反応を利用した様々なレジストがEBリソグラフィやKrFエキシマレーザーによる光リソグラフィ用に開発された。

### 4-3. ネガ型化学増幅レジストの評価

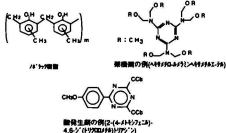
#### 4-3-1. ネガ型化学増幅レジストの反応機構と問題点

ネガ型化学増幅レジストとして最も成功したレジストは、ローム&ハース社によって開発され、シプレーより商品化されたEBレジストSAL601である<sup>10)</sup>。本レジストの詳細は不明であるが、同種の組成と反応機構を持つレジストの例を図4-6に示す。

レジストはノボラック樹脂、メラミン架橋剤、酸発生剤の3成分により構成されている。レジストを塗布し電子ビーム露光を行なう

と、酸発生剤より酸(H<sup>+</sup>:プロトン)が発生する。露光後に100℃程度で熱処理(PEB: Post Exposure Bake)を行なうことにより、発生したH<sup>+</sup>を触媒としてノボラック樹脂とメラミンとの間で連鎖的な架橋反応が生じる<sup>10)</sup>。架橋反応は図4-7の様に生じている。架橋が生じたノボラック樹脂は、架橋による分子量の増加およびアルカリ現像液への溶解性を持つOH基の減少という2つの効果により、現像液に不溶化しネガ型レジストとなる<sup>11)</sup>。

このように、電子ビーム露光のエネルギーを直接利用して分子反応を生じさせるのではなく、電子ビーム露光により発生したプロトンを触媒として、PEB時のエネ



ネガ型化学増幅型レジストの組成の例

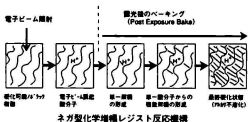


図4-6. ネガ型化学増幅レジストの組成と反応機構

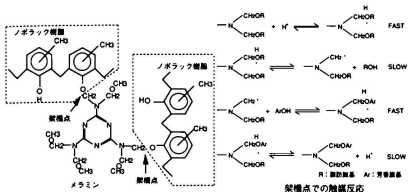


図4-7. ネガ型化学増幅レジストの架橋反応機構

ルギーを利用して多くの架橋反応を生じさせていることが、高感度と高解像度と高いドライエッチング耐性を達成できた要因と考えることができる。

SAL601のレジストプロセスフローと形成したレジストパターンを図4-8に示す。高感度高解像度が達成できているが、実際に使用する上で、以下に列挙するような化学増幅レジスト特有の問題点を有していることが明らかとなってきた。

- ①レジスト塗布後EB露光までの放置時間に対する安定性
- ②EB露光後PEBまでの放置時間に対する安定性
- ③PEB温度による感度変化
- ④基板依存性

①、②は図4-8のプロセスフロー中に示す放置時間の長さに対する感度、解像度の変化である。

①の特性は本レジストの開発者らの文献<sup>12)</sup>で詳しく研究されており、室温で空气中保存の場合、数日でレジスト感度と解像度の低下が生じ、この原因は放置時間中に架橋剤とノボラック樹脂が反応するためであると推測されている。

③の特性に関しては、例えば塗布ガラス(SOG: Spin On Glass)上でパターン形成を行なった場合、図4

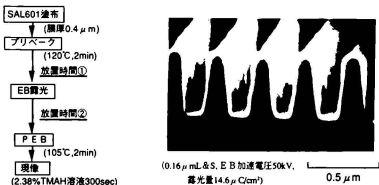


図4-8. SAL601レジストのレジストプロセスフローと断面形状

9(a)に示すように、レジストパターン下部においてくびれが生じ、微細パターンでは倒壊する現象が生じる。これは、SOG中に存在するOH基が、レジストとSOG基板の界面において、レジスト中の露光部分に発生するプロトンを失活させ、それに伴ってレジストパターン下部のノボラック樹脂の架橋密度が低下することにより生じたと考えられる。SOGは6-3節で説明するようにEB直接描画への応用でよく使用される3層レジストプロセスの中間層として使用される材料であり、SOG上でのレジストパターニングが重要であるため大きく問題となった。SOGの焼成温度を800℃まで上げれば解決するとの報告<sup>13)</sup>があるが、我々はSOGの材料として、シラノールのOH基がメチル基で置換されている材料(有機SOG)を使用することにより図4-9(b)に示すように解決できることがわかった。また、フォトマスクに使用する金属であるクロム上のパターン形成でもSOG上と同様のくびれが生じ、これは酸蒸プラズマ処理による表面の非活性化により解決できた<sup>14)</sup>と報告されている。



(a) 通常のSOG上のパターン形状



(b) 有機SOG上のパターン形状

1 μm

図4-9. SOG上のレジストパターン形状

③③の問題は微細レジストのパターンの寸法を許容誤差範囲内に制御できるかという観点から次節で評価した。

#### 4-3-2. SAL601レジストのプロセス安定性評価

ネガ型化学増幅レジストを実際のプロセスに使用できるかを評価するため、パターンの仕上がり寸法変動を設計値の±10%以下に抑えるためのプロセス変動許容範囲(以後プロセス裕度と呼ぶ)を実験により求めた。想定した最小解像寸法は0.2μmである。実験条件はEB加速電圧30kV、レジスト塗布膜厚が0.4μm、プリベーク温度が120℃2分、PEB温度は105℃2分、現像は2.38wt%のTMAH水溶液よりなるアルカリ現像液で5分である。これらは文献<sup>11,15)</sup>を参考にして実験を行ない最も解像度が得られる条件を得た結果を適用した。実験では9本の0.2μm L&Sのレジストパターンを描画し5本目のレジストパターンの残し寸法を測長した結果で評価した。

##### ①EB露光裕度

図4-10はEB露光量を変化させたときの寸法変動を示したものである。露光量を増大させると酸発生剤から生じるプロトンの量が増加し、それに伴ってPEB時の架橋量が増加するため、パターン寸法は増大する。パターン寸法が $0.2 \pm 0.02 \mu\text{m}$ に収まる露光量は $10.1 \mu\text{C}/\text{cm}^2 \sim 11.8 \mu\text{C}/\text{cm}^2$ である。中心露光量である $10.95 \mu\text{C}/\text{cm}^2$ に対して±8%の範囲内に露光量を制御す

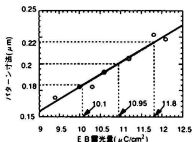


図4-10. 0.2μmパターン寸法の露光量依存性



る必要があるが、可変成形EB描画装置のビーム電流制御精度(±2.5%)、近接効果補正の精度(±2.5%)等を考慮しても、寸法制御できる範囲に収まっていると考えられる。

#### ②PEB温度裕度

図4-11にPEB温度を変化させたときの寸法変動を示した。PEB温度を高くすると、酸発生剤から生じたプロトンと触媒とする架橋反応量が増加するため、パターン寸法は増大する。パターン寸法が $0.2 \pm 0.02 \mu\text{m}$ に収まる露光量は $103.9^\circ\text{C} \sim 106.1^\circ\text{C}$ である。PEBに使用しているホットプレートの温度は精密に制御されており6インチウエハ面内の均一性も $\pm 0.5^\circ\text{C}$ 以下に抑えられていることから、 $0.2 \mu\text{m}$ のパターン形成が可能であることがわかる。

#### ③EB露光後PEBまでの放置時間裕度

図4-12に示すように露光からPEB処理まで時間が経過するとレジストパターンの寸法は減少する。10時間で $0.017 \mu\text{m}$ 変動し、 $\pm 0.02 \mu\text{m}$ 以下に制御するためには露光から12時間以内にPEB処理を行わなければならないとわかる。EB直描においては、夜から翌朝にかけての連続描画を行なっても朝一番にPEBを行なうことにより $0.2 \mu\text{m}$ のパターン形成が可能であることがわかる。

このような露光からPEBまでの放置時間によるパターン寸法の減少は、放置される場所の雰囲気依存している<sup>16)</sup>。真空中や窒素雰囲気中ではパターン寸法変動量が少ないことから、空気中のアミン等のアルカリ物質が電子ビーム露光によって発生した酸を失活させているのではないかと考えられている。

### 4-3-3. SAL601レジストの実用性に関する考察

SAL601ネガ型化学増幅レジストは、現時点では非常に優れたレジストである。感度は非化学増幅型のCMS-Rと比べて5倍以上であり、ドライエッチング耐性も、ベンゼン環を主鎖に有するノボラック樹脂を主成分とするため高い。解像性も高く、PEB温度および露光からPEBまでの放置時間を管理すれば、 $0.2 \mu\text{m}$ のパターンを裕度を持って解像することができ、最小解像寸法 $0.25 \mu\text{m}$ のデバイスを作製するためのレジストとして十分に実用的である。本論文中でも第5章で近接効果補正の検証に、第6章ではEB直接描画によるデバイス試作に使用している。

問題点としては、通常のフォトレジストの現像時間が1分程度であるのに対し、本レジストの現像時間が5分から10分と長いこと、塗布後露光まで、露光後PEBまでの放置時間で感度が低下することが上げられるが、研究レベルでは塗布後3日以内に露光する、露光後12時間以内にPEBを行なう等の工夫で実用上の問題を回避している。

しかしながら、SOG等の塩基性基板上でレジストパターン下部にくびれが発生したり、最近では $0.1 \mu\text{m}$ 以下の超微細パターン形成の際に、ナノエッジラフネスと呼ばれるパターン側面の荒れも指摘されている<sup>17)</sup>。今後は上記のような問題点を解決する方向でレジスト開発が進んで行くと考えられる。

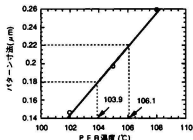


図4-11.  $0.2 \mu\text{m}$ パターン寸法のPEB温度依存性

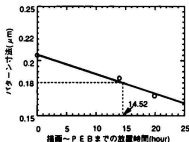


図4-12.  $0.2 \mu\text{m}$ パターン寸法の露光からPEBまでの放置時間依存性

## 4-4. ポジ型化学増幅レジストの開発

### 4-4-1. ポジ型化学増幅レジストの反応機構と問題点

ネガ型化学増幅レジストはその大半が酸触媒によるメラミンの架橋反応を利用している。一方、ポジ型レジストは多種類の酸触媒反応機構が検討されてきた。最も代表的なポジ型化学増幅レジストの反応機構を図4-13に示す。ポリビニルフェノール (PVP: Poly Vinyl Phenol) のOH基をターシャリーブトキシカルボニル基 (t-BOC: tertiary ButOxy Carbonyl) で置換したポリマー (以降 t-BOC化PVPと呼ぶ) は、酸 (H<sup>+</sup>: プロトン) 触媒中で加熱するとPVPに変化する。t-BOC化PVPはアルカリ現像液には不溶であるがPVPはOH基を有するため可溶である。この現象を利用することにより、t-BOC化PVPと酸発生剤を含むレジストは、PEB後に電子ビーム露光部において選択的にPVPが形成されアルカリ現像液に対して可溶となるため、ポジ型レジストとして機能する。この反応を利用したレジストはIBM<sup>18,19)</sup>やATT<sup>20)</sup>で研究されてきた。この他に、ヘキストではポリエーテルが酸触媒中の熱反応で崩壊する反応<sup>21)</sup>、日立ではテトラヒドロキシピラニルが酸触媒中の熱反応で崩壊する反応<sup>22)</sup>、NTTではt-BOC化された有機分子を溶解抑制剤として用いる反応<sup>23)</sup>を利用したものがポジ型化学増幅レジストとして発表されている。

一般的なポジ型化学増幅レジストのプロセスを図4-14に示す。EB露光直後にPEBを行なった場合には非常に高解像度を示すレジストが、露光後PEBまで空气中に放置すると、現像後に図中に示すような、ひさし状の表面融溶化層が発生し解像度が悪化するという現象が見いだされ実用化の障害となった<sup>19,24,25)</sup>。これは電子ビーム露光によって発生した酸が、レジスト表面において空気中のアミン等のアルカリ物質と結合することによって失活し、表面層部分においてのみ酸触媒反応が生じなかった結果、現像液に不溶部分が形成されたと解釈されている。この現象は特に図4-13の反応を使用しているレジストに対して顕著に発生し、露光後PEBまで僅か15秒間の放置により表面融溶化層が発生するという報告<sup>26)</sup>もある。この現象は放置される雰囲気依存して変化するため、実験室の壁に使用する塗料

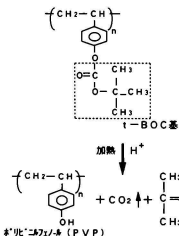


図4-13. ポジ型化学増幅レジストの反応機構の例

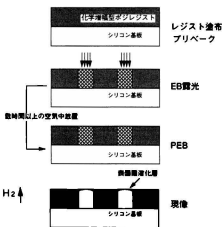


図4-14. ポジ型化学増幅レジストプロセスにおける問題点 (表面融溶化層の発生)

などの改良<sup>24)</sup>や表面にコーティング層を塗布する<sup>25,26)</sup>ことにより解決が試みられたが、EB直接描画などの応用用途で実際に適用できるだけの長時間の十分な安定性は得られていない。

#### 4-4-2. ポジ型化学増幅レジストMELKER<sup>®</sup><sup>27)</sup>

三菱電機においても、ベース樹脂としてOH基の一部がt-BOC化されたPVP、溶解抑制剤としてイソフタル酸エステル、酸発生剤としてトリフェニルスルホニウムトリフレートをを使用した3成分よりなるポジ型化学増幅レジストを開発した<sup>27)</sup>。図4-15に開発したレジストMELKERの組成と溶解抑制剤であるイソフタル酸エステルの分解反応を示す。イソフタル酸エステルはアルカリ不溶性であり、未反応状態ではベース樹脂の溶解を阻止する働きを持つが、酸触媒反応によりイソフタル酸となるとアルカリ可溶性となり、ベース樹脂の溶解を促進する。この溶解抑制剤の働きにより、部分t-BOCPVPの効果だけでは不十分なEB露光部と未露光部の溶解速度差をおおぎなっている。

MELKERレジストを評価するに当たって使用したプロセス条件を表4-1に示す。プリベーク温度を高く、PEB温度を低くすることにより前節で述べた表面融溶化層の発生は減少した。代表的な結果として、プリベーク温度が120℃、PEB温度が70℃および80℃におけるレジスト感度曲線と断面形状を図4-16に示す。PEB温度が70℃の場合には表面融溶化層はほとんど発生していないが、解像性はあまり高くなく、感度も20~30 $\mu\text{C}/\text{cm}^2$ 程度と化学増幅レジストとしては低い。PEB温度80℃の場合、断面形状から少し表面融溶化層の発生が認められる。PEB温度70℃に比べ80℃の方がレジストコントラスト(レジスト残膜率が0になる部分での感度曲線の傾き)が高いが、これは表面融溶化層が発生したためであり、一般的にレジストコントラストが高いほど解像度が高いという法則はこの場合は当てはまらない。またPEB温度80℃の条件で、EB露光からPEBまで空气中で1時間程度ウエハを放置すると、図4-17に示すように表面融溶化層が顕著に発生しパターンの表面がつながった状態となる。

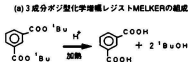
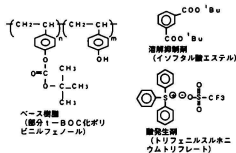


図4-15. MELKERの組成と溶解抑制剤の反応機構

表4-1. MELKERレジストのプロセス条件

レジスト膜厚	0.52 $\mu\text{m}$
プリベーク	80~120℃
E B露光	E B 加電電圧30 kV or 50 kV 電流密度 4 A/cm <sup>2</sup>
PEB	70~90 ℃
現像	2.38 % TMAH 水溶液 50 sec

\*注 三菱電機 材料デバイス研究所, LSI研究所 (現ULSI開発研究所) において開発した化学増幅ポジ型レジストの名称

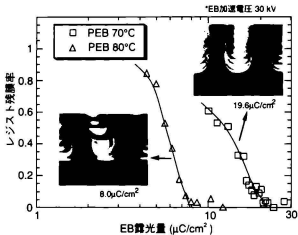


図4-16. MELKERの感度曲線とレジスト断面図

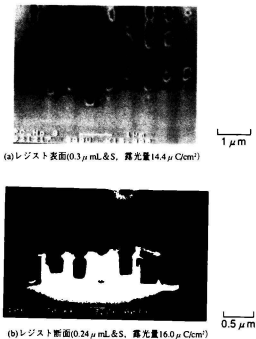


図4-17. MELKERレジストにおける表面融溶化層の発生

#### 4-4-3. 表面離溶化層発生防止プロセス

表面離溶化層の発生を抑制するために、レジストの表面に保護膜（表面コート膜）を塗布することにより、高感度かつEB露光後PEBまでの放置に対しても安定なプロセスを得る試みを行なった。レジストの表面コート膜としては、レジストとミキシングが生じないことが必要のため、水溶性膜が望ましい。はじめに、非常に一般的な水溶性膜であるポリビニルアルコール（PVA）で評価を行なった<sup>24)</sup>。表面離溶化層の発生量は減少したが、EB直接描画等への実用的な応用面から要求されている、露光からPEBまでの10時間以上の放置安定性は得られなかった。

そこで、表面コート膜として水溶性の酸性ポリマーを塗布する。新しい表面離溶化層発生防止プロセスを開発した。図4-18に新しいプロセスフローを示す。酸性表面コート膜としてはポリチエニールカンスルホン酸塩を使用した。図4-14に示す通常のプロセスフローに対して、網かけした3つのプロセスが追加されている。

追加されたプロセスはEBレジスト塗布直後に行なう表面コート膜の塗布およびベーキング、さらにPEB後現像前に行なう表面コート膜剥離である。コート膜塗布後のベーキングは表面コート膜の溶解を蒸発させるために行なっている。またコート膜の剥離は純水洗浄で行なっている。

新しいプロセスを用いた場合にPEB温度を変えた場合のレジスト感度曲線と、膜べり量（現像後のレジスト膜厚減少量）を図4-19に示す。図4-19(a)に示すように、PEB温度を高くすると感度曲線は形状を変化させることなく左にシフトし、レジストの感度は向上する。表面離溶化層が発生した場合には、破線で示したコート膜無しの場合の感度曲線に見られるように、レジストのコントラストが一見向上したように見える感度曲線を示すが、PEB温度80℃でもそのような現象は見られない。またPE

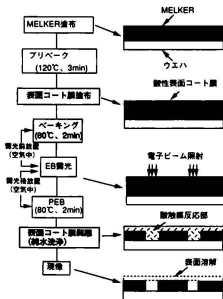
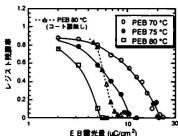
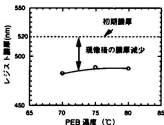


図4-18. 表面離溶化層発生防止プロセス



(a) 表面コート膜プロセスにおける感度曲線



(b) 現像後のレジスト膜厚の減少

図4-19. 表面離溶化層防止プロセスによるレジスト感度曲線と現像後の膜厚減少

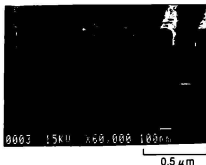


図4-20. 表面難溶化層発生防止プロセスを用いて作製した $0.14\mu\text{mL\&S}$ の断面写真 (E B加速電圧50kV、露光量 $17.5\mu\text{C}/\text{cm}^2$ )

B温度を上昇させたときに、PEB時に表面コート膜中の酸とレジストの表面が反応して大きな膜べりが生じる可能性があるが、図4-19(b)に示されるように50nm以下の膜べり量であり、パターン形状の悪化が生じることはない。

新しいプロセスを用いてEB加速電圧50kVのEB描画装置を用いて形成したレジスト断面形状を図4-20に示す。PEB温度は80℃であるが、表面難溶化層の発生はなく、 $0.14\mu\text{mL\&S}$ が良好に解像している。

#### 4-4-4. 表面難溶化層発生防止プロセスを用いた場合のプロセス安定性評価

表面難溶化層発生防止プロセスを用いたポジ型化学増幅レジストMELKERを実際のプロセスに適用できるかを評価するため、 $0.3\mu\text{m}$ のパターン形成を行なうための各種プロセス条件に対する安定性(プロセス裕度)を評価した。裕度は、ネガ型化学増幅レジストの評価の際と同様に、パターンを描画したときに設計寸法に対して、 $\pm 10\%$ の寸法変動まで許されると定義した。実験条件はレジスト塗布膜厚が $0.52\mu\text{m}$ 、処理条件はプリベーク温度が $120^\circ\text{C}$ 3分、PEB温度は $80^\circ\text{C}$ 2分、現像は $2.38\text{wt}\%$ のTMAH水溶液よりなるアルカリ現像液で50秒である。実験では9本の $0.3\mu\text{mL\&S}$ のレジストパターンを描画し、5本目のレジストパターンの抜き寸法を測定した結果で評価した。

##### ①EB露光裕度

図4-21にEB露光量を変化させたときのパターン寸法の変動を示す。図中の破線は測定値を最小二乗法により近似したものである。網かけ領域が許容できる $\pm 10\%$ の寸法変動であり、この領域に収まる露光裕度は $5.65\sim 7.1\mu\text{C}/\text{cm}^2$ すなわち標準露光量の $\pm 10\%$ 以上と十分な露光裕度があることがわかる。

##### ②表面コート膜後布からEB露光までの放置時間裕度

図4-22に表面コート膜後布からEB露光までの放置時間(図4-18のプロセスフロー図において「露光前放置」で示した)に対するパターン寸法変動を示す。ウエハの放置は室温で空気中で行なっている。パターン寸法の変動は小さく200時間以上空気中での放置が可能であることがわかる。この値は

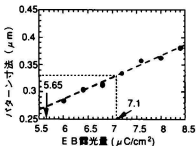


図4-21. MELKERのプロセス裕度 (露光量変動)

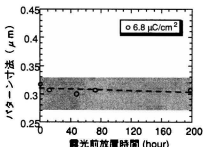


図4-22. MELKERのプロセス裕度 (露光前放置時間)

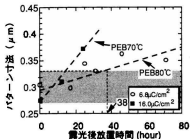


図4-23. MELKERのプロセス裕度  
(露光後放置時間)

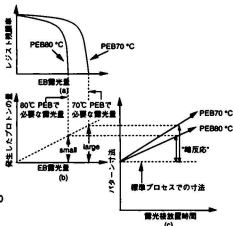


図4-24. MELKERレジストのEB露光後PEB  
までの放置時間におけるパターン寸法変動のモデル

4-3節で述べた現在商品化されているネガ型化学増幅レジストSAL601よりも、保存安定性に優れている<sup>12)</sup>。

### ③EB露光からPEBまでの放置時間裕度

図4-23にEB露光からPEBまでの放置時間(図4-18のプロセスフロー図において「露光後放置」で示した)に対するパターン寸法変動を示す。処理条件はPEB温度が70℃と80℃の場合の2種類を比較した。表面コート膜を塗布しないプロセスの場合、1時間の放置で、図4-17に示したように表面融溶化層が発生してパターンが解像しなくなるのに対して、表面コートプロセスを用いることにより長時間の放置でもパターンが解像する。特にPEB温度が80℃の場合38時間の放置時間まで許容できる。

表面コート膜を用いるプロセスの場合、レジストパターン寸法が放置時間の増大と共に徐々に増加する傾向を示すが、これはレジストの溶解抑制剤であるイソフタル酸エステルや、 $\epsilon$ -BOC化PVPの $\epsilon$ -BOC基の崩壊反応が、PEB時だけでなく室温での放置中にも生じているためと考えている。室温でのプロトンと触媒とする反応を「暗反応」と呼ぶ。PEB温度70℃と80℃を比較するとPEB温度80℃で処理を行った方が、パターン寸法の増加割合が約1/4と小さい。

PEB温度70℃とPEB温度80℃でパターン寸法変化量に差が生じる理由は、図4-24のように説明できる。(a)の感度曲線に示すように、レジストパターンの解像に必要なEB露光量はPEB温度70℃のウエハの方が80℃のウエハに比べて多い。酸発生剤から発生するプロトンの量はEB露光量の増加と共に増加するため、(b)に示すようにPEB70℃のウエハの方が、レジスト中により多くのプロトンを含んでいる。(c)に示すように溶解抑制剤の崩壊等の露光後放置中に生じる「暗反応」は、プロトンの存在量に比例して増大する。結果として、プロトン発生量の多い70℃PEBの方が同じ放置時間内の「暗反応」が多くパターン寸法変動が大きい。図4-23の実験結果と図4-24(c)のモデルによる結果とは一致し、実験結果を良く説明していることがわかる。

#### 4-4-5. 酸性表面コート膜塗布効果の検証

酸性表面コート膜を塗布することにより図4-25に示すように以下の2種類の効果が期待できる。

- ①EB露光時発生したプロトンが放置時間中に失活させてしまう空気中のアミン等のアルカリ物質が、レジスト表面への付着、侵入することを阻止する「表面保護効果」
- ②酸性表面コート膜に含まれるプロトンと、レジスト材料がレジスト表面において、PEB時に酸触媒反応を生じ、空気中からの悪影響を受けている可能性のあるレジスト表面を溶解させてしまう「表面除去効果」

これら2つの効果が実際に得られていることを確認するために検証実験を行なった。

図4-26は図中右に示した3つのプロセスでの実験により得られたレジスト感度曲線を示したものである。表面コート膜を用いる標準プロセス①のPEBとコート膜剥離のプロセスの順序を入れ換えた結果がプロセス②であるが、感度曲線には変化がない。この結果より、PEB時に表面コート膜は塗布されている必要はなく、表面コート膜剥離直後にPEBを行えば表面酸溶化層は発生しないことがわかる。一方、表面コート膜を剥離した後2時間空気中で放置したプロセス③は表面酸溶化層が発生し感度が低下する。②と③の差は2時間の放置中にレジスト上に表面コート膜がないため、空気中の不純物がレジスト中に侵入したことにより生じており、表面コート膜がレジストの「表面保護効果」を持つことが確認できた。

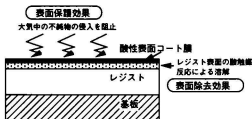


図4-25. 酸性コート膜塗布プロセスで期待される効果

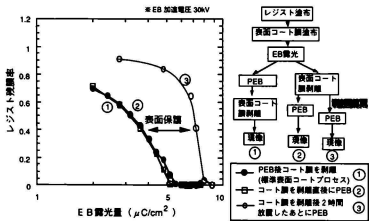


図4-26. 表面保護効果の検証実験



図4-27は図中右に示した5つのプロセスでの実験により得られたレジスト感度曲線を示したものである。①が表面コート膜を用いる標準プロセスであり、③が表面コート膜を用いないプロセスである。表面コート膜を用いるプロセスでは露光後PEBまで2時間放置しても（プロセス②）感度には変化は見られない。しかしながら、表面コート膜を用いない場合にはPEBまでの2時間放置で表面離溶化層が発生し（プロセス④）感度が著しく低下する。表面離溶化層が発生した④の状態に表面コート膜を塗布しPEBしたものがプロセス⑤である。⑤では現像後にレジストの膜厚減少が生じ、感度が少し回復している。これは表面コート膜中のプロトンにより、PEB時にレジスト表面で酸触媒反応が生じ、表面離溶化層の一部が可溶になったためである。しかしながら、2時間放置しなかったときの状態③までは感度は回復しない。以上の結果から、④と⑤の差がコート膜の「表面除去効果」を示し、③と⑤の結果の差は「表面保護効果」であるといえる。

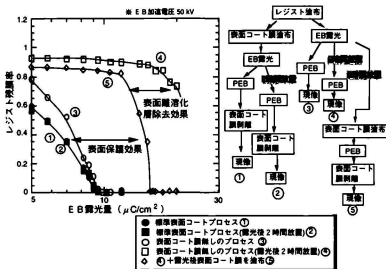


図4-27. 表面離溶化層除去の効果の検証実験

#### 4-4-6. MELKERレジストの実用性に関する考察

MELKERレジストは酸性表面コート膜を塗布する新しいプロセスを採用することにより、表面離溶化層を発生させることなくレジストパターンを形成することが可能である。最小解像寸法は $0.2\mu\text{m}$ 以下、感度も $20\mu\text{C}/\text{cm}^2$ 以下であり、現在、商品化されているポジ型非化学増幅レジストで最も優れたZEP520と同等の解像度、5倍以上の感度が得られている。レジスト塗布からEB露光までの放置時間安定性は200時間以上、EB露光からPEBまでの放置時間安定性も38時間と十分に実用的に使用できる。

ポジ型化学増幅レジストで、表面コート膜無しで安定なパターン形成ができるレジストは現在までのところ得られていない。酸発生剤の種類、レジストの骨格となるベース樹脂の種類によって、表面離溶化層の発生が変わることがわかっており、現在も研究が継続して行なわれているが、EB直接描画に対する応用を考えた場合、非常に長時間のEB露光からPEBまでの放置安定性を確保しなければならぬためその実現は難しいと思われる。

## 4-5. 化学増幅型ドライ現像レジストの開発

### 4-5-1. ドライ現像レジスト

通常のレジストは、露光部と未露光部におけるレジスト材料の現像液に対する溶解速度の差によりパターンを形成する。ウエット現像型のレジストである。これに対して、露光後プラズマ中にさらすことによりパターン形成を行なうドライ現像レジストの提案がある。溶液中の反応と同様に、ポリマーの分子量の差でプラズマ中でのレジストエッチング速度の差を生じさせる試みもあるが<sup>29)</sup>、大きなエッチング速度比がとれないため、実用的なレジストとはなり得なかった。

1986年に発表されたDESIRE (Diffusion Enhanced Silylating Resist) プロセス<sup>30)</sup>は、上記の反応とは異なった反応を利用するドライ現像レジストである。図4-28にDESIREプロセスのプロセスフローを示す。ノボラック樹脂と紫外線感光剤であるナフトキノンジアジドを主成分とするPLASMASKという専用レジストをSi基板に塗布し、紫外線を選択的に露光した後、専用のチャンバーでヘキサメチルジシラゼン(HMDS: Hexamethyldisilazane)を含む蒸気中にさらすことにより未露光部にのみ選択的にHMDSを拡散させる。HMDSは拡散しながらノボラック樹脂中のOH基と反応してトリメチルシリル(O-Si(CH<sub>3</sub>)<sub>3</sub>)基を形成する。これをシリル化と呼ぶ。その後酸素プラズマでリアクティブイオンエッチング(RIE: Reactive Ion Etching)を行なうと、シリル化されていない部分はエッチングにより除去されるが、シリル化された部分にはSi原子が含まれているためSiO<sub>2</sub>が形成される程度以上のエッチングが進行しない。結果として、紫外線を露光した部分にのみパターンが残りネガ型のレジストとして機能する。

DESIREプロセスは、従来の光レジストと比較して次のような利点がある。①第1章で述べたように光リソグラフィーにおいては、高解像を達成するために開口数の大きなレンズを使用する傾向にあり、開口数を増大させると焦点のズレに対するパターン形成の余裕度(焦点深度)が小さくなる。ところがDESIREプロセスのような表面反応プロセスは、表面近傍だけがパターン形成に寄与するため焦点深度が大きい。②高集積化に伴ってデバイスは立体化され、パターン形成時の基板の表面の凹凸が増大しており、パターン凹部の底において、レジストが抜けにくいという現象があるが、DESIREプロセスでは十分なドライ現像時間をとれば、この問題は解決する。③アルミニウム配線のような高反射率の基版を用いた場合に、紫外光が下地基板に反射し不必要な部分が露光されてしまうという現象(ハレーション効果)

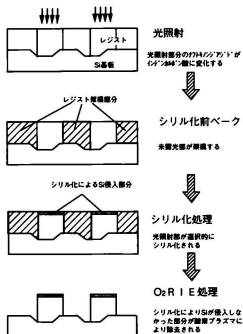


図4-28. DESIREプロセスのプロセスフロー

があるが、DESIREプロセスの場合には、PLASMASKレジストの光に対する吸収を大きくし反射光を吸収させてしまうことにより問題を解決できる。

E B リングラフイーでDESIREプロセスのような表面反応レジストを用いた場合には、高解像度の実現と、近接効果の低減が期待できる。通常のウェット現像型のレジストでは、入射した電子はレジスト中で散乱し、解像度を低下させかつ近接効果の原因となる。これは、10~20keVの低い電子ビームエネルギーで膜厚の厚いレジストのパターン形成を行なう場合には特に顕著である。これに対して、表面反応を利用すると、レジストのパターン形成に寄与するのは表面近傍の蓄積エネルギー分布であるため、レジスト中で散乱された電子の影響が小さく、膜厚の厚いレジストでも高解像度と近接効果の低減が期待できる。しかしながらE B 露光の場合は、通常のDESIREプロセスで用いられるドライ現像レジストPLASMASKと通常のDESIREプロセスのフローではパターン形成ができない。E B 露光と光全面照射プロセスを併用する特殊なプロセスを用いると光露光の場合のネガ型特性とは逆のポジ型の特性は示すが、非常に感度が低い<sup>31)</sup>。

筆者らは、4-3節で示したネガ型化学増幅レジストSAL601と同様の組成を持つレジストを用いることにより、高感度でポジ型の化学増幅型シリル化レジストを形成できると予測した。図4-29にプロセスフローを示す。露光後のPEB時に発生した酸が、架橋剤の酸媒となり、露光部にのみノボラック樹脂の架橋を引き起こす。続くシリル化処理によって架橋が生じていない未露光部にのみHMDSが拡散する。最後にO<sub>2</sub>プラズマ中で異方性のドライエッチングを行なうと、HMDSが拡散した部分には表面にSiO<sub>2</sub>が形成されエッチングが進まないためにポジ型のレジストパターンが形成される。本概念に基づきSIMPLE(Silylating resist using chemical AMPLification for Electron beam)レジストプロセスを開発した。

#### 4-5-2. SIMPLEレジストプロセスの実験

SIMPLEレジストの組成はノボラック樹脂、メラミン系架橋剤、オニウム塩系酸発生剤の3成分より構成されている。レジスト塗布およびE B 露光後にホットプレートで105℃~120℃のPEBを行なった後シリル化を行なう。シリル化は日本合成ゴム社製のシリル化専用チャンパーPLASMASTER-Siで行なった。本装置は図4-30に示すような構成であり、真空排気できるステンレスチャンパー中に100℃~180℃に加熱できるホットプレートを持つ。シリル化剤であるHMDSはステンレスタンクに収められており50℃に加熱しておく。タンク中にキャリアガスであるN<sub>2</sub>をバブリングさせて、弱減圧によってステンレスチャンパー中に導入されたHMDSはレジスト表面に運ばれシリル化反応が生じる。続くドライ現像はO<sub>2</sub>プラズマを用いて行なった。シリル化レジストにおけるエッチングストップは、レジスト中に

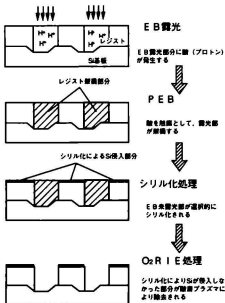


図4-29. SIMPLEプロセスのプロセスフロー

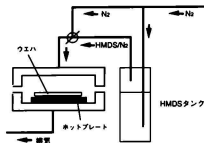


図4-30. シリル化装置の構成

表4-2. SIMPLEプロセス実験条件

レジスト塗布	85℃, 2分ソフトベーク 膜厚 1~2 μm
E B露光	20kV, 2~3 μC/cm <sup>2</sup>
ポストエクスポージャー ベーク (PEB)	105~120℃, 2分
シリル化処理	105~120℃, 1~5分
O <sub>2</sub> R I E 処理	4mTorr, -79Vバイアス 70sccm, 2~5分

10wt%程度しか含まれないSiであるため、ウエハに入射するイオンのエネルギーが低く、かつ異方性の高いドライエッチング装置が必要である。本実験では日本合成ゴム社製のPLASMMASTER-Deというバンドマグネトロン方式の有磁場R I E装置を用いた。本装置ではカソード上のウエハ平面に平行に、固定磁石の磁場がかけられており、高真空中高密度のプラズマが発生する。このため方向性がよく低エネルギーのイオン流が得られ良好なドライ現象ができる。レジストプロセス条件を表4-2に示す。

#### 4-5-3. 実験結果

実験ウエハのE B露光部および未露光部の赤外吸収スペクトルを図4-31に示す。未露光部分には露光部分にはないSi-CH<sub>3</sub> (1265cm<sup>-1</sup>と815cm<sup>-1</sup>) 結合およびSi-O-芳香族 (φ:アリル) 基 (920cm<sup>-1</sup>) 結合に起因する吸収が見られる。シリル化量のモニタとして1265cm<sup>-1</sup>の吸収スペクトル量を用いたときの露光量とシリル化量の関係を図4-32に示す。露光量が増大するに従ってシリル化が抑制されており、露光部と未露光部において選択的にシリル化反応が行なわれていることがわかる。

ラザフォードバックスキャタリング (RBS: Rutherford Backscattering Spectroscopy) 法によりシリル化の深さ方向分布を測定した。

図4-33にシリル化時間を1分、

3分、5分と変えたときの未露光部のRBSスペクトルを示す。斜線等で示されている部分がシリコンのスペクトルであり、未露光部のシリル化のプロファイルは矩形となっている。すなわち単位体積あたりのノボラック樹脂がシリル化される量には上限があり、その高さよりSi含有量は7wt%と計算できる。レジスト中で最も深くまでシリル化されている部分をシリル化前面と定義する(図参照)。シリル化前面はシリル化時間の増大

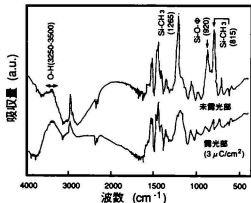


図4-31. 露光部と未露光部の赤外吸収スペクトル

とともにレジストの深さ方向に進行する。シリル化前面の深さとシリル化時間の関係を図4-34に示すがシリル化時間とシリル化前面の深さは比例していることがわかる。

図4-35に露光量を1, 2, 3  $\mu\text{C}/\text{cm}^2$ と変えたときのRBSスペクトルを示す。シリル化時間は3分である。露光量が増加するに従ってシリル化された領域の分布は、レジスト表面近傍に押し出されるような分布で減少していく。

図4-36にSIMPLEプロセスを用いた場合のレジストの感度曲線と、形成したレジストパターンの断面形状を示す。レジスト膜厚は1.22  $\mu\text{m}$ で0.8  $\mu\text{m}$  L & Sが解像した。シリル化部分の体積膨張によって生じるレジストパターンの変形<sup>23)</sup>は観察されなかった。

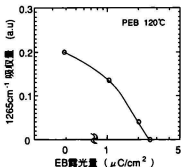


図4-32. 赤外吸収スペクトルにより測定したEB露光量とシリル化量の関係

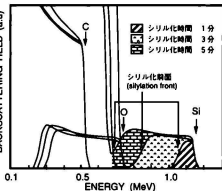


図4-33. 未露光部におけるシリル化量のRBS測定

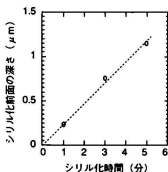


図4-34. シリル化前面深さのシリル化時間依存性

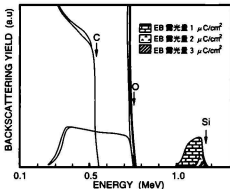


図4-35. 露光部におけるシリル化量のRBS測定

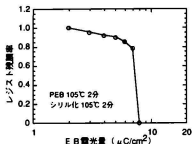


図4-36. SIMPLEレジストの感度曲線とレジスト断面形状

#### 4-5-4. シリル化反応とレジスト内の分布

##### ①シリル化反応

赤外吸収の結果 (Si-O-アシル基の結合があること) およびRBSの結果 (単位体積あたりのSi含有量には上限があること) より予想されるSIMPLEレジストの反応を、図4-37に示す。露光部においては、PEB時にメラミンを介して酸触媒架橋反応が生じる。未露光部においては、PEB時には反応が生じず、シリル化時にノボラック樹脂中のOH基がシリル化剤のHMDSと反応してトリメチルシリル (O-Si(CH<sub>3</sub>)<sub>3</sub>) 基に置換される。図4-34に示すようにシリル化前面の位置とシリル化時間は比例関係にあることから、シリル化反応がレジスト表面から飽和しながら進行し表面近傍にのみシリル化層を形成できていることがわかる。良好なパターン形成が実現できたのは、表面近傍にのみシリル化層が良好に形成されたためであり、SIMPLEと同様の他のプロセスの試み<sup>33,34)</sup>で良好なパターン形成が達成できていないのは、シリル化反応が未露光部のレジスト表面近傍だけでなく全体で生じたためと考えられる。

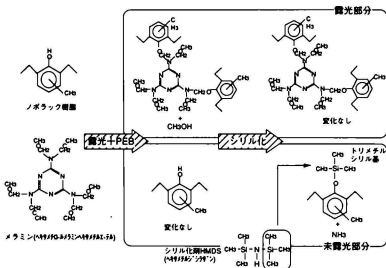


図4-37. SIMPLEレジストの露光部および未露光部における反応

## ②未露光部のシリル化分布

未露光部のレジスト深さ方向のシリル化分布は、ノボラック樹脂中をHMDSが拡散する速度およびレジスト中のOH基とHMDSが反応し-O-Si(CH<sub>3</sub>)<sub>2</sub>基が形成される速度によって決定される。レジスト中のHMDSの拡散速度は2種類考慮することができる。アリル基(φ)-O-Hの結合を有するノボラック樹脂においては、その水素結合のために、HMDSの拡散速度が低下すると報告されている<sup>39)</sup>。このため、シリル化前のノボラック樹脂中のHMDSの拡散速度よりも、シリル化されφ-O-H結合がφ-O-Si(CH<sub>3</sub>)<sub>2</sub>結合に変化した樹脂中の方が、水素結合が消滅し拡散速度が増大するはずである。そこで、図4-38に示すようにシリル化反応の分布を説明する方法として、シリル化反応速度K<sub>Si</sub>、シリル化された樹脂中(シリル化領域)におけるHMDSの拡散速度D<sub>Si</sub>、シリル化されていない樹脂中(未シリル化領域)におけるHMDSの拡散速度D<sub>OH</sub>、の3種類のパラメータを用いた新しい反応モデルを考案した。レジスト中の未反応のHMDS量をSi\*(x,t)とすると、図4-38に示すシリル化領域におけるHMDS流量F<sub>Si</sub>および未シリル化領域におけるHMDS流量F<sub>OH</sub>およびシリル化前面近傍におけるシリル化反応量G<sub>Si</sub>はそれぞれ次式で表される。

$$F_{Si} = -D_{Si} \frac{\partial Si^*(x,t)}{\partial x}, \quad F_{OH} = -D_{OH} \frac{\partial Si^*(x,t)}{\partial x}, \quad G_{Si} = \int_{\text{反応領域}} K_{Si} Si^*(x,t) dx \quad \dots (4-1,2,3)$$

これら3種類の関係がF<sub>Si</sub> >> G<sub>Si</sub> >> F<sub>OH</sub>の場合、HMDSはすでにシリル化された領域はすみやかに通過するが、シリル化されていない領域へは拡散速度が小さいため侵入しない。このためシリル化はシリル化領域と未シリル化領域の境界である。シリル化前面でのみ生じる。この場合のSiの深さ方向分布は図4-38(A)に示す分布となる。大きな矢印および図の濃淡はシリル化時間に依存した分布の変化である。このとき、シリル化前面の移動速度は時間に比例する。この反応モデルは、SiO<sub>2</sub>の膜厚があまり大きくないときのSiの酸化現象に類似している<sup>30)</sup>。

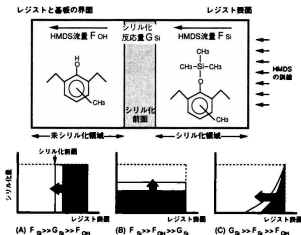


図4-38. 未露光部におけるシリル化反応のモデル

(下図において縦軸はシリル化量の濃度、横軸はレジストの深さ方向分布、矢印はシリル化分布の経時変化を表す)

3種類のパラメータの関係が $F_{Si} \gg F_{OH} \gg G_{Si}$ の場合、シリル化反応の速度が小さいために、HMDSはシリル化されていない領域にも拡散する。すなわちHMDSはレジスト表面から基板まで一様に拡散し、シリル化反応はレジスト中のすべての深さで同時に生じるため、Siの深さ方向分布は図4-38(B)に示すようになり、シリル化前面は存在しなくなる。このような反応が生じ、シリル化層の厚みを制御できない場合には良好なレジストパターンは得られないと考えられ、実際そのような報告がある<sup>33,34)</sup>。

3種類のパラメータの関係が $G_{Si} \gg F_{Si} \gg F_{OH}$ の場合、シリル化はHMDSの拡散速度律速となるため、反応はレジスト表面で生じ、分布は図4-38(C)に示すような分布を示す。

実際に未露光部で生じている反応はRBSによるSiの深さ方向分布(図4-33)およびシリル化前面深さのシリル化時間依存性(図4-34)を考慮すると、 $F_{Si} \gg G_{Si} \gg F_{OH}$ のモデルが適用できる。

### ③露光部のシリル化分布

露光領域でシリル化が抑制される反応のメカニズムとしては、2つのモデルが考えられる。1つはノボラック樹脂の架橋反応により、樹脂のガラス転移点温度が上昇するため、基板温度を上昇させてもHMDSの拡散が有効に生じないというモデル、もう1つは、ノボラック樹脂中の水酸基が架橋剤との架橋によって全て消滅してしまうためにシリル化が生じないというモデルである。図4-39に2つのモデルと予測されるSiの深さ方向分布を示す。HMDSの拡散速度律速となる場合には、露光量が增大するに従ってSiの分布が表面に凝縮されていく。一方、ノボラック樹脂中の水酸基の消滅するモデルでは深さ方向全体にわたってSiの分布が一様に減少していくと考えることができる。

図4-31に示す露光領域での赤外吸収スペクトルの実験結果において露光部での水酸基に起因する吸収( $3250-3500\text{cm}^{-1}$ )が残っていること、図4-35のRBSによるSiの深さ方向分布を考慮すると、HMDSの拡散速度律速によりシリル化が抑制されていると考えられる。

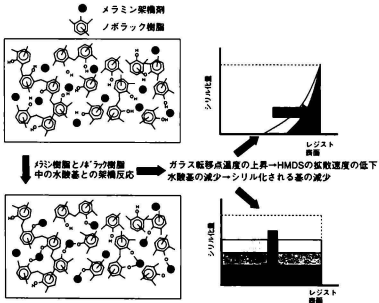


図4-39. 露光部におけるシリル化反応のモデル



#### 4-5-5. シリル化分布のシミュレーション

4-5-4項においてレジスト中のシリル化量の膜厚方向分布を説明するモデルの提案を行なったが、計算機シミュレーションにより実験結果との対比を行なった。シミュレーションに用いた微分方程式を以下に示す。

$$F(x,t) = -D(\text{Si}(x,t)) \frac{\partial \text{Si}^*(x,t)}{\partial x} \quad (4-4)$$

$$\frac{\partial \text{Si}^*(x,t)}{\partial t} = -K_{\text{Si}} \text{Si}^*(x,t) - \frac{\partial F(x,t)}{\partial x} \quad (4-5)$$

$$D(\text{Si}(x,t)) = \frac{D_{\text{Si}} - D_{\text{OH}}}{\text{Si}_{\text{max}}} \text{Si}(x,t) + D_{\text{OH}} \quad (4-6)$$

$$\text{Si}(x,t) = \int_0^t K_{\text{Si}} \text{Si}^*(x,t') dt' \leq \text{Si}_{\text{max}} \quad (4-7)$$

ここで、 $\text{Si}_{\text{max}}$ はレジストがシリル化される上限値で、レジスト中に単位体積当たり存在する $\beta$ -O-H結合の数に対応する。定数 $D_{\text{OH}}$ 、 $D_{\text{Si}}$ はそれぞれ、水酸基結合がある場合のレジスト中でのHMDSの拡散係数、シリル化され水酸基結合がなくなった場合のレジスト中でのHMDSの拡散係数、 $K_{\text{Si}}$ はシリル化の反応速度係数である。 $x$ はレジスト表面からの深さ、 $t$ はシリル化開始からの時間であり、 $\text{Si}(x,t)$ はシリル化されたレジスト量、 $\text{Si}^*(x,t)$ はレジスト中のHMDS量、 $F(x,t)$ は拡散していくHMDS流量である。 $D(\text{Si}(x,t))$ はレジスト中のHMDSの拡散係数であるが、式(4-3)で示したように、シリル化されたレジスト量 $\text{Si}(x,t)$ の1次の関数で表わされると仮定した点が大きな特徴である。

微分方程式を解く際には、レジスト上面より侵入するHMDS流入量が一定であるという境界条件を使用した。但し非常にHMDSの拡散速度が速い場合に、HMDS流入量が一定であるとして解くと、界面で異常にHMDS濃度が上昇してしまう問題があるため、レジスト中に含まれるHMDS量にはある上限があると仮定して数値計算を行なった。

図4-40、41に未露光部におけるシリコン濃度の深さ方向分布のシミュレーション結果を示すが、図4-33、35の実験結果と良く一致していることがわかる。

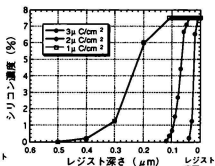
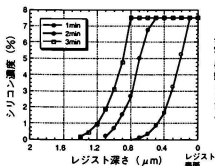


図4-40. 未露光部におけるシリル化反応の深さ方向分布のシリル化時間依存性 (シミュレーション) 図4-41. 露光部におけるシリル化反応の深さ方向分布のEB露光量依存性 (シミュレーション)

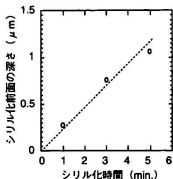


図4-42. シリル化前面深さのシリル化時間依存性  
(シミュレーション結果)

また、図4-42に露光部におけるシリル化濃度の深さ方向分布のシミュレーション結果を示すが、図4-34の実験結果の分布と良く一致しており、本反応のモデルがシリル化反応を説明する上で妥当であることが確かめられた。

#### 4-5-6. SIMPLEレジストの実用性に関する考察

DESIREレジストやSIMPLEレジスト等のドライ現像レジストは、4-5-1項で示したような数多くの利点を有しているにもかかわらず、実際のデバイスの生産に使用された例はほとんどない。これはウェット現像型のレジストと比較すると、専用のシリル化装置、ドライエッチング装置が必要であり、製造費用の上昇を招くからであると考えられる。EBリソグラフィでは、低加速電圧(10kV~20kV)でも単層レジストを用いて高解像が期待できるという特長があったが、EB直接描画では高加速電圧(50kV)の装置が主流になり、通常のウェット現像型のレジストでも高解像度が得られるようになったため大きな利点とはなくなってきた。このため、KrFエキシマレーザを利用する光リソグラフィおよびEBリソグラフィに対するドライ現像レジストの実用化は進んでいない。

次世代のリソグラフィの候補として、ArFエキシマレーザ光(波長193nm)を利用する光リソグラフィや軟X線(5~10nm)を利用する縮小投影型X線リソグラフィが研究されている。しかしながら、これらの光源に対して従来のレジストベース樹脂は光吸収が非常に大きく、通常のウェット現像型レジストではパターン形成が非常に難しい、またレジスト膜厚を $1\mu\text{m}$ で、 $0.2\mu\text{m}$ 以下のレジストパターンを形成する場合には、アスペクト比が5に達し、現像後のレジスト乾燥時に表面張力によってパターンが倒壊する現象が生じ問題となりつつある<sup>37)</sup>。レジストの光吸収の問題、パターン倒壊の問題に対して表面反応型ドライ現像レジストは1つの解決策となり得るため研究が進められている<sup>38)</sup>。

現状のSIMPLEレジストは解像度感度の点から実用には多くの改善が必要であるが、上記の次世代の光源に対して感度を持っているため今後の研究が期待できる。

## 4-6. 結言

本章では、EBレジストとして3種類のレジストを評価し以下の知見が得られた。

①市販のネガ型化学増幅レジストとしてSAL601を評価し、加速電圧30kVの可変成形EB描画装置を用いて、 $0.2\mu\text{m}$  L&Sパターンを $\pm 10\%$ の寸法精度で形成するためには、EB露光変動量を基準露光量に対して $\pm 8\%$ 以下、PEB温度変動を設定値の $\pm 1^\circ\text{C}$ 以内に制御し、EB露光後12時間以内にPEB処理を行なう必要があることがわかった。実用面での課題としては、EB露光からPEBまでの放置許容時間が現状では短い、塩基性の基板上でレジストと基板の界面でくびれが発生しパターン側壁が生じやすい等の課題点を残している。

②ポジ型化学増幅レジストとして、部分t-BOC化PVP、溶解抑制剤、酸発生剤の3成分系レジストMELKERを新しく開発した。MELKERはt-BOC化PVPを主成分とする化学増幅型ポジレジストと同様に、EB露光からPEBまでの放置時間が長くなると表面能溶化層が発生する問題があったが、酸性表面コート膜を塗布する新しいプロセスを開発したことにより解決し、加速電圧50kVのEB描画装置で $0.14\mu\text{m}$  L&Sパターンを形成することができた。表面コートプロセスを用いることにより、レジスト塗布から露光までの放置時間安定性を200時間以上、EB露光からPEBまでの放置時間安定性を38時間確保でき実用レジストとして使用できる見通しが立った。

③化学増幅反応を用いた表面シリル化ドライ現像プロセスSIMPLEを新しく開発し、高感度のシリル化レジストによるパターン形成が実現できた。SIMPLEプロセスで露光部と未露光部におけるシリル化の深さ方向分布をRBSで測定した結果、未露光部においてシリル化層と未シリル化層の間にはシリル化量の急峻な変化が生じている領域(シリル化前面)があり、レジスト表面からシリル化前面までの距離すなわちシリル化層の厚さはシリル化時間に比例することがわかった。露光部では露光量を増加させると共に、シリル化層は表面近傍のみに制限される。レジスト中でのHMDSの拡散に対し、水酸基結合がある場合と、シリル化され水酸基結合がなくなった場合の2種類の拡散係数を仮定したモデルを立てることにより、露光部未露光部でのシリル化層の分布を精度良くシミュレーションすることができた。

## 第4章の参考文献

- 1) H. Haller, M. Hausknecht, and R. Srinivasan: "High-Resolution Positive Resists for Electron-Beam Exposure". IBM J. Res. Develop. 12(1968) 251.
- 2) T. Tada: "Poly(Trifluoroethyl  $\alpha$ -Chloroacrylate as a Highly Sensitive Positive Electron Resist". J. Electrochem. Soc. 126 (1979) 1829.
- 3) M. Kakuchi, S. Sugawara, K. Murase, and K. Matsuyama: "Poly (Fluoro Methacrylate) as Highly Sensitive, High Contrast Positive Resist". J. Electrochem. Soc. 124 (1977) 1648.
- 4) T. Hirai, Y. Hatanoe, and S. Nonogaki: "Epoxide-Containing Polymers as Highly Sensitive Electron Beam Resists". J. Electrochem. Soc. 118 (1971) 669.
- 5) S. Imanuma and S. Sugawara: "Chromophenylated Polystyrene as Deep UV and X-ray Resist". Jpn. J. Appl. Phys. 21 (1982) 776.
- 6) H. Shimazaki, A. Aboe, F. Murai, and S. Nonogaki: "Novolac Based Positive Electron Beam Resist Containing a Polymeric Dissolution Inhibitor, Preparation and Exposure Characteristics". ACS Symposium Series 242, "polymers in Electronics" American Chemical Society, Washington D. C. (1984) p.167.
- 7) T. Iwayanagi, T. Kobashi, S. Nonogaki, T. Matsuzawa, K. Doua, and H. Yamazawa: "Azide-Phenolic Resin Photoresists for Deep UV Lithography". IEEE Trans. ED-28 (1981) 1306.
- 8) H. Ito, C.G. Willson, and J.M. Frechet: "New UV Resists with Negative or Positive Tone". Digest of Technical Papers of 1982 Symposium on VLSI Technology (1982) p.86.
- 9) H. Ito and C.G. Willson: "Chemical Amplification in the Design of Dry Developing Resist Materials". Polym. Eng. Sci. 23 (1983) 1012.
- 10) M.P. deGrande, K. Graziano, S. Thompson, H.-Y. Liu, and L. Blum: "High resolution, novolac based negative tone electron beam resist". Proc. of SPIE. 923 (1988) p.158.
- 11) J.W. Thackeray, G.W. Orsula, M.M. Rajuramun, R. Stral, D. Herr, and E. Pavelchek: "Dissolution Inhibition Mechanism of ANR Photoresists: Crosslinking vs. -OH Site Consumption". Proc. of SPIE. 1466 (1991) p.158.
- 12) H. Liu, J. Seeger, E. Poon, R. J. Olsen, K. A. Graziano, and E. Anderson: "Study of Aging effects in a chemical amplification resist: SAL601-ER7". J. Vac. Sci. Technol. B7 (1989) 1740.
- 13) 須賀治, 山口秀義, 岡崎信次: "化学増幅系ネガ型電子線レジストの研 1989年春季応用物理学会 3p-K-13.
- 14) 須賀正彰, 荒井祐美, 岡崎一勇, 高橋洋一: "化学増幅系レジストのフタトラスクへの適用". 1992年春季応用物理学会 26p-NB-7.
- 15) T. Azuma, K. Masui, Y. Tsujigami, H. Sasaki, K. Sakai, T. Nomaki, Y. Kuro, and I. Mori: "Prebake Effects in Chemical Amplification Electron Beam Resist". JIAP Series 5, Proc. of 1991 Intern. MicroProcess Conference (1991) p.181.
- 16) 山口秀義, 須賀治, 村井二三夫, 岡崎信次: "化学増幅系ネガ型電子線レジストの研 (その2) - 経時変化の研 1989年春季応用物理学会 28p-ZE-2.
- 17) T. Yoshimura, H. Shirahata, J. Yamamoto, and S. Okazaki: "Correlation of Nano Edge Roughness in Resist Patterns with Base Polymers". Digest of Papers MicroProcess '93 (1993) p.172.
- 18) H. Ito, C.G. Willson, and J.M. Frechet: "Positive, Negative Mild UV Resists with High Thermal Stability". Proc. of SPIE. 771 (1987) p.24.

- 19) H.Ito: "Advances in Chemical Amplification Resist Systems", *Jpn. J. Appl. Phys.* 31 (1992) 4273.
- 20) O.Nalamasu, M.Cheng, J.M.Kometani, S.Vaidya, E.Reichmanis, and L.F.Thompson: "Development of a Chemically Amplified Positive (CAMP) Resist Material for Single Layer Deep-UV Lithography", *Proc. SPIE*, 1262 (1990) p.32.
- 21) K.F.Dossel, H.L.Huber, and H.Oertel: "Highly-Sensitive Novolak-Based Positive X-ray Resist", *Microelectric Engineering*, 5 (1986) 97.
- 22) H.Shiraishi, N.Hayashi, T.Ueno, T.Sakamizu, and F.Murai: "Novolak resin-based positive electron-beam resist system utilizing acid-sensitive polymeric dissolution inhibitor with solubility reversal reactivity", *J. Vac. Sci. Technol.* B9 (1991) 3343.
- 23) H.Ban, J.Nakamura, K.Deguchi, and A.Tanaka: "Metal-free chemically amplified positive resist resolving 0.2  $\mu$ m in x-ray lithography", *J. Vac. Sci. Technol.* B9 (1991) 3387.
- 24) S.A.MacDonald, N.J.Cleak, H.R.Wendt, C.G.Willson, C.D.Snyder, C.J.Knor, N.B.Deyoe, J.G.Maltabes, J.R.Morrow, A.E.McGuire, and S.J.Holmes: "Airborne Chemical Contamination of A Chemically Amplified Resist", *Proc. SPIE*, 1466 (1991) p.2.
- 25) O.Nalamasu, E.Reichmanis, M.Chang, V.Pol, J.M.Kometani, F.M.Houlihan, T.X.Neenan, M.P.Bohrer, D.A.Mixon, L.F.Thompson, and C.Takemoto: "Preliminary Lithographic Characteristics of an All-organic Chemically Amplified Resist Formulation for Single Layer Deep-UV Lithography", *Proc. SPIE*, 1466 (1991) p.13.
- 26) M.Cheng, O.Nalamasu, A.G.Timko, V.Pol, J.M.Kometani, E.Reichmanis, and L.F.Thompson: "process characteristics of an all-organic chemically amplified deep-ultraviolet resist", *J. Vac. Sci. Technol.* B9 (1991) 3374.
- 27) T.Kumada, S.Kubota, H.Koezuka, T.Hanawa, S.Kishimura, and H.Nagata: "Relationship between patterning and dissolution characteristics of chemical amplification resists using partly protected poly(p-vinylphenol)", *J. Photopolym. Sci. Technol.* 4 (1991) 469.
- 28) T.Kumada, Y.Tanaka, A.Ueyama, S.Kubota, H.Koezuka, T.Hanawa, and H.Morimoto: " Study on the over-top coating suppressing surface insoluble layer generation for chemical amplification resist" *Proc. SPIE*, 1925 (1993) p.31.
- 29) 平岡弘之: フォトポリマーハンドブック, 工業調査会 (1983) p.262.
- 30) F.Coopmans and B.Roland: " DESIRE: a novel dry developed resist system", *Proc. of SPIE*, 631 (1986) p.34.
- 31) C.Pierrat, S.Tedesco, F.Vinet, M.Lerme, and B.DalZotto: "Positive resist image by dry etching: New dry developed positive working system for electron beam and deep ultraviolet lithography", *J. Vac. Sci. Technol.* B7 (1989) 1972.
- 32) A.M.Goethals, D.N.Nichols, M.Opde Beeck, P.DeGeyter, K.H.Baik, L.Van den Hove, B.Rolland, and R.Lomberts: "Reduction of lateral swelling and incorporation of DESIRE in MOS processing", *Proc. of SPIE*, 1262 (1990) p.206.
- 33) M.A.Hartney, R.R.Kunz, D.J.Ehrlich, and D.C.Shaver: "Silylation processes for 193-nm eximer laser lithography", *Proc. of SPIE*, 1262 (1990) 119.
- 34) J.W.Thackerley, G.W.Orsula, J.F.Bohland, and A.W.McCullough: "Approaches to deep ultraviolet photolithography utilizing acid hardened resin photoresist systems", *J. Vac. Sci. Technol.* B7 (1989) 1620.
- 35) J.P.W.Schellekens and R.J.Visser: "Single level dry developable resist systems, based on gas phase silylation", *Proc. of SPIE*, 1086 (1989) p.220.
- 36) A.S.Grove: *Physics and Technology of Semiconductor Devices*, John Wiley & Sons (1967) p.22.

- 37) T.Tanaka, M.Morigami, and N.Atoda: "Mechanism of resist pattern collapse during development process", Digest of Papers MicroProcess '93 (1993) p.34.
- 38) T.Ogawa, A.Yamaguchi, T.Soga, H.Tachibana, M.Matsumoto, H.Oizumi, and E.Takeda: "New Dry Surface Imaging Process For X-ray Projection Lithography", Digest of Papers Microprocess '93 (1993) p.36.

# 第5章 EBデータ変換における 高速近接効果補正システムの研究

## 5-1. 緒言

LSI設計者が計算機援用設計(CAD: Computer Aided Design)システムによって作成したパターンを、EB描画装置を用いて実際のパターンとして形成するためには、CADシステムより出力されるファイル形式をEB描画装置が読み込むことのできるファイル形式にあらかじめ変換しておかなければならない。これをEBデータ変換と呼んでいる。EBデータ変換は単なるファイル形式の変換ではなく後述するような、様々な図形処理を行っており、1つのEBデータ変換システムとして統一的に管理されている。図形処理のうち最も難しいものの一つに「近接効果補正」の問題がある。

近接効果とは、EBリソグラフィーを行なう際に、電子ビームが照射された試料内の電子散乱によって、微細パターンでは露光量が不足したり、パターンの描画密度が高い領域においては、露光量が過剰になり設計どおりのパターンが得られない現象である。近接効果を補正するためには、あらかじめ描画パターンの形状を、目的のパターン形状が得られるように変化させておく手法、または、描画パターン毎に最適な電子ビーム露光量を与えることができるようにする手法が考えられる。両手法ともに、大規模なLSIに対して適用するためには非常に多くの計算時間を必要とするため、EBデータ変換システム上でこれを実用化するためには、アルゴリズムの高速化や計算時間を短縮するための技術が必要である。

本章では、はじめに、開発したEBデータ変換システムの概要を簡単に述べる。次に電子ビーム照射によって蓄積されるエネルギー分布関数(EID関数: Energy Intensity Distribution function)と近接効果の関係を明らかにし、EID関数に基づいた、種々の近接効果補正手法の検討結果を述べる。最後に、EBデータ変換システムで実現した近接効果補正手法と、それを実際のLSIパターンデータに適用した結果について述べる。

## 5-2. EBデータ変換システムの概要

CADシステムから出力される図形データをEB描画装置で描画するためには、CADシステムの出力ファイル形式をEB描画装置の入力ファイル形式に変換する必要がある。EB描画装置の入力ファイル形式は3-1節で述べたEB描画方式によって大きく異なっており、またEB描画装置機種間でも同一のものはない。ここでは本研究で使用した、可変成形ビームベクター型EB描画装置の入力ファイル形式を対象にしたEBデータ変換システムについて述べる。

CADシステムの出力ファイルの形式の概念図を図5-1に示す。CADシステムの出力データは基本図形と基本図形の集合体(セル)により記述されている。基本図形は矩形(長方形)、台形、多角形、幅付き線より構成されている。セルは複数の基本図形をグループ化したものであり、機能別に特定の名前(セルネーム)が付加される。これらのセルは他のセル内にセルネームを用いて参照され配置することができる。この際、セルを相互の間隔が規定された複数セルの配列(アレイ配置)として配置される場合もある。一般にLSIは機能的、構造的に階層化されており、より基本的機能を持った小さな

セルほど下層に、より複合的な機能を持った大きなセルほど上層に位置しており、上層のセルが下層のセルを参照するといった構造となっている。この構造はあくまで設計効率のしやすさのみが考慮されたものであり、図形の重なりや図形の登録される順序などに対する制限はない。

一方、EB描画装置で許されている入力データは、基本的には矩形、台形およびそれらの図形に付加されるアレイ配置情報のみであり階層的な構造を持たない。また、図形はチップ内での描画位置に従って、EB描画装置固有のフィールド領域やサブフィールド領域毎に分割され順序よく並べ替えが行なわれていなくてはならない。EB描画データの圧縮のために、疑似的な2層の階層構造が最近になって実現されたが、サブフィールド領域を越えてアレイ配置参照できない等の制限がある。また図形相互が重なりを持った場合、EB描画装置は重なり部分を2重露光してしまうため、重なり合った図形は取り除いておかなければならない。

上述のようなEBデータ変換処理は、1チップ分の図形を全て基本図形に展開して処理を行えば比較的容易であるが、現在の最先端LSIである64MbitDRAMでは操作する図形の数が1工程のマスク当たり平均200万図形を越えており、1図形当たり20bytesコードで表現したとしても、4Gbytesの膨大なデータ量となり、全展開の変換は不可能である。これを解決するためには、データの分割を予め行ない処理対象となる図形数を減少させ、必要なデータ変換を行なった後に統合する手法、および階層構造を保ちつつデータ変換を行なう手法などが必要である。

CADシステムの出力形式は、カルマ社のGDS-IIストリームフォーマットが事実上の業界標準フォーマットとして定着しており、他メーカーのCADシステムもストリームフォーマットへの変換ツールが用意されている。一方EB描画装置の入力データ形式は装置メーカーや機種によって異なるため、それぞれの装置に対して、データ変換プログラムを作成しなければならない。三菱電機においては、図5-2に示すよう

に、ベクター型EB描画装置に対する中間ファイルとして2層の特殊な階層構造をもつMEXフォーマットと呼ぶ中間フォーマットを導入し<sup>1)</sup>、MEXフォーマット上で種々の図形処理を行なった後に、MEXフォーマットからEB描画装置固有のフォーマット（例えば本研究で使用した日立製HL700D型装置ではEBMTフォーマット）への変換を行なうことにより様々なEB

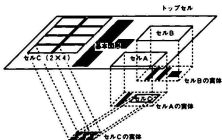


図5-1. CADの出力ファイル形式の概念図

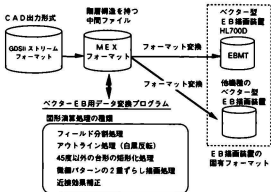


図5-2. EBデータ変換の流れ



描画装置へのデータ変換を行ってきた。

MEXフォーマットの基本構造を図5-3に示す。LSIのパターンは、基本図形領域と、図形の集合体であるユニット領域の2種類の領域に分割されており、ユニット領域はエアユニットリファレンスという名称で、ユニットが配列して敷き詰められている。ユニット中の基本図形はユニット番号と対応づけられて、あらかじめ登録されており、エアユニットリファレンスで図形を参照する際には、ユニット番号と参照される領域を示すだけでよい。データの大幅な圧縮が可能である。また、ユニット領域では1つのユニットに対して処理を行えば、処理結果を全てのユニットに対して適用できるためデータ処理時間を大幅に短縮することが可能となる。DRAMの様に、メモリスループ等の繰り返しパターンが敷き詰められているような領域は、データ変換時にはユニット領域となるため、データ容量および処理時間を大幅に短縮することができる。その他、ユニット領域にはユニット中で定義されている以外の図形が存在してはならないという制限を持つため、ユニット領域と基本図形領域は独立にEBデータ変換処理を行なうことができるという特長を持つ。

MEXフォーマット上で行なわれているEBデータ変換処理とその内容を図5-4に示す。EBデータ変換で必須の処理は、①フィールド分割処理②アウトライン（図形重なり除去）処理③矩形成処理。の3つが挙げられる。その他にEB描画の精度向上のための処理として、必要に応じて3-3節で述べた微細パターンの2重ずらし描画処理、本章で述べる近接効果補正等の処理もMEXフォーマット上で行なわれる。

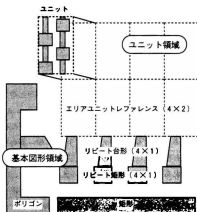


図5-3. MEXフォーマットの構造

EBデータ変換で必須の処理	高精度EB描画に必要な処理
<p><b>フィールド分割処理</b></p> <p>パターンデータをEB装置がステージを動かさずに描画できる領域毎に分割する。</p> <p><b>アウトライン処理</b></p> <p>重なり合った描画パターンの重複除去を行なう。白黒反転パターンを作成することもできる。</p> <p><b>矩形成処理</b></p> <p>辺の傾きが4.5度以外の台形を、層疊型の多くの矩形に分割する。</p>	<p><b>2重ずらし描画処理</b></p> <p>微細パターンのショットつなぎを改善するため1shot以上のパターンでは露光量を半分にして0.5shotづつずらして描画する。</p> <p><b>近接効果補正処理</b></p> <p>電子ビームの前方散乱及び後方散乱を計算して、パターンエッジ部分の露光エネルギー量が一定になるように、パターン毎に最適な露光量を設定する。</p>

図5-4. MEXファイル上で行われるEBデータ変換処理

### 5-3. E I D (Energy Intensity Distribution) 関数と近接効果

本節では、近接効果補正を検討する上で欠かせないE I D関数の定義と、筆者の考案したモンテカルロシミュレーションによるE I D関数の計算手法、E I D関数と近接効果との関係に関する考察について述べる。

#### 5-3-1. E I D関数

1点に入射した電子によって、レジスト表面からのある深さにおいて、レジスト中に蓄積されるエネルギーの平面分布は次式で示されるE I D関数と呼ばれる2つのガウス関数の和で近似することができる<sup>3)</sup>。

$$EID(x,y) = \frac{1}{(1+\eta)\pi} \left\{ \frac{1}{\beta_f^2} \exp\left(-\frac{x^2+y^2}{\beta_f^2}\right) + \frac{\eta}{\beta_b^2} \exp\left(-\frac{x^2+y^2}{\beta_b^2}\right) \right\} \quad \dots(5-1)$$

ここで、 $\beta_f$ 、 $\beta_b$ 、 $\eta$ はレジスト表面からの深さに依存する定数である。右辺( )内の第1項はレジストに入射した電子が進行方向に対して小さな角度で散乱(前方散乱)しつつ侵入していく際に蓄積されるエネルギーの分布であり、第2項は入射電子が、レジストあるいは基板を構成する原子の原子核により大きく散乱(後方散乱)を受け、入射方向と逆方向に散乱していく際に蓄積されるエネルギーの分布である。それぞれのガウス分布の標準偏差 $\beta_f$ 、 $\beta_b$ を前方散乱径、後方散乱径と呼んでいる。また $\eta$ は後方散乱係数と呼ばれ、前方散乱でレジスト中に蓄積されるエネルギーの総和と後方散乱でレジスト中に蓄積されるエネルギーの総和の比である。またE I D関数は無限面積での積分値が1になるように規格化されている。

これら3つのE I D関数のパラメータ $\beta_f$ 、 $\beta_b$ 、 $\eta$ を用いることにより、電子ビームによるレジスト中の蓄積エネルギー分布を、上述のように明確な意味を持った関数として近似できるため、近接効果現象の理解が容易になる。E I D関数のパラメータは入射電子のエネルギー、レジストの膜厚、基板の種類と構造に依存しており、実験的<sup>4)</sup>もしくはモンテカルロシミュレーション<sup>3)</sup>により求められている。実験的手法においてはレジストの現象過程が存在するため正確な値を求めにくく、またレジスト内での膜厚方向の分布を求めることはできない。モンテカルロシミュレーションによる従来の手法では $\beta_b$ を求めることは容易であるが、蓄積されたエネルギーの前方散乱による寄与と後方散乱による寄与を分離することが難しく、 $\beta_f$ 、 $\eta$ を求めるのが困難であるという問題点があった。

我々はモンテカルロシミュレーションのエネルギー蓄積手法を改良することにより、E I D関数パラメータを求める手法を考案したり、図5-5に新しい手法のアルゴリズムを示す。2-3節で述べた入射電子によりレジスト中に蓄積されるエネルギーの計算においては、電子が1つのラザフォード散乱を生じた位置から、次のラザフォード散乱が生じる位置の経路上にあるセルに対して、通常は1つの蓄積エネルギーファイルに対して行なっている。これに対して、E I D関数パラメータを求めるための新しい手法では、2つの蓄積エネルギーファイルを用意し、電子がレジストに入射した直後は、前方散乱蓄積エネルギーファイルに書き込みを行なうが、連続した2つのラザフォード散乱の位置関係を比較して、後の散乱位置が前の散乱位置よりレジスト表面側になった場合には後方散乱電子であると判断して、以後のエネルギー蓄積は後方散乱エネルギー蓄積ファイルへ書き込みを行なう。この処理により、蓄積エネルギーファイルの作成時に、前方散乱による蓄積エネルギーファイルと、後方散乱による蓄積エネルギーファイルの分離が可能となり、 $\beta_f$ 、 $\eta$ を求めるのが容易となった。

上記の計算手法を用いて得られた計算結果の例を図5-6に示す。式(5-1)の定義より、EID関数は、横軸に電子の入射点からの距離の2乗を、縦軸にエネルギー蓄積量の対数をとると直線関係となり、前方散乱蓄積エネルギーファイルの傾きより前方散乱径 $\beta_1$ を、後方散乱蓄積エネルギーファイルの傾きより後方散乱径 $\beta_2$ を、これらの2つのエネルギー蓄積量の総量比より後方散乱係数 $\gamma$ を求めることができる。(前方散乱蓄積エネルギーファイルは入射点からの距離が離れると直線関係から外れるため、原点近傍の関係より前方散乱径 $\beta_1$ を求めた。このような手法でも、原点から遠い場所では、前方散乱による蓄積エネルギーの寄与分より、後方散乱による蓄積エネルギーの寄与分の方が大きくなるため、実際のパターン形成を評価する際には問題は生じない。)

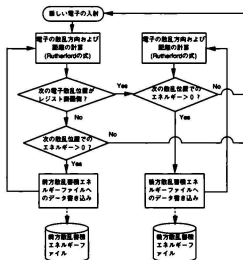


図5-5. EID関数パラメータの導出を行なうためのモンテカルロシミュレーションにおける電子ビーム蓄積エネルギー計算のアルゴリズム

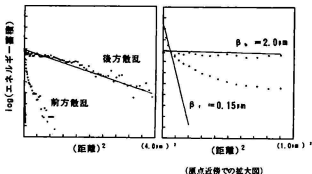


図5-6. 蓄積エネルギーからEID関数パラメータを求めるときの計算の様式図 (EB加速電圧20kV, 基板:レジスト0.5 $\mu$ m/Si)

図5-7にSi基板上にレジストを $0.5\mu\text{m}$ 塗布したときの、EID開数パラメータのレジスト表面からの距離に対する依存性を示す。前方散乱径 $\beta_f$ はレジスト表面からの距離が大きくなるに従って単調に増加する。これは、レジスト中に入射した電子が、浅い角度で散乱され広がっていく現象を反映したものである。後方散乱径 $\beta_b$ はレジスト表面からの距離に対する依存性をほとんど持たない。後方散乱係数 $\eta$ はレジスト表面から基板方向へ行くにしたがって徐々に増加する。これは、レジストに比べて後方散乱の生じ易い、基板に近い位置ほど後方散乱が大きいことを反映したものである。

図5-8にEB加速電圧を変化させたときのEID開数パラメータを示す。表面および界面はそれぞれレジスト表面およびレジストと基板の界面近傍でのEID開数パラメータの値を示している。EB加速電圧が高くなるほど電子の前方散乱が小さく直進性がよくなるため、前方散乱径 $\beta_f$ は小さくなり、表面と界面近傍での前方散乱径 $\beta_f$ の大きさの差も小さくなる。EB加速電圧が高くなるほど基板で反射された電子の広がりは大きくなるため、後方散乱径 $\beta_b$ は大きくなる。EB加速電圧が高くなるほど後方散乱する電子が少なくなるため、後方散乱係数 $\eta$ は減少していく。 $\eta$ が1より大きいのは電子がレジスト中に入射されるときにレジスト中に蓄積するエネルギーより、基板などで反射して表面に戻るときに蓄積するときのエネルギーのほうが大きいことを示している。これら3つのEID開数パラメータの変化は、第2章の図2-3に示した種々のEB加速電圧における電子散乱のシミュレーション結果から予測されるイメージと一致する。

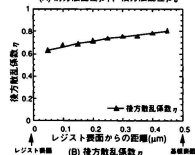
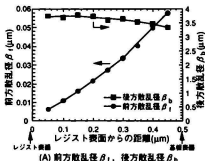


図5-7. EID開数パラメータの  
レジスト膜厚方向分布  
(EB加速電圧30kV、基板：レジスト $0.5\mu\text{m}$ Si)

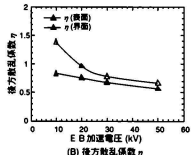
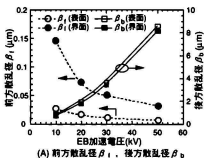


図5-8. EID開数パラメータの  
EB加速電圧依存性  
(基板：レジスト $0.5\mu\text{m}$ Si)

図5-9に基板の変化によるEID関数パラメータの変化を示す。 $\beta_1, \beta_2, \eta$ はレジスト表面からの距離 $0.25\mu\text{m}$ の位置(レジスト膜厚 $0.5\mu\text{m}$ の半分)で求めたものである。基板からの電子散乱が最も小さい基板として3層レジスト基板、標準試料としてSi基板、電子散乱が大きい基板としてSi基板上にタングステン(W)を膜厚 $0.2\mu\text{m}$ および $0.4\mu\text{m}$ 形成した基板を比較した。前方散乱径 $\beta_1$ は基板の種類によって変化しないが、電子散乱が大きい基板を使用するほど、後方散乱径 $\beta_2$ は小さく後方散乱係数 $\eta$ は大きくなる。すなわち、タングステンなどの電子の散乱が非常に大きい基板を使用する場合には、レジスト感度や近接効果の影響の度合が変化することを示している。

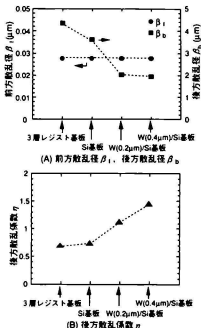


図5-9. EID関数パラメータの基板種類依存性 (EB加速電圧30kV, レジスト $0.5\mu\text{m}$ )

### 5-3-2. EID関数と近接効果の関係

図5-10に近接効果の例として、Si基板上の $0.7\mu\text{m}$ 厚さのネガ型レジストSAL601にEB加速電圧20kVの描画装置でパターン形成した結果を示す。A点で示されるような孤立した細いパターンでは、前方散乱の広がりによってレジスト中の蓄積エネルギーの密度が減少するため設計よりパターンが細くなり、B点のような大きなパターンの近傍部分においては、後方散乱の影響を受け未露光部のレジストパターンが抜けなくなる。これら前方散乱および後方散乱に基づく近接効果を、それぞれパターン内近接効果およびパターン間近接効果という。

このような近接効果現象は、EID関数を用いてレジスト中でのエネルギー蓄積量を計算することによって解析することができる。図5-11にEB加速電圧20kVのEB描画装置を用いて、 $0.75\mu\text{m}$ ライン&スペース(L&S)パターンを描画したときのレジストパターンの断面図と、EID関数を用いて計算した蓄積エネルギー分布の比較を示す。ネガ型レジ



図5-10. 近接効果の例 (EB加速電圧20kV, レジスト膜厚 $0.7\mu\text{m}$  Si基板)

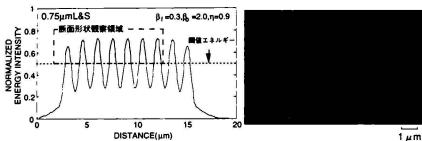


図5-11. 蓄積エネルギー分布とレジスト断面形状の比較 (E B加速電圧20kV, Si基板)

トにおいては、蓄積エネルギー分布に閾値エネルギーを設定し、その値より高い蓄積量を持つ領域ではレジストパターンが形成され、それより低い部分においてはレジストパターンが形成されないと判断してよいとわかる。

上記の考え方に基づいて、E I D関数パラメータ  $\beta_p, \beta_v, \eta$  が近接効果に及ぼす影響を考察する。まずはじめに後方散乱係数  $\eta$  の影響を考察する。前方散乱径  $\beta_p$  が  $0.2 \mu\text{m}$ 、後方散乱径  $\beta_v$  が  $2.5 \mu\text{m}$ 、後方散乱係数  $\eta$  が 1 および 0.6 の場合に 7 本の  $0.5 \mu\text{m}$  L & S を描画したときのエネルギー蓄積分布を図 5-12 に示す。後方散乱係数  $\eta$  が 1.0 と大きい場合の方が、蓄積エネルギー強度分布のコントラスト (エネルギー蓄積強度分布の最大値と最小値との比で、この値が大きいほどレジストパターンの解像度が良い) が小さく、かつ L & S パターンの中央と端でのエネルギー蓄積量の差すなわちパターン間近接効果が大きい。すなわち、後方散乱係数  $\eta$  が大きいほど解像度が悪化し、近接効果の影響は大きくなるといえる。

後方散乱径  $\beta_v$  が  $2.5 \mu\text{m}$ 、後方散乱係数  $\eta$  が 0.8 の時に、前方散乱径  $\beta_p$  を  $0.2 \sim 0.5 \mu\text{m}$  まで変化させたときの  $0.5 \mu\text{m}$  の孤立ラインおよび L & S の蓄積エネルギー分布を図 5-13 に示す。前方散乱径  $\beta_p$  が  $0.2 \mu\text{m}$  の場合には、孤立ラインも解像するが、それ以上  $\beta_p$  が大きくなると、孤立パターンの蓄積エネルギーの最大値が閾値エネルギーより小さくなるため解像しなくなる。また  $\beta_p$  の増加とともにエネルギー強度分布のコントラストが急激に小さくなり解像度が悪化することがわかる。

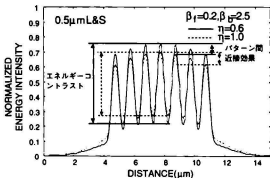


図5-12. 蓄積エネルギー分布の後方散乱係数 ( $\eta$ ) に対する依存性

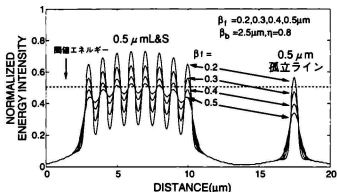
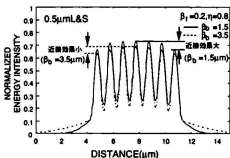


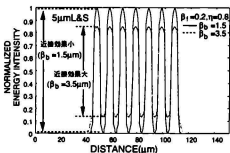
図5-13. 蓄積エネルギー分布の前方散乱径 ( $\beta_0$ ) に対する依存性

後方散乱径  $\beta_0$  の影響は形成するパターンの寸法によって生じる現象が異なるため複雑である。前方散乱径  $\beta_1$  が  $0.2 \mu\text{m}$ 、後方散乱係数  $\eta$  が  $0.8$  の場合に、後方散乱径  $\beta_0$  を  $1.5 \mu\text{m}$ 、 $3.5 \mu\text{m}$  と変化させたときの、7本の  $0.5 \mu\text{m}$  mL&S および 7本の  $5 \mu\text{m}$  mL&S を描画したときの蓄積エネルギー分布を図5-14に示す。

$0.5 \mu\text{m}$  mL&S の様に、後方散乱径  $\beta_0$  より小さいパターンの形成においては、後方散乱径  $\beta_0$  が  $1.5 \mu\text{m}$  と小さい場合の方が、L&S パターンの真中と端でのエネルギー蓄積量の差が大きく、近接効果の影響が大きいことがわかる。一方、 $5 \mu\text{m}$  mL&S の様に、後方散乱径  $\beta_0$  より大きいパターンの形成においては、後方散乱径  $\beta_0$  が  $3.5 \mu\text{m}$  と大きい場合の方が、エネルギー強度分布のコントラストが小さく近接効果の影響が大きいことがわかる。すなわち形成したいパターンの大きさが後方散乱径  $\beta_0$  より小さい場合は後方散乱径  $\beta_0$  は小さいほど、パターンの大きさが後方散乱径  $\beta_0$  より大きい場合は後方散乱径  $\beta_0$  は大きいほど、近接効果が大きい。



(A) パターン寸法が後方散乱径より小さい場合



(B) パターン寸法が後方散乱径より大きい場合

図5-14. 蓄積エネルギー分布の後方散乱径 ( $\beta_0$ ) に対する依存性

### 5-3-3. 変調伝達関数

5-3-2項に示すような、3つのEID関数パラメータがパターン形成に及ぼす複雑な影響は、EB描画に携わっている人間でもしばしば混乱していることが多い。1981年にBroersらは、EID関数パラメータが近接効果に及ぼす影響を評価するための変調伝達関数(MTF: Modulation Transfer Function)を用いた<sup>7)</sup>。

MTFとは通常光リソグラフィーシステムの解析に使用され、解析すべき系にパターンの周期 $\lambda_p$ の正弦関数で表わされる空間像を入力した場合に、出力される結果の最大値を $E_{\max}(\lambda_p)$ 、最小値を $E_{\min}(\lambda_p)$ としたとき次式で表される。

$$MTF(\lambda_p) = \frac{E_{\max}(\lambda_p) - E_{\min}(\lambda_p)}{E_{\max}(\lambda_p) + E_{\min}(\lambda_p)} \quad \text{---(5-2)}$$

入力する系がEBリソグラフィーシステムであり、その特性をEID関数で表わされると考えるとMTFは次式で表される。

$$MTF(\lambda_p) = \frac{1}{(1+\eta)} \left\{ \exp\left(-\frac{\pi^2 \beta_f^2}{\lambda_p^2}\right) + \eta \exp\left(-\frac{\pi^2 \beta_b^2}{\lambda_p^2}\right) \right\} \quad \text{---(5-3)}$$

MTFは入力された空間像の強度分布のコントラストの低下の指標となり、MTFが1のときにはコントラストの低下がなく、近接効果が生じないことを示している。この式に基づいて、EB加速電圧が10、20、30、50kVの場合に、Si基板上のレジストを描画した場合におけるMTFを計算すると図5-15に示されるようになる<sup>8)</sup>。10~50kVにおけるEID関数は、図中の表で示した値を用いた。横軸は描画しようとするパターンの周期と解釈でき、パターン寸法が大きくなるほどMTFが大きくなり近接効果の影響が小さくなっていき、MTFが1となると近接効果の影響がなくなる。EB加速電圧が高くなるほど、MTFが1となるパターン寸法は大きくなっていくことから、EB加速電圧が高いほど、大きなパターン寸法まで近接効果が生じることがわかる。一方、MTFが0となるとパターン形成はできないがEB加速電圧が高くなるほど、MTFが0となるパターン寸法は小さくなっていくことがわかる。すなわちEB加速電圧が高いほど、小さなパターン寸法を形成することが可能であることを示している。

MTFを用いて、上述のようにEB加速電圧と近接効果との関係を定性的に判断することが可能であるが、定量的な評価を行なう場合には不十分である。なぜなら、入力される空間像は実際には正弦関数

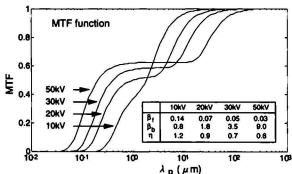


図5-15. MTF関数のEB加速電圧依存性



ではなく矩形波であるためである。われわれは新しく、定量的な評価を行なうために矩形波を用いた改良MTFを求めた。入力値として波の山と谷の幅が等しく、周期が $\lambda_p$ の矩形波を用いた場合に出力される結果の最大値を $E_{\max}(\lambda_p)$ 、最小値を $E_{\min}(\lambda_p)$ として、式(5-2)で定義したMTFは、式(5-3)のように解析的には解くことができないため数値計算によっても求めた。この結果を図5-16に示す。横軸には $\lambda_p$ ではなく $\lambda_p/2$ をとった。これは方形波の周期が $\lambda_p$ の場合のMTFは、最小パターン寸法が $\lambda_p/2$ の場合のMTFに相当するためである。

E B加速電圧が10kVでは $2\mu\text{m}$ 以上の領域でMTFが0.9以上となり、 $2\mu\text{m}$ 以上のパターン描画においては、近接効果がほとんど現れないことを示している。E B加速電圧が20~30kVの領域では、MTFはパターン寸法が $\beta_f$ および $\beta_b$ の大きさになるところで2つの変曲点を持ちながら連続的に増大していく。このため $0.3\mu\text{m}$ ~ $5\mu\text{m}$ のパターン寸法に対して全て近接効果が現れる。50kVではMTFが0.9以上になる領域は $20\mu\text{m}$ 以上のところにあるため、 $20\mu\text{m}$ 以下の様々なパターン密度の図形を描画するためには、近接効果補正は必須である。しかしながら50kVの場合には、 $0.1\mu\text{m}$ ~ $10\mu\text{m}$ のパターン寸法に対してMTFが一定の領域があり、この領域ではパターンの描画密度(10 $\mu\text{m}$ 程度の微小領域におけるパターンが存在する面積の比率)が一定の場合(図5-15,16はパターン描画密度が50%に対して計算を行っている)は近接効果が生じない。しかし実際のLSIには描画パターンの粗密があり、この粗密によってパターン描画密度が変化し、これに伴って、MTFの値が変化するため近接効果が生じる。言い換えれば、パターン寸法の大小を考慮することなく、パターンの描画密度にのみ基づく補正を行なうことにより近接効果補正ができる<sup>9)</sup>。過去の文献ではMTFが一定の領域で近接効果が生じないとする記述が見られるが<sup>10)</sup>、これはパターンの描画密度が一定の場合のみである。

以上の結果はE Bリソグラフィーの応用面から見て非常に重要であり以下のようなことが言える。E Bリソグラフィーの主な応用用途には光マスク作製およびE B直接描画がある。通常最先端LSIの生産に使用されている1/5縮小投影用の光マスクは、ウエハ上の5倍のパターン寸法、すなわち主として $2\mu\text{m}$ ~ $10\mu\text{m}$ 程度のパターンを形成しなければならない。この領域では10kVのE B加速電圧を用いることにより、近接効果の影響なくパターンを形成することができる。

主として $1\mu\text{m}$ 以下の微細パターンを形成するE B直接描画の用途では、50kV以上のE B加速電圧を用いて、 $0.1\mu\text{m}$ から $10\mu\text{m}$ のMTFが平坦である領域を利用し、パターンの描画密度に基づく近接効果補正を行ないつつパターン形成を行なうのが良い。

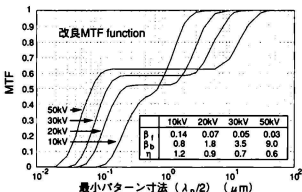


図5-16. 改良MTF関数のE B加速電圧依存性

## 5-4. 近接効果補正 (厳密解とゴースト (GHOST) 法)

近接効果の影響を考慮しながら、パターン毎に最適なEB露光量を設定して、設計通りのパターンを得る手法を露光量変調による近接効果補正と呼ぶ。これは、光リソグラフィーのように、全てのパターンで露光量が均一でなければならない転写技法と基本的に異なり、EBリソグラフィー特有の手法である。しかし、設計値おりのパターンを得るパターン毎の露光量の計算を、LSIの様な複雑で大容量のパターンに対して処理することは容易ではない。本節ではデータ処理時間および実際のプロセスに対する適応性を無視した数学的に正しい解 (厳密解 (exact solution) と呼ぶ) を求める手法および厳密解に近い蓄積エネルギー分布を実現するゴースト法について述べ、ゴースト法を適用した場合のレジストパターン形状及びEB露光量を、シミュレーションにより検討した結果を述べる。

### 5-4-1. 厳密解

まずはじめに、EID関数を用いて厳密解の計算を行った。図5-17はy方向に無限の長さを持った $0.5\mu\text{m}$ のライン&スペースパターンについて得られる蓄積エネルギーの計算をEID関数を用いて行った結果である。EB加速電圧が30kVで、Si基板上の膜厚 $0.5\mu\text{m}$ 程度のレジストにパターン形成を行なう場合を想定し、EID関数のパラメータは前方散乱径 $\beta_f$ が $0.1\mu\text{m}$ 、後方散乱径 $\beta_b$ が $3.5\mu\text{m}$ 、後方散乱係数 $\eta$ が0.7とした。図5-17(a)は式(5-1)で示されるEID関数 $EID(x,y)$ を次式を用いてx方向に1次元化したEID関数である。

$$EID_y(x) = \int_{-\infty}^{+\infty} EID(x,y)dy = \frac{1}{(1+\eta)\sqrt{\pi}} \left\{ \frac{1}{\beta_f} \exp\left(-\frac{x^2}{\beta_f^2}\right) + \frac{\eta}{\beta_b} \exp\left(-\frac{x^2}{\beta_b^2}\right) \right\} \quad (5-4)$$

図5-17(b)が露光部分を1、未露光部分を0で与えたパターン関数 $P(x)$ 、(c)が蓄積されたエネルギー $E(x)$ である。(c)は次式で示されるように、(b)の露光量分布に対して式(5-4)の1次元化したEID関数を畳み込み積分 (convolution) することによって得られる。

$$E(x) = \int_{-\infty}^{+\infty} EID_y(x-x')P(x')dx' \quad (5-5)$$

畳み込み積分はフーリエ変換を行なうことにより計算を容易にすることができる。 $EID_y(x)$ のフーリエ変換を $EID_y(k)$ 、パターン関数 $P(x)$ のフーリエ変換を $P(k)$ 、蓄積エネルギー分布のフーリエ変換を $E(k)$ とすると、蓄積エネルギー分布 $E(x)$ は逆フーリエ変換 $i\_fft$ を使って次式で求められる。

$$E(x) = i\_fft(E(k)) = i\_fft(EID_y(k) \times P(k)) \quad (5-6)$$

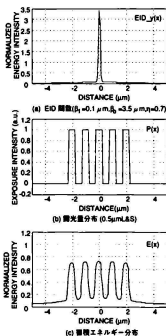


図5-17. 電子の蓄積エネルギー分布

式(5-6)を使って求めた蓄積エネルギー分布 $E(x)$ を図5-17(c)に示すが、5本のL&Sパターンの蓄積エネルギー強度が異なるため、近接効果が生じることがわかる。

近接効果が生じない理想的な蓄積エネルギー分布 $E_{ideal}(x)$ は、図5-18(a)に示す露光部分が1、未露光部分が0の矩形波からなる関数である。図5-17(a)のEID関数との畳み込み積分によってこの関数を与える露光量分布 $D_{ideal}(x)$ を、 $E_{ideal}(x)$ のフーリエ変換 $E_{ideal}(k)$ を用いて次式で計算した。

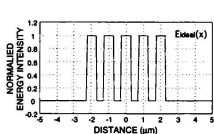
$$D_{ideal}(x) = i\_fft(E_{ideal}(k) / EID\_y(k)) \quad (5-7)$$

結果を図5-18(b)で示すが、目的とする蓄積エネルギー分布関数 $E_{ideal}(x)$ が無限大の周波数成分を持つステップ状関数であるため、ギブスの振動を生じている。このような振動を生じないためには $E_{ideal}(x)$ に、あらかじめ何らかの関数を畳み込み積分して平滑化（スムージング）しておく手法がとられる<sup>11)</sup>。平滑化の手法としては前方散乱に起因する近接効果を補正不可能と考え、EID関数の前方散乱寄与を理想的な蓄積エネルギー分布 $E_{ideal}(x)$ に対して畳み込み積分する手法をとった。目的とする前方散乱分布により平滑化された蓄積エネルギー分布関数 $E_{ideal\_smooth}(x)$ は次式で与えられる。

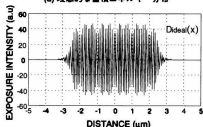
$$E_{ideal\_smooth}(x) = i\_fft(EID\_s\_y(k) \times E_{ideal}(k)) \quad (5-8)$$

但し $EID\_s\_y(k)$ はEID関数の前方散乱寄与を表す次式

$$EID\_s\_y(x) = \frac{1}{\sqrt{\pi}} \left\{ \frac{1}{\beta_f} \exp\left(-\frac{x^2}{\beta_f^2}\right) \right\} \quad (5-9)$$

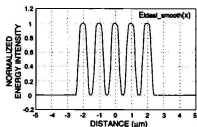


(a) 理想的な蓄積エネルギー分布

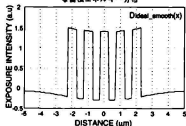


(b) 理想的なエネルギー分布を実現する露光量分布

図5-18. 近接効果補正（厳密解）



(a) 前方散乱で平滑化された理想的な蓄積エネルギー分布



(b) 平滑化された蓄積エネルギー分布を実現する露光量分布

図5-19. 平滑化された目的関数に対する近接効果補正厳密解

をフーリエ変換したものである。

平滑化された目的関数に対して式(5-7)と同様の計算を式(5-10)を用いて行なうと、図5-19(b)に示す露光量分布  $D_{ideal\_smooth}(x)$  が得られる。

$$D_{ideal\_smooth}(x) = i\_fft(E_{ideal\_smooth}(k) / EID\_y(k)) \quad (5-10)$$

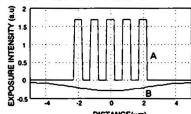
但し  $E_{ideal\_smooth}(k)$  は  $E_{ideal\_smooth}(x)$  をフーリエ変換したものである。図5-19(b)に示される露光量分布  $D_{ideal\_smooth}(x)$  は、前方散乱に起因する近接効果を考慮しないという条件での理想的な蓄積エネルギー分布  $E_{ideal\_smooth}(x)$  を与える露光量分布、すなわち近接効果補正計算の結果得られた露光量分布である。

#### 5-4-2. ゴースト (GHOST) 法

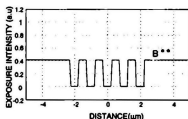
前項で得られた近接効果補正計算の結果、図5-19(b)に示すような露光量分布が得られたが、この分布は負の値を持っていること、および露光量分布が離散的ではなく連続的に変化していることにより、実際にEB露光することは不可能である。この問題を解決し、実際に描画できるようにしたEB露光手法がゴースト法<sup>10,12)</sup>であると考えられる<sup>13)</sup>。

図5-19(b)で示す露光量分布を2種類の露光量分布に分配すると、図5-20(a)に示すように、理想データの  $1+\eta$  倍の強度を持ったパターン関数Aと、パターン部分にEB露光したときの後方散乱による蓄積エネルギー分布を打ち消すような、負の露光量分布Bの和で表すことができる。負の露光量を与えることはできないので、その分布を正の領域へシフトさせると図5-20(b)の  $B^*$  に示す分布となる。この露光量分布は図5-21(a)の  $B^*$  に示すような、本来の描画パターンを反転させたパターンを、後方散乱程度のはかしたビームで露光すると得られる。

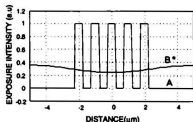
詳細な計算によれば<sup>9)</sup>、反転パターンのビーム径  $\beta_g$  および露光量強度  $E_g$  を次式で与えられるようにとると、図5-21(b)で示される蓄積エネルギー分布が得られる。



(a) 平滑化された蓄積エネルギー分布を実現する露光量分布の2種類のパターン分布への分解

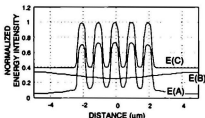


(a) ゴースト法による露光量分布 ( $B^{**}$  は後方散乱程度のプロードビームで描画)



(b) (a)の露光量分布のうち負のエネルギー分布を持つBを正へシフト

図5-20. 厳密解の現実的適用



(b) ゴースト法による分布によって得られる蓄積エネルギー分布 ( $E(C) = E(A) + E(B)$ )

図5-21. ゴースト法

$$\beta_g = \frac{\beta_b}{(1+\eta)^2} \quad \text{---(5-11)}$$

$$E_g = \frac{\eta}{1+\eta} E_p \quad \text{---(5-12)}$$

但し、 $E_p$ はゴースト描画における正パターンの露光強度である。図5-21(b)において、 $E(A)$ は正パターン描画によって蓄積されるエネルギー分布、 $E(B)$ は反転パターン描画によって蓄積されるエネルギー分布であり、 $E(C)$ はこれらの和である。 $E(C)$ の分布は図5-19(a)で示される理想的な蓄積エネルギー分布に正方向のオフセットが加えられた分布であり、5本のL&Sパターンの蓄積エネルギー強度が均一になっていることから、近接効果が補正されている。

ゴースト法は、複雑な近接効果補正計算を必要とせずに、後方散乱による蓄積エネルギー分布を全ての領域で均一にすることができる。しかしながら、本来EB露光が必要でない部分に対して露光を行なっているため、図5-21の $E(C)$ に示すように未露光部においても、露光部の40%程度のエネルギーが蓄積されている。これにより、蓄積エネルギー分布のコントラストは非常に低下しており、レジストパターン断面形状の悪化や、プロセス裕度の低下が懸念される。

ゴースト法を適用したときのパターン形状および露光裕度を検討するため、第2章で開発したシミュレータを用いた。EB加速電圧は30kVで、そのEID関数パラメータは $\beta_b=3.5\mu\text{m}$ 、 $g=0.7$ とした。式(5-11)、(5-12)より計算した結果より、反転露光時のビーム径 $\beta_g$ は $3.07\mu\text{m}$ 、露光量 $E_g$ は正露光時の0.41倍である。図5-22に $0.25\mu\text{m}$ の孤立ラインとL&Sパターンに対して、通常露光およびゴースト露光を行なったときの露光量を変動させたときのパターン形状を示す。確かに、ゴースト露光を行なうことにより、孤立ラインとライン&スペースパターンは、同じ線幅となり近接効果補正がなされていることが確認できる。しかしながら、通常露光と比較すると、ゴースト露光の場合には、抜きパターン線幅が広がる傾向があり、かつ露光量がわずかに±5%変動しただけで大きくパターン寸法が変動する。これは本来露光すべきでない部分に、露光を行なっているために生じたと考えられ、露光量の変化のほかにも、レジスト現像時間などの変動に対してもパターン寸法の変動が大きい、すなわちプロセス裕度が小さいと考えられる。この結果より最小解像寸法が $0.25\mu\text{m}$ 程度のパターン形成を精度よく行なうためには、ゴースト法はプロセス裕度が小さいという問題点がある。

また、実用的な観点から評価した場合、ゴースト法においては、本来の正パターンの露光の他に、反転パターンの露光を行なう必要があり、EB描画の処理能力が低下する問題がある。これは特に、描画処理能力が重視されるEB直接描画などでは大きな問題点である。

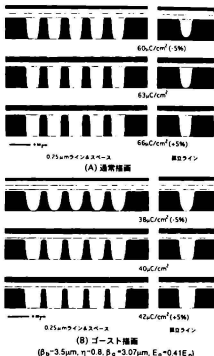


図5-22. ゴースト法で露光したときのプロセス裕度形状の悪化や、プロセス裕度の低下が懸念される。

## 5-5. 逐次計算法による近接効果補正

### 5-5-1. 逐次計算法 (Parikhの手法)

厳密解およびゴースト法は、パターン上の全ての点の蓄積エネルギー分布を理想的な分布に近づけようとしたために、厳密解では負のエネルギー照射量を生じたり、ゴースト法ではプロセス裕度が小さくなる等の問題点を生じた。Parikhの考案した手法<sup>12-14)</sup>は電子ビームの露光部分 (パターン部) にだけ注目を行なって、パターン部の蓄積エネルギー密度

(=パターン部の蓄積エネルギーの和/パターン部の面積) が全てのパターンに対して一定となるように、パターン毎の露光量を設定しようとする手法である。

図5-23にParikhが考案した手法の概念図を示す。近接効果補正計算すべき領域に  $m$  個の図形が存在するとき、 $k$  番目の図形内の領域  $dA_k$  に対して蓄積されるエネルギー  $\epsilon_k$  は、 $j$  番目の図形の面積を  $A_j$ 、 $j$  番目の図形に対する露光量を  $n_j^0$  とすると、次式で表される。

$$\epsilon_k = \sum_{j=1}^m n_j^0 \int_{A_j} EID(x,y) dA_j \quad (5-13)$$

面積  $A_k$  の  $k$  番目の図形内の蓄積エネルギーの平均値  $\bar{\epsilon}_k$  は次式で表される。

$$\bar{\epsilon}_k = \int_{A_k} \epsilon_k dA_k / A_k = \sum_{j=1}^m n_j^0 \int_{A_j} \left( \int_{A_k} EID(x,y) dA_j \right) dA_k / A_k \quad (5-14)$$

Parikhの考案した手法は蓄積エネルギー平均値  $\bar{\epsilon}_k$  を全ての図形  $k=1,2,\dots,m$  に対して一定値  $\bar{\epsilon}_0$  となるように  $j$  番目の図形に対するEB露光量  $n_j^0$  ( $j=1,2,\dots,m$ ) を決定すれば近接効果補正ができるというものである。 $m$  個の図形が存在するとき、 $m$  個の未知数があり、 $m$  個の方程式で  $m \times m$  の行列式を解けば、解が一義的に決定できる。本手法はParikhの文献では「セルフコンシスタント法」と呼ばれているが、図形一つ一つに対して蓄積エネルギー計算を行ない、各々の図形毎の露光量を決定していくことから本論文では逐次計算法と呼んでいる。

本手法には2種類の問題点がある。1つ目は式(5-14)が2重の面積積分を有することにより、計算負荷が大きく大容量データでは実用的な時間で補正計算ができないこと、2つ目は図形毎のパターン内の蓄積エネルギー平均値を一定にすることが本当に完全な近接効果補正となり得るかという疑問である。

1つ目の問題点に関しては、1回の面積積分で計算を行なう手法はParikhも検討を行なっている<sup>14)</sup>。それによると、1つの図形毎にサンプル点を  $n$  個用意してそのサンプル点での蓄積エネルギー量の計算を行ない、それらと目的の蓄積エネルギー量  $\bar{\epsilon}_0$  との差を求め、最小2乗法を用いてこれらの差が最も小さくなるように  $m$  個の未知数を決定しようとしている。しかしながら、最小2乗法の計算時間が大きくなること、サンプル点の設定が困難である等の問題点を述べている。

2つ目の問題点に関しては、以下のように考えられる。EBリソグラフィによるパターン形成においては、図5-11にも示したように、レジスト中に蓄積されたエネルギーが閾値エネルギーより大きい

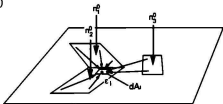


図5-23. 逐次計算法による近接効果補正

部分がパターンとして形成される。これは逆に考えると、レジストパターン寸法を目的の値で形成するためには、目的とするパターンの境界における蓄積エネルギーを、閾値エネルギーに等しくすればよい。すなわちパターンの内部の蓄積エネルギーは閾値エネルギーより大きい必要があるが、上述のようにパターン内部での蓄積エネルギー平均値を一定にしなければならないという理由はないといえる。

### 5-5-2. 逐次計算法の改良アルゴリズム

我々は上述の逐次計算法の問題点を解決するための新しい手法を考案した<sup>17,18)</sup>。本手法によれば、2回の面積積分を行なう必要がなく、かつ大きな行列式を解く必要がないため、非常に高速な演算が可能であり、大規模LSIにも適用が可能である。以下本手法を説明する。

前節でも述べたように、EBリソグラフィにおけるパターン形成において、パターン幅を決定しているのはパターン境界における蓄積エネルギー量である。パターン内部においては境界値以上のエネルギーが与えられていればパターンは解像するため考慮に入れる必要はない。そこで、パターン境界線上にサンプル点を設定し、その点における蓄積エネルギー量を一定するように各図形のEB露光量を決定した。各図形のEB露光量を決定するに当たっては、図形毎のパターン境界線上にある、いくつかのサンプル点における蓄積エネルギーの平均値が0.5に収束するように反復計算を行なった。

蓄積エネルギー量を0.5に設定した理由は以下の通りである。式(5-1)のEID関数を用いると、y方向に無限長の長さを持つ、後方散乱径より十分に大きいL&Sパターンに1の露光量を与えたとき、パターン境界における蓄積エネルギー量は0.5となる。このようなL&Sパターンが設計寸法値に等しく解像するEB露光量を露光量1であると定義すると、パターンが形成される際の蓄積エネルギーの閾値レベルは0.5であるといえる。すべての図形パターンに対して、パターン境界における蓄積エネルギー量を閾値レベル0.5に等しくすることにより、すべてのパターンが設計寸法どおりに解像する。

図5-24に近接効果補正プログラムのアルゴリズムを示す。まず図形の前処理として、全ての図形を後方散乱径程度の辺の長さ(2~5 $\mu$ m)を持つ、小さな矩形に分割する。また、台形は幅1 $\mu$ m以下の短冊状の矩形で近似したが、これは次節で説明するように、蓄積エネルギー量の計算時に図形をすべて矩形としておくことにより、高速計算が可能となるためである。

全ての図形にEB露光量の初期値として1を与え、矩形に分割された各図形上のサンプル点における蓄積エネルギー量を式(5-13)に基づいて計算する。蓄積エネルギー量計算に当たっては、サンプル点の周囲の後方散乱径の3倍の領域までに存在する矩形を考慮した。これは後方散乱径の3倍以上の距離にある図形からの蓄積エネルギーの寄与は十分小さく、無視できるためである。サンプル点は通常は矩形を構成する辺の中点4ヶ所に設置した。各図形の平均エネルギー (average\_energy) は4つの辺における蓄積エネルギー量 $e_1 \sim e_4$ に対して、辺の長さの加重平均をとって、次式で定義した。

$$\text{average\_energy} = \frac{a \times (e_1 + e_4) + b \times (e_2 + e_3)}{2 \times (a+b)} \quad \text{---(5-15)}$$

ここでa, bは矩形の2辺の長さである。矩形パターンが連結されて1つの図形を形成している場合には、連結されている辺上のサンプル点は上述の加重平均の計算時には省いている。このaverage\_energyを用いて各図形の露光量は次式を用いて反復計算により決定した。

$$\text{new\_dose} = \frac{0.5}{\text{average\_energy}} \times \text{old\_dose} \quad \text{---(5-16)}$$

ここでnew\_doseは反復計算における新しい露光量の値、old\_doseは前回の計算で与えられた露光量であ

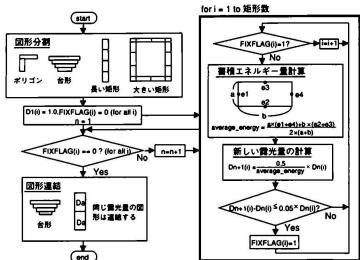


図5-24. 逐次計算法の改良アルゴリズム

り、初期値は前述のように1である。この反復式は蓄積エネルギー量が0.5より大きい場合には、新しい露光量は前回の露光量より減少し、逆に蓄積エネルギー量が0.5より小さい場合には、新しい露光量は前回の露光量より増加する。この計算を繰り返すと蓄積エネルギーの平均値は0.5に収束し露光量は固定される。実際には収束値に許容範囲を設け、新しく計算された露光量 $new\_dose$ と前回の照射量 $old\_dose$ との差が露光量誤差許容値以下になったら露光量を固定し、以後この図形の反復計算は行なわない。4-4-4項に述べたようにレジストのEB露光量裕度は10%以上あるため、通常は露光量誤差許容値は $old\_dose$ の5%程度で十分である。反復計算が終了したかどうかの判定用の指標として、図形ごとに $FIXFLAG(i)$ という変数を用いている。

上述の反復計算により全ての図形に対する $FIXFLAG$ が1となって露光量が決定されたら、すべての図形に対する反復計算を終了し図形の後処理を行なう。図形の前処理において分割された図形の中で、同じ露光量を持つ隣接した図形は再結合を行ない、短冊状の矩形で近似された台形は、各矩形の露光量を平均化して、その平均露光量を持つ1つの台形とする。本処理により近接効果補正計算後の図形アタ容量を圧縮することが可能になる。

本アルゴリズムにより得られた近接効果補正結果をレジストプロファイルシミュレーションを用いて検証した。レジストは $0.5\mu\text{m}$ 厚さのポジ型レジストZEP520、EB加速電圧は30kV、近接効果補正計算に用いたEID関数は、前方散乱径が $0.1\mu\text{m}$ 、後方散乱径が $3.5\mu\text{m}$ 、後方散乱係数が0.7である。パターンデータは $0.25\mu\text{m}$ の9本のL&Sパターンと孤立ラインで、得られた近接効果補正データに基づいてレジストプロファイルシミュレーションを行った場合の結果を図5-25に示す。近接効果補正を行なわなかった場合は9本のL&Sパターンの最外周部のパターンが細く、孤立ラインではパターンが解像していない。近接効果補正を行なった場合、L&Sパターンの中心部では標準露光量の+15%、最端部において+30%、孤立ラインでは+60%の露光変動量となり、すべてのパターンが同様に解像し近接効果が良好に補正されていることがわかる。



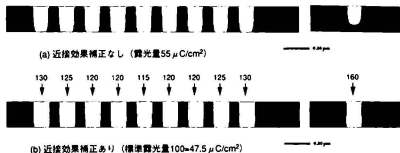


図5-25. 改良セルフコンシスタント法による近接効果補正結果

## 5-5-3. 逐次計算法における高速化のための手法

前節で述べた改良された逐次計算法のアルゴリズムは、Panikhの提案した逐次計算法に比べて高速ではあるが、大規模LSIに適用するために以下のような4種類の工夫を行なって、より一層の高速化を行なっている。

① EID関数を用いた蓄積エネルギー量計算におけるテーブルの使用<sup>19)</sup>

サンプル点における蓄積エネルギー量 $\epsilon_i$ を計算するためには、式(5-13)に基づいてガウス分布の積分計算を行なわなければならない。サンプル点に対して影響を及ぼす矩形の数が $m$ 個であり、この $m$ 個の図形の内 $j$ 番目の矩形領域がサンプル点からの相対位置で $(x_j^1, y_j^1)$  -  $(x_j^2, y_j^2)$ の座標を持つ矩形の場合には次式のように簡略化できる。

$$\epsilon_i = \sum_{j=1}^m n_j^0 \int_{A_j} \text{EID}(x, y) dA_j = \frac{1}{(1+\eta)\pi} \sum_{j=1}^m n_j^0 \left( \frac{1}{\beta_f^2} \int_{x_f^1}^{x_f^2} \text{EID}_f(x) dx \int_{y_f^1}^{y_f^2} \text{EID}_f(y) dy + \frac{\eta}{\beta_b^2} \int_{x_b^1}^{x_b^2} \text{EID}_b(x) dx \int_{y_b^1}^{y_b^2} \text{EID}_b(y) dy \right), \quad \text{---(5-17)}$$

ここで

$$\int_a^b \text{EID}_f(x) dx = \int_a^b \text{EID}_f(y) dy = \int_a^b \exp\left(-\frac{x^2}{\beta_f^2}\right) dx$$

$$\int_a^b \text{EID}_b(x) dx = \int_a^b \text{EID}_b(y) dy = \int_a^b \exp\left(-\frac{x^2}{\beta_b^2}\right) dx \quad \text{---(5-18)}$$

であるから、 $a$ 、 $b$ の組み合わせに対して式(5-18)の関数を近接効果補正演算の前に計算し、テーブルとして値を持っておくと、個々のサンプル点における蓄積エネルギー計算時には積分計算を行なう必要がなく、テーブルを参照して使用することにより高速化が達成される。

### ②参照図形のデータベース化<sup>19)</sup>

あるサンプル点の蓄積エネルギー量を高速計算するためにはサンプル点の周囲に存在する図形データを高速に抽出する方法が必要である。この目的で以下のようなデータベースの構築を行なっている。図5-26に示すように、あらかじめ近接効果補正領域を、後方散乱径の3倍の辺の長さを持つ正方形の領域(バケットと呼ぶ)にメッシュ分割し、各々のバケットに存在する図形を分類しバケット番号ごとにデータベースとして登録しておく。2つ以上のバケットにまたがって存在する図形は、すべてのバケットに登録する。そして、計算しようとするサンプル点が(i, j)バケットに含まれる場合には(i, j)バケット及び周囲の8ヶ所のバケットに存在する図形を、データベースを利用して検索することにより、サンプル点の周囲に存在する図形データを高速に抽出することが可能になる。

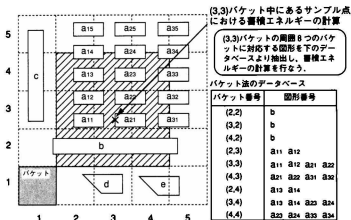


図5-26. 参照領域のデータベース化による高速化

### ③2層の階層構造を用いた高速処理<sup>19,20)</sup>

5-2節で示したように近接効果補正計算は2層の特殊な階層構造を持つME Xフォーマット上で処理を行なっている。このため、図5-27に示すように、メモセルの様な周期化されたパターン(ユニット)のみで構成されている領域(ユニット領域)と、周辺回路のような非周期データで構成されている部分(周辺図形領域)で独立に近接効果補正処理を行なうことが可能である。ユニット領域の近接効果補正計算は1つのユニットの周囲に、計算は行なうが計算結果を適用しない図形(ダミー図形)を配置して近接効果補正計算を行ない、結果を周辺図形領域との近接効果の相互作用が及ぶ領域以外のすべてのユニット図形に対して適用できる。これにより、すべてのユニット図形に対して近接効果補正計算を行なう場合よりも飛躍的な計算速度の向上が達成できる。周辺図形領域ではユニット図形の外周部分とユニット図形以外の図形に対して展開して近接効果補正計算を行なう。

### ④複数台のエンジニアリングワークステーションを用いた並列処理<sup>21)</sup>

様々な工夫を行なったとしても、やはり近接効果補正はEBデータ変換の中で最も計算機能力(CPUパワー)を必要とする処理である。近年、サンマイクロシステムのSPARCチップに代表される縮小命令セット計算機(RISC: Reduced Instruction Set Computer) CPUの開発により、大型計算機並の

計算能力を持つエンジニアリングワークステーション（EWS：Engineering Work Station）が安価に供給されている。一方、我々が開発したE Bデータ変換はまずはじめに図形データを描画フィールド毎に分割してしまい、フィールド毎に様々な処理を行なっているため簡単に分散処理を行なうことができる。

我々は図5-28(a)に示すようにネットワーク上に複数のEWSを並列計算処理用計算機として接続した並列処理システムを構築した。近接効果補正計算時には、E Bデータ変換システムの主計算機から並列処理用計算機に対して、図5-28(a)に示すようにフィールド毎にデータを転送し、計算された結果を再び主計算機に転送し補正後のデータを統合することにより、1台の主計算機でE Bデータ変換を行なった場合の数倍から数十倍の高速処理が可能となる。

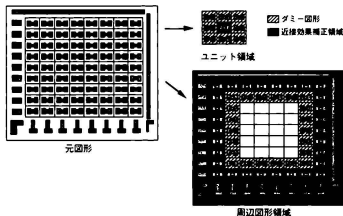
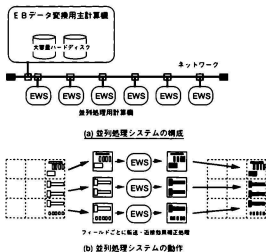


図5-27. 2層の階層構造を用いた高速化



フィールドごとに転送・近接効果補正処理

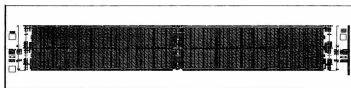
(b) 並列処理システムの動作

図5-28. 並列処理による高速化

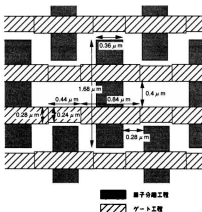
#### 5-5-4. 0.24 $\mu\text{m}$ LSIテストパターンによる近接効果補正時間と精度の評価

開発した近接効果補正システムを用いて、0.24  $\mu\text{m}$  ルール（256Mbit DRAM相当の設計ルール）のLSIパターン描画が可能であることを検証するため、16Mbit DRAM（0.6  $\mu\text{m}$  ルール）の1Mbit分の模擬パターンを $\times 0.4$ 倍に縮小して0.24  $\mu\text{m}$  ルールのデータとして、EBデータ変換およびテスト描画を行なった。テストした工程は、トランジスタの素子分離工程とゲート工程である。EB描画はSiベアウエハ上に膜厚0.6  $\mu\text{m}$  で塗布したネガ型化学増幅レジストSAL601を用いて行なった。EB加速電圧は30kVである。テストデータの全体レイアウトと、チップ部分の拡大図を図5-29に示す。拡大図において、縦方向の0.36  $\mu\text{m}$  幅の孤立パターンが素子分離工程、横方向に伸びた0.24  $\mu\text{m}$  及び0.28  $\mu\text{m}$  幅のパターンがゲート工程のパターンである。

近接効果補正計算に使用したEID関数は、前方散乱径 $\beta_f = 0.2 \mu\text{m}$ 、後方散乱径 $\beta_b = 4.0 \mu\text{m}$ 、後方散乱係数 $\eta = 0.6$ である。近接効果補正計算に要した計算機のCPU時間を図5-30に示す。5-5-3項で述べたような高速計算手法を採用したことにより、素子分離工程では30分、ゲート工程では1時間45分で近接効果補正処理が終了した。比較のために実施した、階層化処理を行なわなかった場合に対し



(a) チップ全体図



(b) セル部分の拡大図

図5-29. 0.24  $\mu\text{m}$  LSIテストパターン

て2.5～3倍、並列処理を行なわなかった場合に対して11～12倍の高速化が達成されている。並列化、階層化という2種類の手法を両方とも採用しなかった場合には約30倍速く、素子分離工程で15時間、ゲート工程で53時間という非実用的な計算時間が必要であると予測されることから、高速化手法を取り入れたことにより初めてLSIデータの近接効果補正を実用的な時間内で処理することが可能になったといえる。

図5-31に素子分離工程における描画データを示す。メモリセルパターンの敷き詰められた領域(セルパターン部と呼ぶ)の中心部分(A)におけるパターンは標準露光量に対して+15%の露光変動となっている。またセルパターン部の外周部分(B)は+30%の露光変動となっている。これは外周部においては、外側にパターンが存在しないため、その分の後方散乱の影響を受けていない分だけ、露光量を多く与える必要があるためである。一方、図中左側の周辺回路部(C)では-20%の露光変動となっているが、これはこの領域においては、パターンが描画されている面積の比率が大きく後方散乱の影響が多いため、その分露光量を減少させる必要があるためである。

図5-32に近接効果補正の有/無での描画後のレジストパターン像を示す。メモリセルパターン部の中心部(A)におけるレジスト仕上がり寸法を、設計値寸法と同じ $0.36\mu\text{m}$ になるように露光量を調節したため、近接効果補正無しの場合の露光量は $10.2\mu\text{C}/\text{cm}^2$ 、近接効果補正有りの場合の標準露光量は $9.3\mu\text{C}/\text{cm}^2$ となった。近接効果補正をしなかった場合には、セルパターン部の中心部(A)のパターン幅が $0.36\mu\text{m}$ であるのに対して、外周部分(B)では $0.32\mu\text{m}$ までパターン幅が細っている。一方、近接効果補正を行なった場合には、中心部、外周部ともに $0.36\mu\text{m}$ と設計通りのパターン幅に仕上がっている。また、周辺回路部(C)においては、近接効果補正無しの場合レジスト残渣が生じているが、これも近接効果補正を行なうと残渣は発生せず、良好に解像している。

図5-33にゲート工程における描画データを示す。素子分離工程の場合と同様に、セルパターン部の中心部(A)の $0.24\mu\text{m}$ 幅のパターンは、標準露光量に対して+15～20%の露光変動であるのに対して、セルの周辺部(B)では+35%の露光変動となっている。また周辺回路部(C)の設計値 $0.24\mu\text{m}$ の、孤立したトランジスタゲートパターンは+55%の露光変動量となっているが、これはこの領域においては、パターンが描画されている面積の比率が非常に小さく後方散乱の影響が少なくなため、その分露光量を増加させる必要があるためである。

図5-34にゲート工程の描画結果のSEM写真を近接効果補正の有/無での描画結果を示す。近接効果補正無しの場合の露光量は $9.3\mu\text{C}/\text{cm}^2$ 、近接効果補正有りの場合の標準露光量は $8.4\mu\text{C}/\text{cm}^2$ である。近接効果補正無しの場合には周辺回路部(C)における孤立した $0.24\mu\text{m}$ 設計のパターンが図5-34(b)に示すように露光量が不足して $0.16\mu\text{m}$ と細っている一方で、ゲートパターンパッド部分の $0.24\mu\text{m}$ の抜き(D)においては露光量が過剰になりパターン残渣が発生している。これらは、近接効果補正有りの場合は両パターンとも良好に解像している。

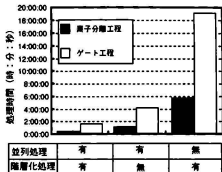


図5-30. 近接効果補正処理時間

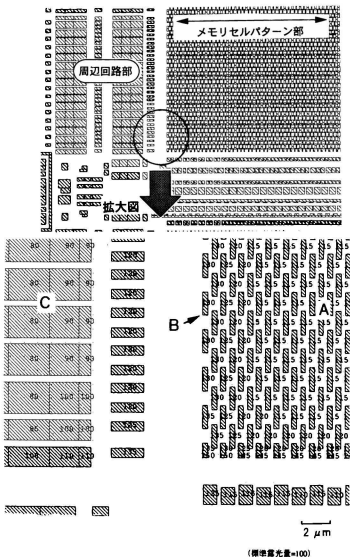


図5-31. 0.24 μmLSIの素子分離工程における描画データ

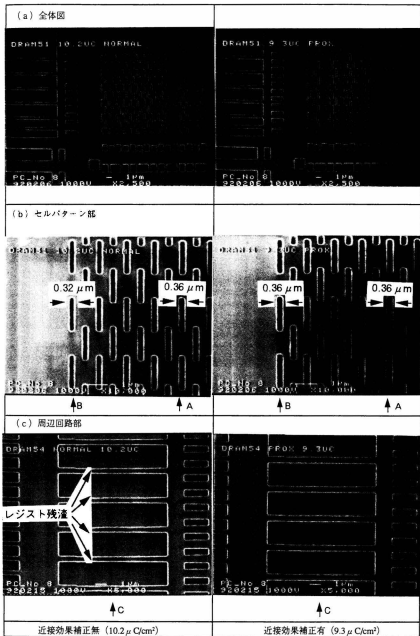
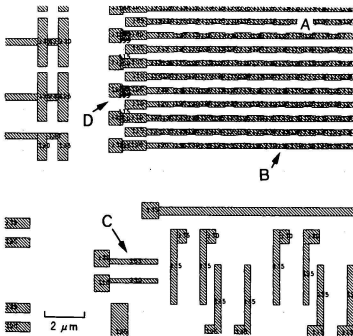
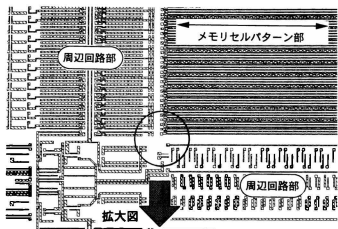


図5-32. 素子分離工程の描画結果



(標準露光量=100)

図5-33. 0.24 μm LSIのゲート工工程における顕微鏡データ



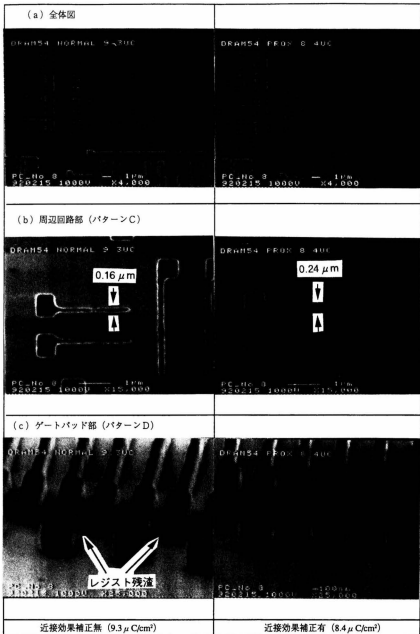
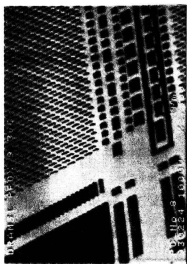
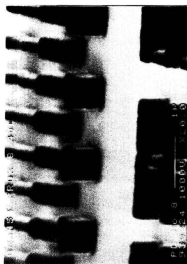
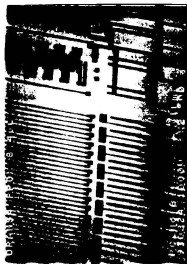


図5-34. ゲート工程の描画結果

図5-35に近接効果補正後の素子分離工程と、ゲート工程の鳥瞰図を示すが $0.24\mu\text{m}$ ルールのLSIパターンが良く解像していることがわかる。



(b) ゲート工程

図5-35.  $0.24\mu\text{m}$ LSIの描画結果 (鳥瞰図)

(a) 素子分離工程

## 5-6. 結言

本章では、E Bデータ変換システムの概要と、E B直接描画により、微細パターンを高精度に形成するためには必須の処理である近接効果補正処理について詳しく検討し、以下の知見が得られた。

①設計データから、E B描画データに変換するためには、フィールド分割処理、アウトライン処理、近接効果補正処理等の図形データ操作が必要であり、これらの操作を行なう中間ファイルの形式として、2層の特殊な階層化構造を持つデータファイル形式「MEXフォーマット」を導入することにより、E Bデータ変換を効率的に行なうことが可能になった。

②近接効果補正を議論する際には、1点に入射した電子によるレジスト中の蓄積エネルギー分布を表わす「E I D関数」のパラメータを求めることが必要である。本論文では第2章で開発した電子散乱のモンテカルロシミュレーションによりE I D関数パラメータを求めた。電子散乱シミュレーション時に、前方散乱と後方散乱のエネルギー蓄積ファイルを分離しておくことにより、従来困難だった前方散乱径 $\beta_p$ および後方散乱係数 $\eta$ の導出が容易かつ正確になった。また、本手法を用いてE I D関数のE Bエネルギー依存性、基板依存性を求めた。

③E I D関数により求めた蓄積エネルギー分布と、実験により得られたレジストプロファイルは一致することから、蓄積エネルギー分布の計算により近接効果は予測できることがわかった。E I D関数を用いて蓄積エネルギー分布の計算を行ない、E I D関数の3つのパラメータが変化したときに近接効果に与える影響を明らかにした。

④従来行なわれてきた近接効果補正の手段を検討しその問題点を明らかにした。完全に理想的な蓄積エネルギー分布を得られる露光量分布を数学的に求めると(厳密解)その解は振動したり、負の露光量を持つため実際に露光するのは不可能である。また、形成したいパターンの反転パターンを後方散乱径程度のほかしたビームによって露光する手法(ゴースト法)は、厳密解に近い蓄積エネルギー分布が得られるが、本来E B露光すべきでない領域に露光するため、プロセス裕度が低下する問題があることをレジストプロファイルシミュレーションにより確認した。

⑤露光部分の蓄積エネルギー分布だけに注目し、これを目的値に近づけるような、パターンごとの露光量を求めることにより、実用的な近接効果補正ができる(逐次計算法)。逐次計算法は一般には非常に計算時間が多くなるが、パターンと非パターン部分の境界における蓄積エネルギーを一定にするような露光量決定アルゴリズムを採用し、E I D関数のテーブル化、参照図形のデータベース化、データ変換時のフォーマットの階層化、複数の計算機による並列処理を行なうことにより、実用的な時間でL S Iパターンの近接効果補正が可能となった。本近接効果補正システムを用いて0.24 $\mu$ mルールのL S Iを描画し十分な補正精度があることを確認できた。

## 第5章の参考文献

- 1) 英泉幸一, 松田修一, 竹内晋, 細野邦博, 重富晃, 渡部弥一郎: "ベクタースキヤン型E B描画装置の描画データ作製方法": 1988年秋季応用物理学学会, 6p-K-6.
- 2) K. Morizumi, S. Takeuchi, K. Hosono, S. Matsuda, M. Yoshida, A. Shigetomi, Y. Wataabe, and T. Kato: "Fabrication of 5X reticles for 16M DRAMs by using variable-shaped electron beam system", *Proceeding of SPIE*, 1089 (1989) p.93.
- 3) T.H.P.Chang: "Proximity effect in electron-beam lithography", *J. Vac. Sci. Technol.* 12 (1975) 1271.
- 4) S.A.Riston and D.P.Kern: "Point exposure distribution measurements for proximity correction in electron beam lithography on a sub-100nm scale", *J.Vac. Sci. Technol.* B5 (1987) 135.
- 5) M.Pavlikh and D.F.Kyser: "Energy deposition functions in electron resist films on substrates", *J. Appl. Phys.* 50 (1979) 1104.
- 6) 藤野 敏, 竹内 晋, 楠瀬治彦, 英泉幸一, 青山哲, 渡部弥一郎: "シミュレーションを活用したディープサブミクロン電子ビーム直接露光技術", 電子情報通信学会技術報告, SDM89-73 (1989) p.1.
- 7) A.N.Broers: "Resolution, Overlay, and Field Size for Lithography Systems", *IEEE Trans. ED-28* (1981) 1268.
- 8) G.Owen and P.Rissman: "Proximity effect correction for electron beam lithography by equalization of background dose", *J. Appl. Phys.* 54 (1983) 3573.
- 9) F.Murai, H.Yoda, S.Okazaki, N.Saitou, and Y.Sakizami: "Fast proximity effect correction method using a pattern area density map", *J.Vac.Sci.Technol.* B10 (1992) 3072.
- 10) G.Owen: "Methods for proximity effect correction in electron lithography", *J.Vac.Sci.Technol.* B8 (1990) 1889.
- 11) D.G.L.Chow, J.F.McDonald, D.C.King, W.Smith, K.Molnar, and A.J.Steckl: "An image processing approach to fast, efficient proximity correction for electron beam lithography", *J.Vac.Sci.Technol.* B1 (1983) 1383.
- 12) G.Owen, P.Rissman, and M.F.Long: "Application of the GHOST proximity effect correction scheme to round beam and shaped beam electron lithography systems", *J. Vac. Sci. Technol.* B3 (1985) 153.
- 13) Todd K. Leem: "Theory and practice of proximity correction by secondary exposure", *J. Appl. Phys.* 65 (1989) 1776.
- 14) M.Pavlikh: "Correction to proximity effects in electron beam lithography. I.Theory", *J. Appl. Phys.* 50 (1979) 4371.
- 15) M.Pavlikh: "Correction to proximity effects in electron beam lithography. II. Implementation", *J. Apply. Phys.* 50 (1979) 4378.
- 16) M.Pavlikh: "Correction to proximity effects in electron beam lithography. III. Experiments", *J. Apply. Phys.* 50 (1979) 4383.
- 17) 藤野敏, 英泉幸一, 上山欣也, 楠瀬治彦, 竹内晋, 森本博明, 渡部弥一郎: "近接効果補正アルゴリズムの検討": 1990年春季応用物理学学会, 28s-ZE-2.
- 18) T.Fujino, M.Hashimoto, N.Yoshioka, K.Morizumi, T.Satou, H.Morimoto, and Y.Wataabe: "Fabrication of 0.25- $\mu$ m Patterns on a Membrane Substrate-based X-ray Absorber", *Jpn. J. Appl. Phys.* 30 (1991) 3058.
- 19) K.Morizumi, S.Takeuchi, T.Fujino, S.Aoyama, M.Yoneda, H.Morimoto, and Y.Wataabe: "Electron Beam Direct Writing Technologies for 0.3- $\mu$ m ULSI Devices", *Jpn. J. Appl. Phys.* 29 (1990) 2584.
- 20) 英泉幸一, 藤野敏, 上山欣也, 竹内晋, 森本博明, 渡部弥一郎: "ULSIのための近接効果補正システム (1)", 1990年春季応用物理学学会, 28s-ZE-3.

- 21) 森泉幸一, 藤野敏, 上山欣也, 森本博明, 渡部弥一郎: "U L S Iのための近接効果補正システム (2)", 1991年春期応用物理学会, 30p-ZA-13.



# 第6章 EB直接描画への応用研究

## 6-1. 緒言

電子ビームウエハ直接描画（EB直接描画）は、光リソグラフィーよりも高い解像性を持つことから、次世代のLSIにおいて必要なデバイスの研究や、次世代のLSIに使用される製造プロセスの開発に使用されている。本章では、第5章までに記述してきたEB描画装置技術（第3章）、高感度レジストプロセス技術（第4章）、EBデータ変換および近接効果補正の技術（第5章）を実際にEB直接描画に応用して得られた結果について述べる。

はじめに次世代デバイスの研究として、ゲート長 $0.15\mu\text{m}$ の金属酸化膜半導体（MOS：Metal Oxide Semiconductor）トランジスタを作製した結果について述べる。本デバイスの作製に当っては、第3章に述べた電子ビームのショットつなぎを改善するための手法（2重ずらし描画手法）、第4章に述べたネガ型化学増幅レジスト、第5章で述べた改良逐次近似法による近接効果補正を適用した。この結果、ゲート長 $0.15\sim 1.0\mu\text{m}$ のトランジスタゲートを再現性よく設計値どおりの幅に仕上げることができた。またパターンを重ね合わせるときの、アライメントマーク最適化の結果についても述べる。

次に次世代製造プロセスの開発として、最小寸法 $0.3\mu\text{m}$ の穴（ホール）パターンを形成した結果について述べる。ここでは、ポジ型非化学増幅レジストを用いたが、新規なレジストプロセスを用いることにより、薄いレジストを用いて、ホールパターンの形成が可能となった。新規レジストプロセスを適用するに当っては、シミュレーションを用いて、大きなアライメント信号が得られるようにアライメントマーク断面構造を最適化した。さらにパターンを設計値どおりに仕上げるために、近接効果補正とゲータパターンの線幅縮小処理を適用した結果も述べる。

## 6-2. $0.15\mu\text{m}$ ゲート長MOSトランジスタの作製

### 6-2-1. 実験背景

MOSトランジスタのゲート長はLSIの集積度の増加と共に年々微細化しており、現在量産試作段階の、64Mbitダイナミックランダムアクセスメモリ（DRAM）ではゲート長 $0.35\sim 0.4\mu\text{m}$ 、開発段階の256MbitDRAMではゲート長 $0.25\sim 0.3\mu\text{m}$ 、研究段階の1GbitDRAMではゲート長 $0.15\sim 0.2\mu\text{m}$ となると予測されている。トランジスタゲート長の微細化に伴って、電流駆動能力が向上し高速度動作が可能になる。低電圧電源でも動作が可能になる等の長所がある反面、トランジスタのしきい値電圧（ $V_{TH}$ ）の低下、ホットキャリアの発生によるデバイスの信頼性低下などのいわゆる「短チャネル効果」の問題が顕著となってくる。これらの問題を解決するためには、電源電圧の最適化や、ゲート、ソース、ドレインにおける不純物（ドーパント）濃度分布の最適化が必要である。

上述のトランジスタの最適化設計および電気的特性の抽出は、そのトランジスタを使用する回路設計の前に終了していなければならない。 $0.25\mu\text{m}$ ゲート長トランジスタまでは、KrFエキシマレーザーを光源として用いる光リソグラフィーを用いて試作を行なうことができたが、 $0.15\mu\text{m}$ ゲート長トランジスタは研究に着手すべき段階になっているにもかかわらず、従来使用されてきた光リソグラフィーでは解像力が不足し、レジストパターンの形成を行なうことができない。このため現在では、光リソグラフィーより高解像であるEB直接描画を用いてトランジスタを試作し、デバイス特性の評価を進めてい

る。

デバイス特性の評価に用いる $0.15\mu\text{m}$ ゲート長トランジスタの設計パターンは、ゲート長 $0.1\mu\text{m}$ から $1.0\mu\text{m}$ の単体トランジスタの他、それらのトランジスタを縦列に接続した速度評価用の発振回路（リングオシレータ）パターンや、信頼性評価用の耐圧評価パターン等があり、約 $15\text{mm}$ 角のチップ寸法で設計されている。試作デバイスは素子分離工程、ゲート工程、コンタクト工程、アルミ工程の主要4工程で作製されるが、そのうち微細パターンが要求される素子分離工程及びゲート工程をEB直接描画により行った。

### 6-2-2. MOSトランジスタの試作

EB描画装置は第3章で述べたEB加速電圧 $30\text{kV}$ 、電流密度 $4.0\text{A}/\text{cm}^2$ の可変成形EB描画装置HL700Dを用いた。レジストは4-3節で述べたネガ型化学増幅レジストSAL601（シプレー社製）を使用した。EBリソグラフィにおいては、レジスト膜厚が厚くなるほど電子ビームの前方散乱の影響がより大きくなるため、解像性が悪化する。また、パターン幅 $0.15\mu\text{m}$ のパターン形成を行なう場合、レジスト膜厚が厚くなるほどパターンのアスペクト比（＝レジスト膜厚／パターン幅）が大きくなり、現像時にレジストが倒れてしまう問題が発生する危険性が高くなる<sup>1)</sup>。このためレジスト膜厚はできるだけ薄くしたいが、下地層のドライエッチングができるだけの膜厚は必要であるため、工程ごとに必要最小限の膜厚を設定した。EBレジストの現像時間および感度等の条件を表6-1に示す。4-3節で述べたように、ネガ型化学増幅レジストSAL601はEB露光→PEBまでの放置時間が長くなるとパターン寸法が細くなる現象があるため、EB露光後12時間以内にPEBを行なうという制限を設けて試作を行った。

トランジスタ作製における工程毎のウエハ断面図を図6-1に示す。素子分離工程におけるEB露光前のウエハの形状は、シリコン基板上に熱酸化膜を形成し、その上にポリシリコン膜と、窒化シリコン膜を化学的気相成長法（CVD：Chemical Vapor Deposition）で形成したものである。EB露光およびドライエッチングにより部分的に窒化シリコン膜が除去されたウエハを酸化炉に入れると、窒化シリコン膜パターンのない領域のみ酸化膜が形成されトランジスタ素子相互の分離が行なわれる。本手法はLOCOS（Local Oxidation of Silicon）分離と呼ばれ、最も一般的なLSIの分離手法である。最後に窒化シリコン膜およびポリシリコン膜を除去して、素子分離工程は終了する。ポリシリコン膜は原理的には必要のない膜であるが、LOCOS分離時に窒化膜下へ酸化膜が侵入し、素子領域が狭くなる現象を抑制するために使用している。

ゲート工程における、EB露光前のウエハの形状は、素子分離工程で作製されたパターンの上に、ゲート酸化膜となる熱酸化膜、CVD法で形成したポリシリコン膜および酸化シリコン（ $\text{SiO}_2$ ）膜が形成されている。ポリシリコン膜はゲート電極材料であり、EB露光によって作製したレジストパターンをマスクとして $\text{SiO}_2$ 膜を加工し、 $\text{SiO}_2$ 膜をマスクとしてポリシリコン膜を加工している。本手法を用いることにより、レジストマスクでポリシリコンを直接エッチングする手法よりも薄いレジスト膜厚で加工ができるため、より微細なパターンの形成が可能となる。素子分離工程とゲート工程が終了したときの、トランジスタ素子の鳥瞰図を図6-2に示す。

素子分離工程、ゲート工程の後は、ソース・ドレイン領域形成のためのイオン注入を行う。その後、アルミ電極絶縁用のCVD形成 $\text{SiO}_2$ 膜を形成し、ソース、ドレイン部にコンタクトホールを開口し、アルミニウム配線を形成して、図6-1の最終断面図に示す様なMOSトランジスタを作製する。

表6-1. 使用したレジストプロセス条件

レジスト塗布	SAL601	膜厚 $0.4\sim 0.6\mu\text{m}$
プリベーク	$120^\circ\text{C}$	2分
EB露光量	$8.5\sim 9.5\mu\text{C}/\text{cm}^2$	
PEB	$105^\circ\text{C}$	2分
現像	アルカリ現像液	$300\sim 400$ 秒



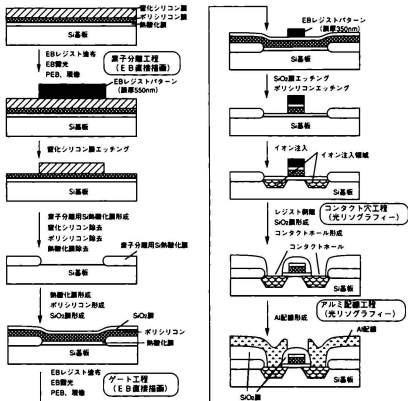


図6-1. 0.15 μmトランジスタの作製工程におけるウエハ断面図

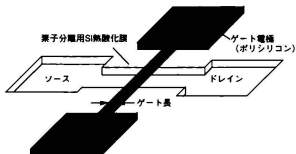


図6-2. 素子分離工程およびゲート工程終了直後のトランジスタ素子の鳥瞰図

### 6-2-3. アライメントマーク最適化

ゲート工程を描画するためには、素子分離パターンに対して重ね合わせ描画しなければならないため、アライメントマークの形成及び検出が必要である。図6-3にアライメントマークの検出方法、配置、断面構造を示す。図6-3(a)に示したように、アライメントマークの検出は、電子ビームを用いてマーク上を走査し、マークからの反射電子信号を半導体検出器で電気変換することにより行なう。光リソグラフィにおいては光ステッパーの製造メーカーによってアライメントマークが規格化されているが、EBリソグラフィでは規格化されていない。我々が定めたアライメントマークの配置を図6-3(b)に示す。ウエハ上での全体的な配置を示すグローバルアライメントマークと、チップごとの正確な位置を示すチップアライメントマークの2種類がある。グローバルアライメントマークの大きさは幅1000 $\mu\text{m}$ 長さ2000 $\mu\text{m}$ でT字型のマーク、チップアライメントマークは幅、長さ共に50 $\mu\text{m}$ の十字型のマークである。

従来、EB直接描画時に使用するアライメントマークは、光リソグラフィでは必要のない特別な工程を追加して、図6-3(c)に示すような0.5 $\mu\text{m}$ から1.0 $\mu\text{m}$ の深い溝(トレンチマーク)を形成していた場合が多いが工程数が増加するなどの問題点があった。我々はアライメントマーク断面形状を最適化することにより、素子分離工程で作製される、選択酸化パターン(LOCOSマーク)を用いて重ね合わせ描画を行なった。

アライメントマーク検出信号波形は、①マーク走査に使用するビーム径②マーク幅③マークの凹凸の種類により変化する。可変成形EB描画装置では、走査ビーム径が大きいほど試料に入射される総電流量が大きくなり、アライメント信号波形の信号対雑音(S/N)比が高くなるため、走査するビーム径は使用した可変成形電子ビーム描画装置が発生できる最大ビーム径である2 $\mu\text{m}$ とした。マーク幅2 $\mu\text{m}$ の凸パターン及び凹パターンマーク、マーク幅3、4 $\mu\text{m}$ の凸パターンを走査したときのアライメント信号波形を図6-4に示す。凸パターンと凹パターンを比較すると、凸パターンの方がマークのない領域(マーク周辺部)の信号強度高さに対するマーク部の信号強度の高さが大きい。これは図6-5に示すように、凸パターンマーク上のレジスト膜厚が、マーク周辺部のレジスト膜厚に比べて薄くなっており、レジスト膜厚が薄い部分では反射電子信号が大きくなるためと考えられる。またマーク幅を2 $\mu\text{m}$ から3、4 $\mu\text{m}$ と増加させると、マーク部の信号強度がマーク周辺部の信号強度と同じ高さとなってしまふ。これは図6-6に示すように、マーク幅が増加するに従って、凸パターンマーク上のレジスト膜厚がマーク周辺部と同じ厚みになり、マーク上の信号強度が低下するためと考えられる。以上の実験より、マーク幅2 $\mu\text{m}$ の凸パターンが、最も強い信号強度が得られることがわかったため、アライメントマークとしてこの

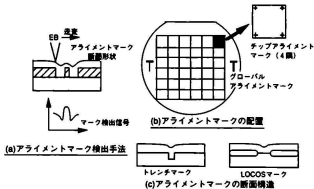
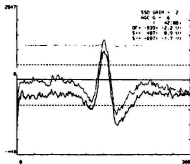
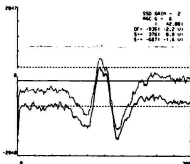


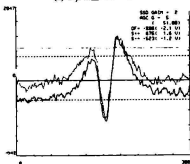
図6-3. EB直接描画で使用するアライメントマーク



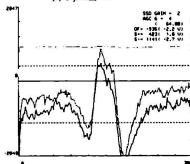
(a) 2  $\mu\text{m}$ 凸パターン



(c) 3  $\mu\text{m}$ 凸パターン



(b) 2  $\mu\text{m}$ 凹パターン



(d) 4  $\mu\text{m}$ 凸パターン

図6-4. アライメントマーク検出信号

(図中の2本の信号は両方向から2回走査した結果である)

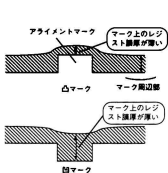


図6-5. アライメントマーク信号のマーク形状(凸、凹)依存性の説明図

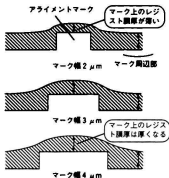


図6-6. アライメントマーク信号のマーク幅依存性の説明図



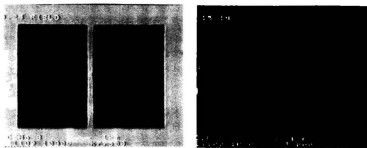


図6-8. 素子分離工程とゲート工程のパターン描画結果

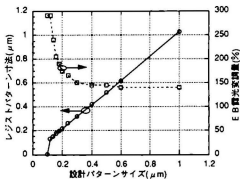


図6-9. トランジスタゲート長の設計値とレジストパターン寸法の関係

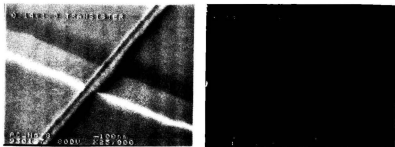


図6-10. 0.14 μmゲート長トランジスタのレジストパターン

下地段差による寸法変動なく描画できている。これはEBリソグラフィーでは、光リソグラフィーと比較して焦点深度が非常に大きく数十 $\mu\text{m}$ 以上あること、および、光リソグラフィーのように下地基板での反射による本来露光すべきでない部分の露光（ハレーション）が生じないためである。図6-11に $0.16\mu\text{m}$ リングオシレータパターンの鳥瞰図を示すが、良好に解像していることがわかる。図6-12にアライメント評価パターンを示す。写真中央に素子分離工程で作製した四角いパターンの中心にゲート工程で同様の四角いパターンを形成し、これらの中心が一致すること、および、周辺にあるバーニアのずれにより、重ね合わせ精度を評価できる。バーニアのずれは1目盛 $0.1\mu\text{m}$ であるが、これが1目盛以下しかずれていないことより、重ね合わせ精度が $0.1\mu\text{m}$ 以下と良好であることがわかる。

#### 6-2-5. トランジスタ動作結果

図6-13に、EBウエハ直接描画を用いて試作したMOSトランジスタのゲート断面形状と、室温での電気特性を示す。ゲート長 $0.14\mu\text{m}$ 、ゲート幅 $10\mu\text{m}$ 、ゲート酸化膜 $60\text{\AA}$ のnチャネル型トランジスタである。しきい値電圧は同条件で試作したゲート長 $0.5\mu\text{m}$ のトランジスタの $0.57\text{V}$ の時より低く $0.39\text{V}$ であった。1.5V動作時のソースドレイン電流は $2.3\text{mA}$ と、今までに報告された $0.14\mu\text{m}$ トランジスタと比較しても同等以上の電流駆動能力を示した。ソースドレイン耐圧も $7\text{V}$ と高く、EB直接描画によって1.5V電源電圧で動作するトランジスタが作製できることが確認できた。

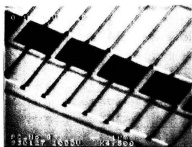


図6-11.  $0.16\mu\text{m}$ ゲート長  
リングオシレータパターン

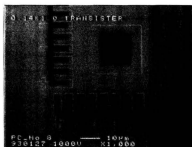
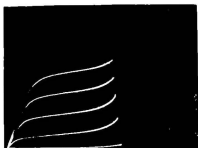


図6-12. 重ね合せ検査パターン



(a) 断面形状



(b) 電気特性

図6-13. ポリシリコンゲート断面形状とトランジスタの電気特性

## 6-3. 0.3 $\mu\text{m}$ ホールパターンの形成

### 6-3-1. 実験背景

256Mbit DRAMの様な超LSIの製造工程において、0.3  $\mu\text{m}$ 以下のホールパターンの形成は最も難しい課題の1つである。KtFエキシマレーザー用の性能の良いポジ型レジストの開発が遅れたこともあり、光リソグラフィーでは0.3  $\mu\text{m}$ 程度の寸法のホールパターン形成においても十分なプロセス裕度をもって作製することは難しい。一方、微細ホールパターンへの配線材料の埋め込みは、タングステンのCVDを使用するなど新しい製造プロセス開発が必要であり、電気特性や信頼性の評価のためにデバイス設計より早く評価を行っておく必要がある。このためEB直接描画を用いて光リソグラフィーでは実現できないパターン寸法を作製し、ホールパターンの先行プロセス開発を行なった<sup>9)</sup>。

通常のホールパターン作製は、1  $\mu\text{m}$ 程度の厚さのシリコン酸化膜 ( $\text{SiO}_2$ ) をドライエッチングするために、十分な厚さのレジスト膜厚が必要となる。EB直接描画では膜厚が厚いレジストを使用すると解像度が悪化するため、従来は図6-14に示すような、3層レジストプロセスを用いて厚いレジストパターンを形成していた。3層レジストは通常上層レジスト(0.3~0.5  $\mu\text{m}$ ) / 中間層(0.15  $\mu\text{m}$ ) / 下層レジスト(1.0~2.0  $\mu\text{m}$ )の構造からなっている。EB直接描画により上層レジストに作製したレジストパターンを、ドライエッチングによって順次中間層、下層レジストにパターン転写を行ない、最終的に下層レジストの厚みのレジストパターンを形成する。本手法により、EB直接描画によって膜厚の厚いレジストパターンが形成できるが、以下のような問題が発生する。

- ①通常の単層レジストと比較して、2回の塗布工程および2回のエッチング工程が追加されるため、工程数が増加しプロセスが複雑になる。
- ②下層レジストのドライエッチングは通常 $\text{O}_2$ ガスを主成分とするプラズマを使用するが、エッチングに参与するラジカルの反応性が高く、下層レジストの側壁をエッチングし、上層レジストのパターンに対して下層レジストのレジストパターンが細ってしまうなどの現象が生じ、パターン寸法制御が難しい。
- ③EB描画時に電子の持つ電荷が下層レジスト中に蓄積されることにより、基板の電位が変化し、基板に入射する電子の軌道が曲がりパターンが歪んで描画される。いわゆる帯電現象の問題が発生する。帯電現象の問題は導電性膜を上層レジスト上に塗布することにより解決できるが<sup>10)</sup>、プロセスが複雑になるという問題が新たに発生する。
- ④20kV程度の加速電圧のEB直接描画装置を用いてEB直接描画を行なう場合には、合計2  $\mu\text{m}$ 程度のレジストを基板上に塗布すると電子がレジスト中でエネルギーを失ってしまうため、アライメントマーク検出が難しくなる。

上記の問題点を解決するために、我々は「BLADE(Buffered Layer for Dry Etching)プロセス」と呼ぶ新しいレジストプロセスを考案した<sup>9)</sup>。図6-15はホールパターン作製用のBLADEプロセスのウエハ断面の工程図である。ホールパターンを作製すべき $\text{SiO}_2$ 層の上に、“バッファW層(タングステン)層”と呼ぶ0.05~0.1  $\mu\text{m}$ 程度の薄いタングステン層を形成し、その上に0.5  $\mu\text{m}$ 厚さのEBレジストを塗布する。EB直接描画によって作製したレジストパターンをマスクとして“バッファW層”をドライエッチングし、“バッファW層”をマスクとして目的の酸化膜にホールパターンを形成する。“バッファW層”は最後に除去してもよいし、次の工程であるホールパターンを電極材料で埋め込む際に支障がなければ、そのまま残しておくこともできる。

「BLADEプロセス」は①高解像度が期待できる薄いレジスト膜厚を使用できる、②“バッファW層”が導

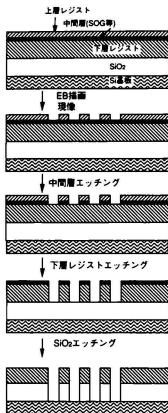


図6-14. 3層レジストプロセス

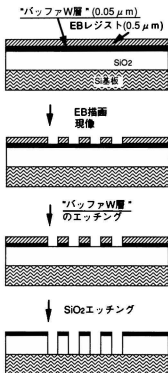


図6-15. BLADEプロセス

電性膜であることにより、EB描画時の帯電現象の問題がない。③上層レジスト、中間層、下層レジストの合計レジスト膜厚が $2\mu\text{m}$ 以上になる3層レジストプロセスと比較して、EBレジストと“バッファW層”の合計レジスト膜厚が $0.5\sim 0.6\mu\text{m}$ と薄いためアライメントマーク検出が容易である。④レジストパターン形成後の現像パターンの電子顕微鏡による検査時にウエハが帯電して観察が困難となる現象がなくなる。⑤酸化膜のドライエッチング時のマスクとなるWに対するエッチング選択比は、レジストに対する選択比(1~2程度)より高い(20以上)ためホールパターンエッチングが容易である。⑥工程数が3層レジストプロセスより少ない、と非常に利点が多い。

### 6-3-2. 実験

本実験は第3章で述べたEB直接描画装置HL700Dより1世代古い型の、EB加速電圧 $20\text{kV}$ 、電流密度 $0.6\text{A}/\text{cm}^2$ の変成形EB描画装置JBX-6AIII(日本電子製)を用いて行なった。描画サンプルは、1層アルミ配線と2層アルミ配線の接続穴(スルーホール)を形成する工程である。1層アルミ配線は配線信頼性を向上させるために膜厚 $0.035\mu\text{m}$ のチタンナイトライド(TiN) $0.085\mu\text{m}$ のタングステン(W) $0.4\mu\text{m}$



のアルミニウム(Al)より構成される「積層配線構造」<sup>9)</sup>となっている。CVD法により形成されたスルーホールを形成すべきSiO<sub>2</sub>膜の膜厚は0.8 $\mu$ m、スパッタリング法により形成された“バッファW層”の膜厚は0.05~0.1 $\mu$ mである。EBレジストは4-2節で記述したポジ型非化学増幅レジストZEP520(日本ゼオン社製)を使用した。標準露光量は35 $\mu$ C/cm<sup>2</sup>であり、現像はキシレンを主成分とする専用現像液ZEP-RDを使用した。

### 6-3-3. アライメントマーク検出シミュレーション

重ね合わせのためのアライメントマークとしては、1層アルミ配線を利用した、1層アルミ配線の構造は図6-16で示される「積層配線構造」である。アライメントマークの構造および“バッファW層”の膜厚をアライメントマーク検出の立場から最適化するために、第2章で述べた電子散乱のモンテカルロシミュレーションにより検討を行なった。マーク検出シミュレーションは、電子を位置をずらしながら入射して、基板表面から再出射された電子の個数をアライメントマーク信号強度として数えるという手法で行なった<sup>7)</sup>。アライメントマークの幅は10 $\mu$ mあり、そのマークの中心より28 $\mu$ mの領域を0.1 $\mu$ mずつずらしながら、1点につき3000個の電子を入射させた。

図6-16の実験ウエハの構造で“バッファW層”の膜厚を0.1 $\mu$ m、EBレジストを0.5 $\mu$ m塗布した場合(a)、およびレジストを塗布しなかった場合(b)のマーク検出信号の実験とモンテカルロシミュレーションの比較を図6-17に示す。アライメントマーク検出信号強度は実験とシミュレーションとでよく一致しており、本シミュレーションを用いてマーク検出信号強度のアライメントマーク構造依存性を予測できることがわかる。

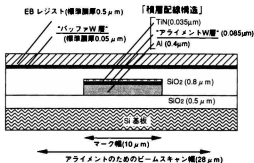


図6-16. 「積層配線構造」で形成されているアライメントマークの断面形状

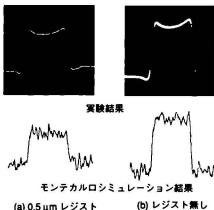


図6-17. マーク検出信号のシミュレーションと実験の比較

まずはじめに、従来の3層レジストプロセスと「BLADEプロセス」でのアライメントマーク検出信号の比較を行なったシミュレーション結果を図6-18に示す。(a)は典型的な3層レジスト構造で上層レジスト、中間層(SOG:塗布ガラス)、下層レジストの厚みは各々 $0.5\mu\text{m}$ 、 $0.15\mu\text{m}$ 、 $1.5\mu\text{m}$ である。(b)は「BLADEプロセス」で「バッファW層」の膜厚を $0.05\mu\text{m}$ とした場合である。アライメントマークの構造は共通でTiN( $0.035\mu\text{m}$ )/W( $0.085\mu\text{m}$ )/Al( $0.4\mu\text{m}$ )の「積層配線構造」である。加速電圧20kVのEB装置でマーク検出を行なった場合、3層レジスト構造ではレジスト表面からアライメントマークまでの距離長く、電子が入射してからアライメントマークで散乱され基板表面まで戻ってくる間にエネルギーを失ってしまうため、ほとんどマーク信号が得られないのに対し、「BLADEプロセス」を使用した場合には、マーク検出信号強度が大きく得られることがわかる。

マーク検出信号を定量化して評価するために、図6-19に示すような定義を行なった。アライメントマーク上に電子を入射して跳ね返ってきた電子の数を「信号強度」、アライメントマーク以外の部分に、電子を入射して跳ね返ってきた電子の数を「バックグラウンド強度」と呼び、「信号強度」の「バックグラウンド強度」に対する強度比を「信号強度比」と定義した。「信号強度比」が小さいほどマーク検出精度は低下し、1まで低下するとマーク検出は不可能となる。

「BLADEプロセス」における、レジスト膜厚等の各種のパラメータを変化させたときの、「信号強度」、「バックグラウンド強度」、「信号強度比」をシミュレーションした結果を図6-20に示す。基準となるアライメントマークの構造は、図6-16に標準膜厚として示した構造であり、各図面の中で□で示している。

図6-20(a)はレジスト膜厚を変化させたときのマーク信号強度である。「信号強度」および「バックグラウンド強度」共にレジスト膜厚の増加と共に低下し、その差が減少するため信号強度比も小さくなる。レジスト膜厚が $2\mu\text{m}$ を越えると「信号強度比」はほぼ1になりマーク検出が不可能になる。これは3層レジストの場合と同様、アライメントマークで反射した電子がレジスト表面に戻るまでにエネル

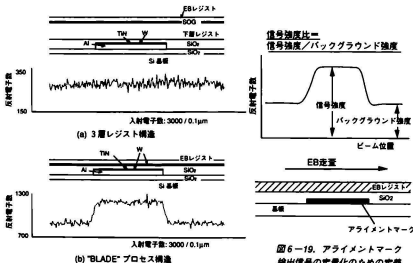


図6-18. マーク検出信号のシミュレーション結果

図6-19. アライメントマーク検出信号の定量化のための定義

ギーを失ってしまうために生じたと考えられる。

アライメントマークを構成しているAl,TiN,Wのうち、どの材料がアライメントマーク信号に寄与しているかを調べるため、Al,TiN,Wの単一の材料だけで構成されたアライメントマークを走査した場合のマーク信号のシミュレーション結果を図6-21に示す。マーク材料にWを用いたときに大きな信号が得られており、3種のマーク材料のうちWの膜厚が信号強度に最も影響することが予測できる。これは、Wの密度および原子番号がAlやTiNのそれより大きいため、電子の反射が大きいことによるものである。

この信号強度に最も影響を与えるアライメントマークを構成しているWを、SiO<sub>2</sub>上の“バッファW層”と区別して、“アライメントW層”と呼ぶ。図6-20(b)に“アライメントW層”の膜厚を変化させたときのマーク信号強度を示す。“バッファW層”の膜厚を増加させた際には同時にAlの膜厚を減少させ、W,TiN,Alの総膜厚は0.52 μmに固定した。“バックグラウンド強度”は一定であるが“信号強度”がアライメントW層”の増加と共に大きくなるため、“信号強度比”も向上するが0.1 μmではほぼ飽和する。これはWの膜厚が0.1 μmあれば入射した電子をほぼ全て反射してしまうことを示唆しており、“アライメントW層”を0.1 μm以上としても“信号強度比”は改善されない。

図6-20(c)に“バッファW層”の膜厚を変化させたときのマーク信号強度を示す。“バッファW層”の膜厚増加に伴って“バックグラウンド強度”“信号強度”共に大きくなるがその差は減少する結果、“信号強度比”は低下する。これは入射した電子が“バッファW層”を通過する

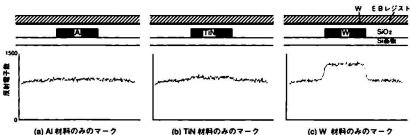
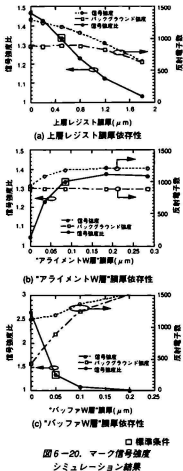


図6-21. アライメントマーク信号のマーク材料依存性

割合が減少するだけでなく、一度通過して“アライメントW層”で反射した電子が再び表面方向に戻る途中で“バッファW層”でエネルギーを減少させてしまうことにより、レジスト表面まで戻ってこないことによるものである。

上述のシミュレーションの結果よりBLADEプロセスの上層レジスト、“バッファW層”、“アライメントW層”の膜厚を決定した。上層レジストの膜厚は“バッファW層”のドライエッチング時に必要な膜厚考慮して $0.5\mu\text{m}$ とした。“バッファW層”の膜厚は下地の $\text{SiO}_2$ 膜をエッチングするときのドライエッチング耐性を考慮して $0.05\mu\text{m}$ に、“アライメントW層”の膜厚はアライメント信号強度を考慮して $0.085\mu\text{m}$ とした。

#### 6-3-4. パターンデータおよび描画結果

ZEP520レジストのようなポジ型レジストを用いて、垂直な側壁を持つレジストパターン形状を得ようとすると、設計データよりもパターンが大きくなる傾向を示す。描画パターンデータの露光領域の線幅をあらかじめ均一に小さくしておく「線幅縮小処理」を行なうことにより、設計データと同じ大きさの垂直なレジスト側壁をもつレジストパターンが得られる。線幅縮小処理量はパターンの片側で $-0.05\mu\text{m}$ すなわち両側では $-0.1\mu\text{m}$ とした。パターンデータは、線幅縮小処理の後、5-5節で述べた改良逐次計算法による加速電圧 $20\text{kV}$ での近接効果補正処理を行なっている。近接効果補正に用いたEID関数パラメータは $\beta_1=0.2\mu\text{m}$ 、 $\beta_2=20\mu\text{m}$ 、 $\eta=0.6$ である。線幅縮小処理及び近接効果補正を行なった結果の $0.3\sim 0.9\mu\text{m}$ のホールパターンの描画データを表6-2にまとめた。ホール径が小さくなるほど露光量を増加させ、 $0.3\mu\text{m}$ パターンでは標準露光量のほぼ3倍の露光量で描画した。

図6-22にレジストパターンの設計値と仕上がり寸法との関係を示す。線幅縮小処理及び近接効果補

表6-2. 設計寸法 $0.3\sim 0.9\mu\text{m}$ 径  
ホールパターンの描画データ

設計寸法	露光データ寸法	露光変動率
$0.3\mu\text{m}$	$0.2\mu\text{m}$	+190%
$0.4\mu\text{m}$	$0.3\mu\text{m}$	+115%
$0.5\mu\text{m}$	$0.4\mu\text{m}$	+80%
$0.6\mu\text{m}$	$0.5\mu\text{m}$	+70%
$0.7\mu\text{m}$	$0.6\mu\text{m}$	+60%
$0.8\mu\text{m}$	$0.7\mu\text{m}$	+55%
$0.9\mu\text{m}$	$0.8\mu\text{m}$	+50%

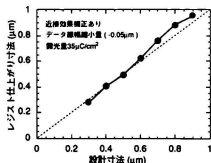


図6-22. レジスト仕上がり寸法

正により、 $0.3\sim 0.9\mu\text{m}$ 径のホールパターンが設計値どおりに仕上がっていることがわかる。

#### 6-3-5. スルーホールパターン作製結果

「BLADEプロセス」を用いてスルーホールパターンを作製し電気特性を測定した。“バッファW層”は $\text{SF}_6$ ガスを用いて、また $\text{SiO}_2$ は $\text{CHF}_3$ ガスを用いてエッチングした。 $\text{SiO}_2$ エッチング時におけるWに対するエッチング選択比は20以上あるため $0.05\mu\text{m}$ の“バッファW層”でもエッチングマスクとして十分であった。図6-23にスルーホールエッチング直後の上面および断面から見た時のSEM写真を示す。 $0.3\mu\text{m}$ までのスルーホールパターンが形状よく作製されていることがわかる。ホールパターンの側壁角度は垂直ではないが、次工程でホールを配線材料で埋め込む際のプロセスを容易にするために、エッチング条

件を制御して故意に付けたものである。

スルーホールパターンを「ブランケットW-CVD法」<sup>4)</sup>により、配線材料であるWで埋め込んだときの断面図を図6-24に示すが、埋め込み形状は良好である。0.3 $\mu$ mホールパターンの64000個の直列チェーンの歩留りは第1回目の実験で87%を得ることができた。これは0.3 $\mu$ mのホールパターンが99.99%以上の高い確率で開口していることを意味しており、このことにより、EB直接描画を用いた「BLADEプロセス」はホールパターンの形成に対して十分に実用的であることがわかった。

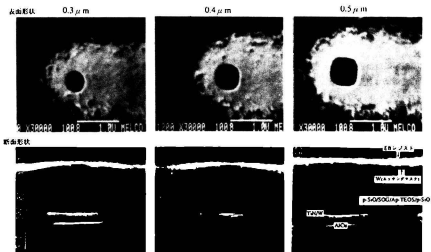


図6-23. スルーホールパターンの表面および断面形状

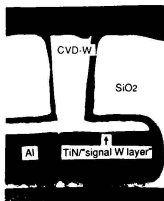


図6-24. W埋め込み後のスルーホールパターンの断面形状

## 6-4. 結言

EB直接描画技術は、光リソグラフィーより高い解像性を生かして、以下のような次世代デバイスの先行開発や次世代製造プロセスの先行開発に使用できることがわかった。

①次世代デバイスへの応用例として、 $0.15\mu\text{m}$ ゲート長トランジスタの試作を行なった。3-3節で検討した2重ずらし描画手法、4-3節で研究したネガ型化学増幅レジストSAL601、5-5節で研究した改良逐次計算法による近接効果補正を適用することにより、 $0.12\mu\text{m}$ から $1.0\mu\text{m}$ までのトランジスタゲートを精度よく加工できた。試作した $0.15\mu\text{m}$ ゲート長MOSトランジスタは1.5Vで正常に動作し高い電流駆動能力を有している。

②次世代製造プロセスへの応用例として、 $0.3\mu\text{m}$ ホールパターンの試作を行なった。従来の3層レジストプロセスに変えて、Wをエッチングマスクとする。新しい「BLADEプロセス」を用いたことにより、アライメント精度が向上しただけでなく、パターン形成を容易に行なうことができた。またパターン線幅輪小処理と近接効果補正を用いたことにより、 $0.3\mu\text{m}$ から $0.9\mu\text{m}$ までのホールパターンを設計値どおりに作製できた。作製した $0.3\mu\text{m}$ ホールパターンとCVD-Wによる64000個の直列スルーホールチェーンは、87%の高い歩留りが得られた。

上述のようにEB直接描画は高感度化学増幅レジストおよび近接効果補正の実用化とともに先行デバイス、プロセスの開発に不可欠なものとなってきた。実際、最近発表された64MbitDRAM、256MbitDRAMの試作発表でもEB直接描画を利用したものが多い<sup>11)</sup>。

また、このEB直接描画の最大の欠点は描画処理能力(スループット)が低いことであるが、数年前より図6-25に示すような、部分一括転写方式(セルプロジェクション露光<sup>12)</sup>、ブロック露光<sup>13)</sup>)のEB直接装置が開発されてきた。これはDRAMのメモリセル部分のような規則的なパターンをスリット状のマスクとして作製し(ステンシルマスクと呼ぶ)、可変成形ビームの第2成形アパーチャー部に配置し数十ビット分のメモリセルを一括転写しようというものであり、図形1つ1つを描画する可変成形EB描画方式と比較して数倍から数十倍のスループットが見込まれている。 $0.3\mu\text{m}$ 以下のパターン形成が必要となる、256MbitDRAM以降のLSIの量産には、本方式を用いたEB直接描画技術が実用化される可能性もある。

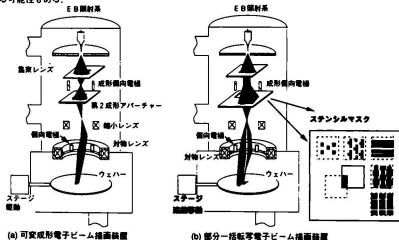


図6-25. 部分一括転写型EB直接装置

## 第6章の参考文献

- 1) T.Tanaka, M.Morigami, and N.Aioda: "Mechanism of Resist Pattern Collapse during Development Process.", Digest of Papers Microprocess Conference 1993 (1993) p.34.
- 2) H.Noze, H.Yamanaka, A.Hasegawa, and Y.Iida: "Registration mark studying for high-overlay-accuracy hybrid lithography", Proceeding of SPIE, 632 (1986) p.23.
- 3) T.Yoshimura, M.Aoki, T.Ishii, and S.Okazaki, "Fabrication of 0.1  $\mu\text{m}$  Complementary Metal-Oxide-Semiconductor Devices", Proc. of 1991 Intern. Microprocess Conference (1991) p.373.
- 4) T.Fujino, A.Ishii, K.Kawai, M.Masuba, S.Nakao, Y.Watakabe, and Y.Akasaka: "Novel Electron Beam Direct Writing Technique for the Hole Pattern of Quarter-Micron Devices", Jpn. J. Appl. Phys. 31 (1992) 4262.
- 5) K.Morizumi, S.Takeuchi, T.Fujino, S.Aoyama, M.Yoneda, H.Morimoto, and Y.Watakabe: "Electron Beam Direct Writing Technologies for 0.3- $\mu\text{m}$  LSI Devices", Jpn. J. Appl. Phys. 29 (1990) 2584.
- 6) Y.Takasa, A.Ishii, M.Matsuzawa, A.Ohsaki, M.Iwasaki, J.Miyazaki, N.Fujiwara, J.Komori, T.Kasuyama, S.Nakao, and H.Kotani: "A Highly Reliable Multilevel Interconnection Process For 0.6  $\mu\text{m}$  CMOS Devices", Proc. 8th Int. IEEE VLSI Multilevel Interconnection Conference (1991) p.13.
- 7) T.Kashiwaki, H.Morimoto, S.Takeuchi, K.Saitoh, Y.Watakabe, and T.Kato: "Mark Detection Technology in Electron-Beam Direct Writing", IEEE Trans. Electron Devices, ED-31 (1984) 1403.
- 8) Y.Kato, T.Takigawa, M.Yoshimi, K.Kawabuchi, and K.Kiritani: "Accurate Mark Position Detection in High Voltage Electron Beam Lithography" Proc. SPIE, 393 (1983) p.62.
- 9) T.Emu, S.Kawanago, T.Nishi, S.Yoshida, H.Nishide, T.Yabu, Y.Kodama, T.Nakano, and M.Taguchi: "3-Dimensional Stacked Capacitor Cell For 16M and 64M DRAMs", Technical Digest of International Electron Devices Meeting (1988) p.592.
- 10) T.Hamada, N.Tanabe, H.Watanabe, K.Takeuchi, N.Kasai, H.Hada, K.Shibahara, K.Tokashiki, K.Nakajima, S.Hirasawa, E.Brawa, T.Saeki, E.Katohashi, S.Ohya, and T.Kunino: "A Split-Level Diagonal Bit-Line (SLDB) Stacked Capacitor Cell for 256MbDRAMs", Technical Digest of International Electron Devices Meeting (1992) p.799.
- 11) Y.Nakayama, S.Okazaki, N.Saitou, and H.Wakabayashi: "Electron-beam cell projection lithography: A new high-throughput electron-beam direct-writing technology using a specially tailored Si aperture", J. Vac. Sci. Technol. B8 (1990) 1836.
- 12) Y.Sakitani, H.Yoda, H.Todokoro, Y.Shibata, T.Yamazaki, K.Ohbitou, N.Saitou, S.Moriyama, S.Okazaki, G.Matsueka, F.Murai, and M.Okumura: "Electron-beam cell-projection lithography system", J. Vac. Sci. Technol. B10 (1992) 2759.
- 13) H.Yasuda, K.Sakamoto, A.Yamada, and K.Kawashima: "Electron Beam Block Exposure", Proc. of 1991 Intern. MicroProcess Conference (1991) p.133.





# 第7章 X線露光用マスク 作製への応用研究

## 7-1. 緒言

1-5節でも述べたように、X線リソグラフィーの実用化に当たっては、高精度なX線マスクの開発が最大の課題である。第1章の図1-4に示したように、X線マスクの構造は、X線が透過できるような薄膜基板（メンブレン）上にX線を阻止できるようなX線吸収体パターンが形成されているものであり、さまざまな種類の作製手法が検討されている。X線吸収体の形成方法の観点からは、図7-1に示したように、メッキ下地にレジストパターンを作製しメッキによりX線吸収体を作製する手法<sup>1)</sup>と、X線吸収体の上にレジストパターンを作製しドライエッチングによりX線吸収体を作製する手法<sup>2)</sup>の大きく2種類に分類できる。これらはX線吸収体の形成がレジストパターン作製の後であるか先であるかにより、前者はアディティブ（Additive）法、後者はサブトラクティブ（Subtractive）法と呼ばれている。さらにX線マスク基板をメンブレン化するために、裏面基板（通常はシリコン）をエッチングしなければならないが（裏面エッチングと呼ぶ）、メンブレン化とパターン形成の順序の前後によっても2種類に分類される。

アディティブ法、サブトラクティブ法およびメンブレン化の順序の前後による、X線マスク作製プロセスの長所と短所を表7-1にまとめた。アディティブ法は水溶液中でのメッキが必要なためパターン欠陥発生が生じやすいのに対して、サブトラクティブ法はLSIの作製に通常用いているドライエッチングプロセスが使用できるため、パターン欠陥発生が少ないという特徴がある。またマスクパターンをEB描画した後に裏面エッチングを行なうと（メンブレン膜後形成）、X線吸収体およびメンブレンの応力によりメンブレンが歪み、マスクパターンの描画位置精度が得られないという問題点がある。

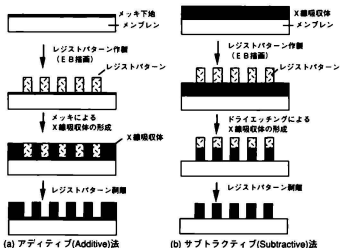


図7-1. X線マスクの形成手法

表7-1. X線マスクの形成手法の種類と特徴

X線マスクの作製プロセス	長所	短所
<p><b>アディティブ(Additive)法</b></p> <ul style="list-style-type: none"> <li>パターン作製の後にメッキ等により吸収体パターンを作製する手法</li> <li>メンブレン膜後形成</li> <li>メンブレン膜先形成</li> </ul>	<p>パターンをEBリングラフイーで作製する際の近接効果の影響が少ない</p>	<p>メッキの際の欠陥発生防止が難しい</p>
<p><b>サブトラクティブ(Subtractive)法</b></p> <ul style="list-style-type: none"> <li>吸収体をはじめに形成し、その上に作製したパターンをマスクとして、ドライエッチングにより吸収体パターンを作製する手法</li> <li>メンブレン膜後形成                             <ul style="list-style-type: none"> <li>パターン形成を行ってから裏面基板SiをKOHでエッチングして(裏面エッチング) X線マスクに仕上げる手法</li> </ul> </li> <li>メンブレン膜先形成                             <ul style="list-style-type: none"> <li>裏面基板SiをKOHでエッチングした(裏面エッチング)後パターン形成を行ないX線マスクに仕上げる手法</li> </ul> </li> </ul>	<p>メッキ法に比べると欠陥発生が少ない</p> <p>パターンのドライエッチング時のハンドリングおよび基板冷却容易</p> <p>裏面エッチング時に生じるパターン位置歪みがない</p>	<p>パターンをEB描画する際の近接効果大きい</p> <p>高アスペクト比パターンのドライエッチングが難しい</p> <p>裏面エッチング後にメンブレンが歪むことによりパターン位置精度が悪化する</p> <p>パターンのドライエッチング時のハンドリングおよび基板冷却困難</p>

我々はLSI作製を目的として、欠陥発生が少ないサブトラクティブ法を選択し、メンブレン化のための裏面エッチングをパターン形成前に行なうプロセス(メンブレン膜先形成)で、マスクパターン位置精度の高いX線マスクが形成されることを示してきた<sup>3,4)</sup>。また、X線吸収体としては、ドライエッチングが可能で、X線の吸収が大きいチタン(Ti)を1%添加したタングステン(以下W-Tiと呼ぶ)を使用している。Tiを添加することによりWの応力を制御でき、ドライエッチング前後におけるマスクパターンの位置歪みを抑制することができる<sup>5)</sup>。しかしながら本プロセスを用いると、EBリングラフイーによるレジストパターン形成の際の下地基板がWという重金属となるため、近接効果が大きく、寸法精度の高いレジストパターンを形成することは難しい<sup>6)</sup>。また高アスペクト比のX線吸収体パターンを形成するためのドライエッチングも難しい技術である。特にメンブレン膜先形成を行なう際には、ドライエッチング時の基板は熱伝導の悪いメンブレン基板となるため、ドライエッチング中のプラズマの熱でX線マスクの基板温度が上昇し、エッチングの制御はより難しくなる。

本章においてはこれら2つの問題点、すなわち重金属であるW-Ti基板上でのEBリングラフイーによるレジストパターン形成およびX線吸収体のドライエッチングに対して研究を行なった結果を記述する。

## 7-2. X線吸収体上のレジストパターン形成

### 7-2-1. 実験条件

X線マスク基板として、あらかじめ表面エッチングを行いメンブレン化された基板を用いた。メンブレンの材質は化学的気相成長(CVD)法で作製した $2\mu\text{m}$ 厚さの窒化シリコン膜(SiN)または炭化シリコン膜(SiC)である。X線吸収体は前述のスパッタリング法により作製した $0.5\mu\text{m}$ 厚さのW-Tiである。

後述するように、重金属基板上の単層レジストでは近接効果が大きく高精度パターンが描画できないため、3層レジストプロセスを用いることを検討した。3層レジストの構造は上層レジストに膜厚 $0.35\mu\text{m}$ のポジ型EBレジストZEP520(日本ゼオン製)、中間層にはスパッタリング法により作製した膜厚 $0.1\mu\text{m}$ のモリブデン(Mo)、下層レジストには耐熱性が高いポリイミドを使用した。下層レジストの膜厚は実験条件により変化させた。中間層として一般的な塗布ガラス(SOG)ではなく、導電性金属であるMoを使用したのは、EB描画時の帯電現象によるマスクパターンの歪みを防止するためである。

EB描画はEB加速電圧 $20\text{kV}$ の可変成形EB描画装置JBX-6AIII(日本電子製)を用いた。ZEP520の現像はキシレンを主成分とする専用現像液ZEP-RDを用いて3分間のディップ現像(基板を現像液中にすべて浸して行なう現像手法)により行なった。

### 7-2-2. X線吸収体からの電子の後方散乱の影響

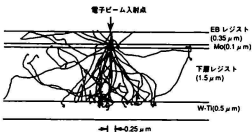
図7-2は単層レジストおよび3層レジスト基板に入射した電子散乱軌跡のモンテカルロシミュレーション結果である。3層レジスト基板の下層レジストの膜厚は $1.5\mu\text{m}$ である。

単層レジストの場合、基板に入射した電子の多くが、X線吸収体であるW-Ti中で散乱しその一部が再びEBレジストに再入射し(後方散乱電子)入射した領域の近傍のレジストを露光していることがわかる。すなわち、目的とする露光部分の近傍が、基板から反射した電子によって露光されるため、レジストの形状およびプロセス裕度を悪化すると考えられる。

一方3層レジストにおいては、大部分の電子が下層レジスト中へ入射し、電子を大きく散乱させる材料であるW-Tiまで到達した電子は、エネルギーが低くなっているため再び上層レジストまで戻る確率は少ない。このため後方散乱電子により入射点近傍のレジストが露光される現象は低減されていると考えられる。



(a) 単層レジスト構造



(b) 3層レジスト構造

図7-2. 電子散乱軌跡の基板構造依存性

図7-3に露光量を $20\mu\text{C}/\text{cm}^2 \sim 40\mu\text{C}/\text{cm}^2$ 、現像時間を60秒～300秒まで変化させたときのレジストパターン幅のシミュレーション結果を示す。シミュレーションにおいてビームのぼけは $0.13\mu\text{m}$ と見積り、5本の $0.3\mu\text{m}$ L&Sパターンの中央のパターンの幅を計算した。

種々の現像時間におけるパターン線幅の変動が小さく（パターン幅を示す線の間隔が狭く）、露光量を変化させたときのパターン線幅の変動が小さい（パターン幅を示す線の傾きが小さい）程、プロセス裕度は大きい、プロセス裕度が最も大きい点として、単層レジストでは露光量 $25\mu\text{C}/\text{cm}^2$ 、現像時間180秒、3層レジストでは $35\mu\text{C}/\text{cm}^2$ 、現像時間180秒における条件を選び基準プロセス条件とした。基準プロセスから露光量および現像時間が各々 $\pm 5\%$ 変動したときに生じるパターン寸法の変動幅を表7-2にまとめた。単層レジストの場合には露光量の $\pm 5\%$ 変動に対してパターン幅が $\pm 10\%$ 以上変動するのに対し、3層レジストの場合にはパターン幅変動は $\pm 6\%$ 以下に収まっており、上層レジストのパターン形成においては3層レジストプロセスの方が非常に露光裕度が高いとわかる。現像時間に対しても同様に3層レジストの方が裕度が高い。

実際に単層レジストを適用する場合は吸収体のエッチングを行なうために、3層レジストを適用する場合よりも厚いレジスト膜厚が必要となるため、レジストプロセスの裕度はさらに低下する。この点からも3層レジストを用いることはレジストパターン形成において有利であることがわかる。

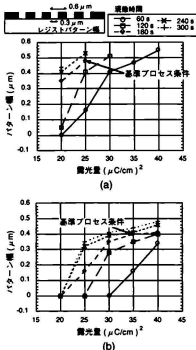


図7-3. レジストパターン幅の露光裕度の基板構造依存性(a)単層レジスト(b)3層レジスト

表7-2. 単層レジストと3層レジストのプロセス裕度の比較

単層レジスト構造(EB露光:  $25\mu\text{C}/\text{cm}^2$ 、現像時間:180秒)

設計値 $0.3\mu\text{m}$	基準値 $0.48\mu\text{m}$	5%変動の結果	寸法変動比率
現像時間裕度		$-0.012\mu\text{m}$ $+0.009\mu\text{m}$	- 4.0 % + 3.0 %
E B露光量裕度		$-0.03\mu\text{m}$ $\geq +0.03\mu\text{m}$	- 10.0 % $\geq + 10.0\%$

3層レジスト構造(EB露光:  $35\mu\text{C}/\text{cm}^2$ 、現像時間:180秒)

設計値 $0.3\mu\text{m}$	基準値 $0.4\mu\text{m}$	5%変動の結果	寸法変動比率
現像時間裕度		$-0.0075\mu\text{m}$ $+0.003\mu\text{m}$	- 2.5 % + 1.0 %
E B露光量裕度		$-0.0175\mu\text{m}$ $+0.0035\mu\text{m}$	- 5.8 % + 1.2 %

### 7-2-3. 近接効果の下層レジスト膜厚依存性

レジストパターン形成の観点からは、下層レジスト膜厚が厚いほどプロセス裕度が高いと予測されるが、下層レジストのエッチングの観点からは、下層レジストが薄いほどエッチングが容易である。この2つの相反する要求を考慮して、3層レジストプロセスにおける下層レジスト膜厚の最適化を行った。

図7-4に下層レジスト膜厚を $0\mu\text{m}$ ~ $2.5\mu\text{m}$ まで変化させたときのEID関数をシミュレーションによって求めた結果を示す。下層レジスト膜厚が大きくなるに従って、後方散乱径は大きく後方散乱係数は小さくなり、5-3-2項で考察したように近接効果の影響は軽減できることがわかる。また、両パラメータ共下層レジストの膜厚が $2.0\mu\text{m}$ 以上で一定値となり、 $20\text{kV}$ のEB加速電圧および3層レジスト基板を用いた場合、下層レジスト膜厚が $2.0\mu\text{m}$ 以上になると下層レジストより下の基板の影響がなくなることがわかる。

図7-5に下層レジスト膜厚が $0\mu\text{m}$ 、 $0.6\mu\text{m}$ 、 $1.5\mu\text{m}$ の場合における上層レジストパターン形状の変化を示す。下層レジスト膜厚の増加と共に近接効果の影響が減少し、垂直なパターン形状が得られていることがわかる。また同時にレジストパターンを解像させるために必要な露光量が、 $24.5\mu\text{C}/\text{cm}^2$ から $39.0\mu\text{C}/\text{cm}^2$ に増加するが、これはX線吸収体から反射する後方散乱電子が減少するために生じたものである。

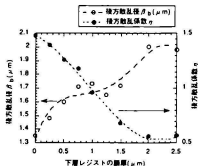


図7-4. EID関数の下層レジスト膜厚依存性

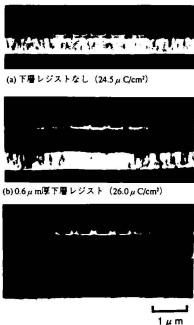


図7-5. 上層レジストパターンの下層レジスト膜厚依存性

図7-5. 上層レジストパターンの下層レジスト膜厚依存性

#### 7-2-4. 近接効果補正

レジストパターン上のE B描画を行なったときの、近接効果補正の効果を評価するに当って、塔型パターンと呼ぶ特別なパターンを描画したり、塔型パターンは図7-6(a)に示すように、 $0.25\mu\text{m} \times 50\mu\text{m}$ の非常に細長いパターンの両脇に、 $0.25\mu\text{m}$ の距離を隔てて様々な大きさの矩形を配置したものである。両脇のパターンの有無および大きさによって、様々な近接効果の影響を評価することができる。図7-6(b)に近接効果補正を行なわなかったときに得られた上層レジストのパターンを示す。パターンの上下部分にある孤立した $0.25\mu\text{m}$ ラインは露光量が不足してパターンが抜けているのに対して、パターン中央部の $10\mu\text{m}$ 角の矩形に挟まれた部分においては、周囲のパターンに照射された電子ビームの影響を受けて、露光量オーバーとなり、 $0.25\mu\text{m}$ の2本の残しラインが切れてしまっている。

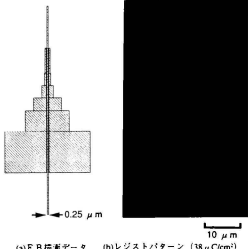


図7-6. 近接効果補正を行なわなかったときのレジストパターン

上記の結果より $0.25\mu\text{m}$ パターンの描画のためには、3層レジスト基板を用いるだけでは不十分であるため、5-5節に示した改良逐次計算法<sup>9,10)</sup>による近接効果補正を行なった。近接効果補正の計算に用いたE I D関数のパラメータは、前方散乱径 $\beta_1 = 0.2\mu\text{m}$ 、 $\beta_2 = 1.75\mu\text{m}$ 、 $\eta = 0.6$ である。近接効果補正後のE B描画データは図7-7(a)に示す様になった。図中の数字は標準露光量を100としたときの露光量調整である。パターン上部の孤立ラインとなっている部分の露光量は50%増で、パターン中央部は20%減の露光量で描画した結果、図7-7(b)の結果に得られるように塔型パターンが設計どおりに解像し、最小解像寸法が $0.25\mu\text{m}$ のパターン形成が可能であることが確認できた。

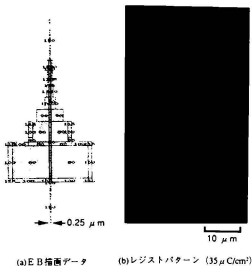


図7-7. 近接効果補正を行なったときのレジストパターン

## 7-3. X線吸収体のエッチング

### 7-3-1. W-Tiの異方性エッチング

レジストパターンの形成と共に、サブトラクティブ法では、X線吸収体であるW-Tiのエッチングを精度よく行なうことが重要である。高精度なエッチングの要件として、レジストパターンに対して寸法差なくエッチングできること、および、吸収体パターンの側壁を垂直にできる異方性エッチングであることが必要である。

WはF原子を含むプラズマによってエッチングが可能である。代表的なエッチングガスとしては $CF_4+O_2$ ガスや $SF_6$ ガスがあるが、通常反応性イオンエッチング(RIE)装置を用いてエッチングを行なうとマスクレジストの下までエッチングが進行し(アンダーカット)、Wのパターンをレジストパターン寸法どおりに仕上げることができない。これはプラズマ中の中性粒子であるフラジカルが、Wと反応して等方性のエッチングが起こるために生じると考えられる。

$SF_6$ ガスを用いて高真空領域でのエッチングが可能な電子サイクロトロン共鳴(ECR: Electron Cyclotron Resonance)エッチング装置を用いた場合に、基板を $-20^{\circ}C$ 以下の低温にすると異方性エッチングが可能になるという報告がある<sup>11)</sup>。低温ではフラジカルとWの反応は生じなくなるためにこの結果が得られる。しかしながら、この手法をメンブレン膜先形成プロセスのX線マスクのエッチングに適用しようとする場合、メンブレン化されたX線マスク基板を効率良く冷却するためには特別な装置が必要で<sup>12)</sup>容易ではない。このほかに、 $SF_6+CHF_3$ の混合ガスプラズマを用いると室温でWの異方性エッチングが可能であるとの報告がある<sup>13)</sup>。レジストに対するエッチング選択比が悪いという問題点や、X線吸収体のエッチング時の下地メンブレン基板の被エッチング防止膜として従来使われてきた $SiO_2$ は、 $CHF_3$ ガスによりエッチングされてしまう問題がある。

本節ではエッチングに用いるマスクの材料とエッチング条件を組み合わせて、 $SF_6+CHF_3$ の混合ガスプラズマを用いてX線吸収体を異方性よく加工することができるようになったことを述べる。

### 7-3-2. ドライエッチング条件の最適化

エッチングに使用した装置は図7-8に示す様な、国際電気(株)製の平行平板型反応性イオンエッチング(RIE)装置を改造したものである。異方性の高いパターン形状を得るためには、方向性の高いイオンを基板に照射することが望ましい。このため補助ポンプとしてターボ分子ポンプにより高真空(1 Pa程度)に排気し、イオンの平均自由行程を長くして、イオンの方向性を良くした。また高真空領域での放電を維持するために、基板近傍に永久磁石を用いた磁場を形成し、有磁場ドライエッチング装置としている。基板電極温度は水冷チラーによって $10^{\circ}C$ に保持されている。

エッチングサンプルの構造は、シリコン基板上に厚さ $0.5\mu m$ のW-Ti吸収体を形成し、その上に $0.5\mu m$ 厚さのEBレジストパターンを作製したものを用いた。EBレジストは前節

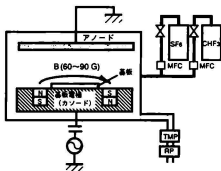


図7-8. 有磁場ドライエッチング装置

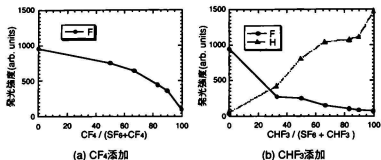


図7-9.  $SF_6$ ガスを主成分とする混合ガスの発光スペクトル

でも使用したZEP520であり、パターン形成は可変成膜E B描画装置JBX-6AIII（日本電子製）を用いて行った。

異方性のエッチング形状を得るため、 $SF_6$ と $CHF_3$ の混合ガスをエッチングガスとして用いた。 $CHF_3$ ガスを導入したことにより期待される効果は2つ考えられる。1つには $CF_4$ ガスや $CHF_3$ ガス等の炭素化合物を反応ガスとして導入すると、 $(CF_3)_2$ 等のポリマーがドライエッチング中に堆積しWの表面のエッチングが妨げられる。イオンが入射している部分においては、このポリマーはイオンのスパッタリング効果によって除去されエッチングが進むが、イオンが直接入射しない側壁には保護膜として作用し、フラジカルによる側壁エッチングは生じないため異方性が高まるという効果である。2つめには、プラズマ中の等方性エッチャントであるフラジカルが、 $CHF_3$ ガスプラズマ中のH原子と反応して、WをエッチングしないHFを生じ、プラズマ中のフラジカルの量が減少するため<sup>14)</sup>異方性が高まるという効果である。

2つめの効果であるフラジカルの減少を確認するために、図7-9に示すように、 $SF_6$ 中に $CHF_3$ ガスおよび $CF_4$ ガスを加えたときのプラズマの発光を計測した。計測した発光波長は703nmのFの発光および656nmのHの発光である。 $CF_4$ ガスの $SF_6$ ガスへの添加量が増加するほど、フラジカルからの発光である703nmの発光はゆっくり減少する。一方 $CHF_3$ ガスの $SF_6$ ガスへの添加量が増加するほど、Hの発光が増加し、同時にフラジカルからの発光である703nmの発光は急激に減少する。すなわち $CHF_3$ ガスより解離したHがフラジカルを減少させる働きをしていると考えられる。

ドライエッチングの条件を表7-3にまとめた。 $CHF_3$ ガスの流量比率（= $CHF_3$ ガス流量/ $CHF_3$ ガス流量+ $SF_6$ ガス流量）は0%～66%まで、エッチング時の動作ガス圧力を20Pa～3Paまで変化させたときの、ドライエッチング後のW-Tiの形状を図7-10に示す。 $CHF_3$ ガスの流量比率が増加するほどパターンは側壁は垂直な形状となり、動作ガス圧力が低くなるほど、レジストマスク下のアンダーカットは減少する。 $CHF_3$ ガスの流量比率が66%、動作ガス圧が3Paの時はほぼ垂直な側壁形状が得られている。

図7-11にW-Tiのエッチング速度と、レジストに対する選択比（=W-Tiのエッチング速度/レジストのエッチング速度）を示す。(a)に示すように動作ガス圧力が低くなるほど、レジストのエッチング速度が急激に向上し、5Pa以下で、選択比は1程度となる。一方(b)に示すように $CHF_3$ ガスの流量比率を増加させる場合も選択比は低くなる。これは $CHF_3$ ガスの流量比率を増加させるとフラジカルが減少しW-Tiのエッチング速度が低下するためと考えられる。90%以上の $CHF_3$ ガスの流量比率において、W-Tiおよびレジストのエッチング速度が急激に低下するのは、エッチング中に側壁保護膜として作用する有機膜の堆積量が非常に大きくなってエッチングを阻害するためであると考えられる。



表7-3. W-Tiのドライエッチング条件

R.F. 出力	0.19 ~ 0.38 W/cm <sup>2</sup>
動作ガス圧力	0.6 ~ 10 Pa
SF <sub>6</sub> 流量	0 ~ 20 sccm
CHF <sub>3</sub> 流量	0 ~ 30 sccm
基板電極温度	10 °C

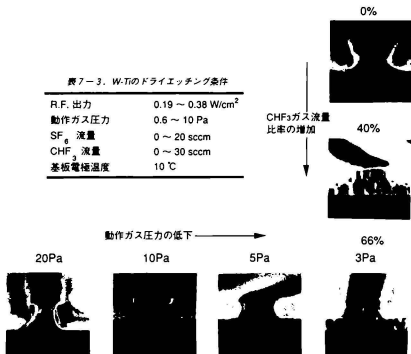


図7-10. ドライエッチング後のW-Tiの断面形状

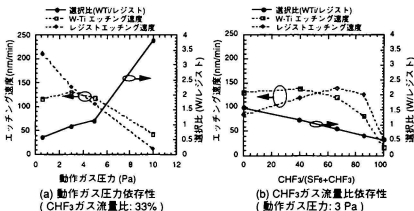


図7-11. W-Tiのエッチングレートと選択比

### 7-3-3. エッチングマスクおよびストッパ材料の選択

前項において、エッチングガスとして $\text{CHF}_3$ ガス流量比率が66%以上の $\text{SF}_6 + \text{CHF}_3$ ガスで、3Pa以下の動作ガス圧力でエッチングすると、W-Tiの異方性エッチングが可能となることがわかったが、レジストに対する選択比は1以下となり実用的でなくなる。また従来W-Tiのドライエッチング時に下地基板がエッチングされることを防止するために $\text{SiO}_2$ 薄膜を下地基板上に形成し、エッチングストッパとして使用してきたが、 $\text{SiO}_2$ は $\text{SF}_6 + \text{CHF}_3$ ガスでエッチングされてしまうという問題がある。そこでエッチングマスク材料およびエッチングストッパ材料としてE Bレジストおよび $\text{SiO}_2$ 以外の材料を検討した。

マスク材料及びストッパ材料は $\text{SF}_6$ 、 $\text{CHF}_3$ ガスによってエッチングされないことが第1条件である。その他、マスク材料に対しては、W-Tiをエッチングしないガスで、レジストをマスクとしてエッチングできることが必要である。ストッパ材料に対しては、可視光に対して透過性がよいことが必要である。これは完成したX線マスクを実際に使用する際には、X線吸収パターンと下地基板とを可視光を用いて光学アライメントする必要があるためである。

このような材料の候補として、マスク材料としてはTi、Ni、Cr、ストッパ材料として $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 、ITO（酸化インジウムスズ）を選択した。これらの材料を用いた薄膜をスパッタリング法により形成し $\text{SF}_6 + \text{CHF}_3$ ガスプラズマに対するエッチング速度を測定したものを図7-12に示す。エッチング条件はW-Tiの異方性エッチングが可能な、 $\text{CHF}_3$ ガス流量比率が66%、動作ガス圧力3Paである。この結果より、Cr、ITOはW-Tiのエッチングに対して30倍以上の選択比が得られることがわかる。

エッチングマスクとしては、Crが最適である。Crは $\text{Cl}_2 + \text{O}_2$ ガス中でドライエッチングが可能であり、この際下地となるW-Tiはエッチングされない。W、Crの何種類かの弗化物及び塩化物の蒸気圧及び融点を表7-4に示す。Crは $\text{CrO}_2\text{Cl}_2$ として $\text{Cl}_2 + \text{O}_2$ ガス中でドライエッチングされるが、Wは塩化物としてエッチングされにくく、またWは弗化物として $\text{SF}_6 + \text{CHF}_3$ ガス中でエッチングされるが、Crは弗化物としてエッチングされにくいことが理解できる。またCrはCr専用エッチング液（和光純薬製T W液：硝酸第2セリウムアンモンと過塩素酸の混合液）によってウエットエッチングができ、Wはエッチングされないため選択的なウエットエッチングも可能である。

エッチングストッパとしては、可視光に対して透明なITOが良いと考えられる。メンブレン材料であるSiCの両面に100nm厚さのITOを塗布した場合のメンブレンの光透過率を図7-13に示す。SiC上にITOを塗布したことにより、メンブレンの透過率は上昇している。これはITOの屈折率が2.0であ

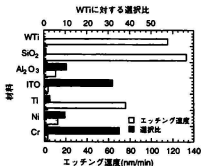


図7-12. 各種材料のエッチング速度と選択比

表7-4. W, Crの弗化物及び塩化物の蒸気圧及び融点

		蒸気圧が1mmTorrになる ときの温度	融点
Cr	$\text{CrO}_2\text{Cl}_2$	-18.4°C	-96.5°C
	$\text{CrF}_2$		1100°C
	$\text{CrF}_3$		>1000°C
W	WFe	-71.4°C	-0.5°C
	$\text{WCl}_4$		275°C

り屈折率が2.7のSiCに対しては、表面反射防止膜として働くためである。この結果より、X線マスクで光学アライメントを行なう観点からは、ITOは光学特性を良くする作用があることがわかる。またITOは透明導電膜としてよく知られた材料であり、従来SiO<sub>2</sub>をエッチングストッパとして用いたX線マスクを、走査型電子顕微鏡を用いて検査するときに帯電により観察が困難となっていた問題も同時に解決できる。

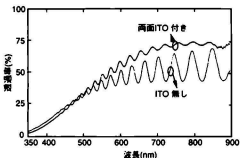


図7-13. ITOを塗布したメンブレンの光透過率特性

#### 7-3-4. CrエッチングマスクおよびITOストッパを用いたパターン形成

図7-14にエッチングマスクとしてCr、ストッパとしてITOを用いて、X線吸収体であるW-Tiを加工するときのプロセスの流れを示す。Cr、W-Ti、ITOの厚みは各々50、650、100nm、最上層のEBレジストの厚みは300nmである。マスクとしたCrはEB露光により作製したEBレジストをマスクとしてエッチングにより作製する。本エッチングはCl<sub>2</sub>+O<sub>2</sub>プラズマでドライエッチングした方が高いパターン寸法精度が得られるが、今回は装置上の制約からウエットエッチングで形成した。ウエットエッチングに用いたエッチング液は前述のTW液である。

形成したCrをマスクとしてSF<sub>6</sub>+CHF<sub>3</sub>ガス中でドライエッチングしたときのW-Tiの断面形状を、図7-15に示す。エッチング時の動作ガス圧力は1 Pa、CHF<sub>3</sub>ガス流量比率は(a)が66%(b)が90%である。Crをマスクパターンとしてエッチングを行なった場合に垂直なW-Tiのエッチング形状を得るためには、90%のCHF<sub>3</sub>ガス流量比率が必要であった。これはエッチングのマスクの材料としてEBレジストの様に有機高分子を用いた場合と、Crの様な無機物を用いた場合とでは、ドライエッチング中の側壁保護膜の形成のされ易さが異なるためと考えられる。エッチングストッパとして用いたITOは、全くエッチングされていない。また、0.35 μmライン&スペースパターン幅にばらつきが生じているが、これはCrのウエットエッチングの際のばらつきに起因するもので、CrのエッチングをCl<sub>2</sub>+O<sub>2</sub>プラズマを用いてドライエッチングすることによりこのばらつきはなくなると考えられる。

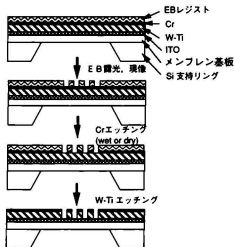


図7-14. W-Tiエッチング時のプロセスの流れ



(a)  $\text{CHF}_3$ ガス流量比率：66%  
エッチング時間：250秒



(b)  $\text{CHF}_3$ ガス流量比率：90%  
エッチング時間：500秒

0.5  $\mu\text{m}$

図7-15. 新プロセスでエッチングしたW-Tiのエッチング形状

#### 7-4. 結言

高精度X線マスクを作製する際の問題点として、重金属基板上のEBリングラフィーによるレジストパターン形成、X線吸収体のドライエッチングについて検討を行なった結果以下の知見が得られた。

① X線吸収体として用いるW-Tiのような重金属基板上に加速電圧20kVの電子ビームで描画を行なう際には、単層レジストでは近接効果が大きく十分なプロセス裕度をもって0.3  $\mu\text{m}$ 以下のパターンを描画できない。3層レジストプロセスを用いることにより近接効果を低減することができるが、完全に下地重金属基板の影響をなくすためには、2.0  $\mu\text{m}$ 以上の下層レジスト膜厚が必要である。3層レジストプロセスを用いて、改良逐次計算法による近接効果補正を行なうことにより、最小パターン寸法0.25  $\mu\text{m}$ のレジストパターン形成が可能であることがわかった。

② X線吸収体であるW-Tiの異方性ドライエッチングは、 $\text{SF}_6+\text{CHF}_3$ ガスを用いて、有磁場ドライエッチング装置を用いて1~3 Pa程度の動作真空度で行なうことにより実現できるが、レジストに対する選択比は低いという問題点がある。W-Tiエッチング時のレジストに対する選択比の低さを補うため、新たにパターン転写用のマスクおよび基板エッチング防止材料を検討した結果、マスクとしてCr、エッチングストップ防止材料としてITOを用いることが効果的であることがわかった。

## 第7章の参考文献

- 1) G.E.Georgiou, C.A.Jankoski, and T.A.Polumbo: "DC electroplating of sub-micron gold patterns on x-ray Masks", Proc. SPIE, 471 (1984) p.96.
- 2) M.Sekimoto, A.Ozawa, T.Ohkubo, and H.Yoshihara: "A High Contrast Submicron X-ray Mask with Ta Absorber Patterns", Extended Abstracts of the 16th Conference of Solid State Devices and Materials, Kobe (1984) p.23.
- 3) N.Yoshioka, S.Takeuchi, H.Morimoto, and Y.Watakabe: "Low distortion x-ray mask with W-Ti absorber", Proc. SPIE, 923 (1988) p.1.
- 4) N.Yoshioka, N.Ishio, N.Fujiwara, T.Eimori, Y.Watakabe, K.Kodama, T.Miyachi, and H.Izawa: "Fabrication of 1-Mbit DRAMs by using x-ray lithography", Proc. SPIE, 1089 (1989) p. 210.
- 5) H.Yabe, K.Marumoto, S.Aya, N.Yoshioka, T.Fujino, Y.Watakabe, and Y.Matsui: "Sputtered W-Ti Film for X-Ray Mask Absorber", Jpn J. Appl. Phys. 31 (1992) 4210.
- 6) S.Kuniyoshi, A.Kishimoto, T.Ogawa, T.Soga, and T.Kimura: "Novel process for fabricating low distortion x-ray masks of submicron gold patterns", Proc. SPIE, 923 (1988) p.188.
- 7) F.Murai, Y.Nakayama, I.Sakama, T.Kaga, Y.Nakagome, Y.Kawamoto, and S.Okazaki: "Electron Beam Direct Writing Technology for 64-Mb DRAM LSIs", Jpn. J. Appl. Phys. 29 (1990) 2590.
- 8) M.G.Rosenfield, S.A.Rishton, D.P.Kern, D.E.Seeger, and C.A.Whiting: "A study of proximity effects at high electron-beam voltages for x-ray mask fabrication I. Additive mask processes", J. Vac. Sci. Technol. B8(6) (1990) 1763.
- 9) K.Moriizumi, S.Takeuchi, T.Fujino, S.Aoyama, M.Yoneda, H.Morimoto, and Y.Watakabe: "Electron Beam Direct Writing Technologies for 0.3- $\mu$ m ULSI Devices", Jpn. J. Appl. Phys. 29 (1990) 2584.
- 10) T.Fujino, M.Hashimoto, N.Yoshioka, K.Moriizumi, T.Satou, H.Morimoto, and Y.Watakabe: "Fabrication of 0.25- $\mu$ m Patterns on a Membrane Substrate-Based X-Ray Absorber", Jpn. J. Appl. Phys. 30 (1991) 3058.
- 11) S.Tachi, K.Tsujimoto, S.Arai, and T.Kure: "Low-temperature dry etching", J. Vac. Sci. Technol. A9 (1991) 796.
- 12) M.Nakaishi, M.Yamada, and M.Nakamura: "Backside Helium Cooling of X-ray Masks in Reactive Ion Etching Processes", Proc. 1989 Int. Symp. Microprocess Conf.(Publ. Office, Jpn. J. Appl. Phys., Tokyo, 1990) JJAP Series 3, p.99.
- 13) A.M.Haghiri-Gosnet, C.H.Malek, F.Rousseaux, F.R.Ladan, C.Mayeux, F.Carcenac, and H.Launois: "A Low Stress Stable W Sputtered Absorber Technology for X-Ray Masks", Proc. 1989 Int. Symp. Microprocess Conf.(Publ. Office, Jpn. J. Appl. Phys., Tokyo, 1990) JJAP Series 3, p.89.
- 14) B.N.Chapman: "Glow Discharge Processes: Sputtering and Plasma Etching" (John Wiley & Sons, Inc., New York, 1980).



## 第8章 結論

本論文は、電子ビーム（E B）リソグラフィーを用いた微細パターン形成の要素技術と、電子ビームウエハ直接描画（E B直接描画）技術およびX線リソグラフィー技術への応用に関して研究を行ってきた成果をまとめたものである。本章では、上記内容に関する研究成果を総括し、今後に残された課題について述べる。

以下、本研究で得られた主な結論を列挙する。

### （1）E Bリソグラフィーシミュレーションの研究（第2章）

原子核との弾性散乱モデルに、遠藤ラザフォード型電子散乱角度分布式を、レジスト中でのエネルギー損失計算モデルにベータの式を用いて、電子ビーム散乱軌道およびレジスト中の蓄積エネルギー分布をシミュレーションにより求めることができた。本モデルの適用にあたり、基板が多層構造である場合の境界面処理、入射電子ビームのばけの考慮を行なって、精度の高いシミュレーションを行なった。

また、レジスト中に蓄積されたエネルギーとレジストの溶解速度を、レジスト感度曲線を用いて関連づけることにより、E Bリソグラフィーにより形成したレジスト断面形状を予測できるシミュレータを開発した。シミュレーション結果と、実験結果は非常によく一致しており、上記のモデルを使用した計算機シミュレータがE Bリソグラフィーシミュレーションを行なう上で十分な精度を持つことを確認した。

### （2）E B描画装置がレジストパターン精度に及ぼす精度の検討（第3章）

可変成形E B描画装置において、最も特徴的で重要な部分は可変成形ビーム発生部であり、この部分における調整理論を検討した。可変成形ビームの調整は非常に繊細であるため、 $0.25\mu\text{m}$ 以下の微細パターンを安定に形成するために、微細パターンにおける成形ビームを最大ビーム寸法の1/2ずつずらして描画していく2重ずらし描画手法を考案し、効果が得られることを確認した。

E B描画装置の加速電圧およびビームばけが、レジストパターン形状および寸法精度に及ぼす影響をシミュレーションにより検討し、 $0.25\mu\text{m}$ のパターンを余裕をもって解像するためには、 $0.05\mu\text{m}$ 以下のビームばけと50kVの加速電圧が必要であることを示した。

### （3）高感度高解像E Bレジストの研究（第4章）

E B直接描画において描画処理能力を向上させるためには、高感度レジストが必要である。従来のE Bレジストでは、高感度を求めると解像度が低下する現象があった。近年開発された化学増幅型レジストは高感度と高解像度を両立できるレジストであるが、実デバイスに適用するためには多くの問題点がある。化学増幅レジストの反応機構をまとめ、3種類の化学増幅型レジストを評価、開発した結果を示した。

市販の化学増幅型ネガレジストSAL601を評価した結果、加速電圧30kVのE B描画装置で、露光量変動を±8%以下、PEB温度を設定値の±1℃以内に制御し、E B露光後12時間以内にPEB処理を行な

うことにより $0.2\mu\text{m}$ ライン&スペース(L&S)パターンを解像できることがわかった。しかし、実使用に当たってはEB露光からPEBまでの放置時間安定性、塩基性基板上でのパターン形状の悪化などの問題点を残している。

部分 $t$ -BOC化ポリビニルフェノールを主成分とする化学増幅型ポジレジストMELKERを新しく開発した。従来研究されている化学増幅型ポジレジストと同様、EB露光からPEBまでの放置時間が長くなると表面酸溶化層が発生する問題があったが、酸性表面コート膜をレジスト上に後布する新しいプロセスを開発したことにより、表面酸溶化層の発生を抑制することができた。これにより $0.14\mu\text{m}$ L&Sパターンを解像することができ、かつEB露光後PEBまでの30時間以上の放置時間安定性が得られた。酸性表面コート膜はレジスト表面保護、酸溶化層除去の2種類の効果を持つことを確認した。

化学増幅反応を用いた表面シリル化ドライ現像ポジ型プロセスSIMPLEを新しく考案し、本プロセスでパターン形成が可能であることがわかった。EB未露光部に形成されるシリル化層の厚みはシリル化時間に比例して増加する。また、EB露光部のシリル化層の厚みは露光量が増加するとともに減少する。これらの現象を説明するシリル化のモデルを考案し、反応のシミュレーションを行なった結果、実験結果と良い一致が得られた。

#### (4) EBデータ変換における高速近接効果補正システムの研究(第5章)

入射した電子による蓄積エネルギー分布をあらわすEID関数のパラメータを、モンテカルロシミュレーションにより正確に求める手法を考案した。これを用いて、入射電子ビームのエネルギーおよび基板材質と構造を変化させたときのEID関数パラメータを求めた。

EID関数を用いて、蓄積エネルギー分布を計算することにより、近接効果現象を説明することができる。これを利用して、EID関数パラメータが変化したときの近接効果に与える影響を明らかにした。

パターンごとに最適な露光量を与える手法による近接効果補正手法を検討した。完全に理想的な蓄積エネルギー分布を得られる露光量分布を数学的に求めると(厳密解)その解は振動したり、負の露光量を持つため実際に露光するのは不可能である。また、形成したいパターンの反転パターンを後方散乱径程度のぼかしたビームによって露光する手法(ゴースト法)は、厳密解に近い蓄積エネルギー分布が得られるが、本来EB露光すべきでない領域に露光するため、プロセス裕度が低下する問題がある。

露光部分の蓄積エネルギー分布だけに注目し、これを目的値に近づけるようにパターンごとの露光量を計算することにより、実用的な近接効果補正ができる(逐次計算法)。逐次計算法は一般には非常に計算時間が多くなるが、パターンと非パターン部分の境界におけるサンプル点の蓄積エネルギーの平均値を一定にするような露光量決定アルゴリズムを採用し、EID関数のテーブル化、参照図形のデータベース化、データ変換時のフォーマットの階層化、複数の計算機による並列処理を行なうことにより、実用的な時間でLSIパターンの近接効果補正が可能となった。本近接効果補正システムを用いて $0.24\mu\text{m}$ ルールのLSIを描画し十分な補正精度があることを確認した。

#### (5) EB直接描画への応用研究(第6章)

光リソグラフィより高い解像性が得られるEB直接描画技術の特徴を生かして、次世代デバイスの先行開発や次世代製造プロセスの先行開発に使用した。

次世代デバイスへの応用例として、 $0.15\mu\text{m}$ ゲート長トランジスタの試作を行なった。第2章で評価した2重ざらし描画手法、第3章で評価した化学増幅型ネガレジストSAL601、第4章で開発した近接効果補正システムを適用することにより、 $0.12\mu\text{m}$ から $1.0\mu\text{m}$ までのトランジスタゲートパターンを精度



よく形成でき、電気的特性を評価することができた。

次世代製造プロセスへの応用例として、 $0.3\mu\text{m}$ ホールパターンの試作を行なった。従来の3層レジストプロセスに変えて、Wをエッチングマスクとする、新しい「BLADEプロセス」を用いたことにより、アライメント精度が向上しただけでなく、パターン形成を容易に行なうことができた。またパターン線幅細小処理と近接効果補正を用いたことにより、 $0.3\mu\text{m}$ から $0.9\mu\text{m}$ までのホールパターンを設計値どおりに作製できた。電気的特性を評価した結果、 $0.3\mu\text{m}$ の接続穴（スルーホール）を有する配線テストパターンにおいて高い歩留りが得られ、本プロセスが実用的であることがわかった。

## (6) X線露光用マスク作製への応用研究（第7章）

高精度X線マスクを作製する際の問題点として、重金屬基板上のEBリソグラフィ、X線吸収体のドライエッチングについて研究を行なった。

X線吸収体のような重金屬基板上に、加速電圧 $20\text{kV}$ のEB描画装置で単層レジストを用いてレジストパターン形成を行なう際には、近接効果が大きい十分なプロセス裕度をもって $0.3\mu\text{m}$ 以下のパターンを描画できない。3層レジストプロセスを用いることにより近接効果を低減することができるが、完全に下地重金屬基板の影響をなくすためには、 $1.5\sim 2.0\mu\text{m}$ 以上の下層レジスト膜厚が必要である。膜厚 $1.5\mu\text{m}$ の下層レジストを用いてさらに近接効果補正を適用することにより、最小寸法 $0.25\mu\text{m}$ のレジストパターン形成が可能となった。

X線吸収体であるW-Tiの異方性ドライエッチングは、 $\text{SF}_6+\text{CHF}_3$ ガスを用いて、有磁場で $1\sim 3\text{Pa}$ 程度の動作ガス圧力で行なうことにより実現できるが、レジストに対する選択比は低く吸収体膜厚が厚くなると加工できないという問題点があった。W-Ti基板上にCr、基板下にITOを形成し、それぞれパターンエッチング時のマスクおよび基板エッチング防止材料として使用することによりW-Tiの良好なパターン形成が行なえることを確認した。

本研究で得られた研究成果の主たるものは以上の通りである。まとめると、次世代の半導体リソグラフィに必要な線幅 $0.25\mu\text{m}$ 以下のパターン形成には、高精度なEBリソグラフィ技術が必要であり、そのための、EB描画装置、EBレジスト、近接効果補正などの要素技術を確認した。また、これらの技術を駆使することにより、EB直接描画による最先端デバイスの試作、高精度X線マスクの試作などの応用用途に適用することができた。

現在、光リソグラフィの解像限界にともなう微細パターン形成の限界を打破する手段として、EB直接描画技術とX線露光技術の実用化研究が、本論文中に述べた技術を基礎として精力的に進められている。EB直接描画は描画処理能力が低いことを除けば、ほぼ技術的な問題は解決されていると考えてよい。たとえば本論文中には述べなかった問題点として、帯電の問題や、高精度なアライメントの問題、入射した電子ビームの熱によるレジストの熱変成（レジストヒーティング）の問題がある。帯電の問題は、シリコン酸化膜のような絶縁膜上にEB描画を行なう場合、入射した電子の電荷によって絶縁膜が帯電し、入射される電子の軌道が曲げられ描画パターンが歪むという現象であるが、導電性薄膜をレジスト上に塗布することにより解決できることが判明している<sup>1)</sup>。アライメント問題に関しても、EB描画装置に専用のデジタル信号処理LSIを組み込み、自己相関法による高精度アライメントが実用化されている<sup>2)</sup>。また、レジストヒーティングの問題に対しては、レジストの高感度化とそれともなう可変成形EB描画装置の電流密度の減少によって問題とはならなくなってきた<sup>3)</sup>。残る描画処理能

力の低さという問題点も、第6章で述べた部分一括転写機能を持つ高速EB描画装置と、高感度レジストが実用化されれば改善され、光リソグラフィーの1/2程度の処理能力は達成できるであろう。

X線露光技術に対しては、EB直接描画に比べて残された課題は多く、特にX線マスクの高精度化に対する問題が多く残されている。第7章においてはX線吸収体上のレジストパターン形成と、吸収体のエッチングというパターンの短寸法制御についてのみ議論したが、LSIを作製するためには何枚ものX線マスクのパターン位置を重ね合わせる必要、すなわち長寸法制御が必要である。X線マスクの基板は膜厚 $2\mu\text{m}$ 程度の $\text{SiN}$ や $\text{SiC}$ により形成されているため、高い長寸法精度を得るためには薄膜の応力を非常に精密に制御する必要がある。この実現は困難である。また、大規模LSIを動作させるためには、マスク上に1つの欠陥も許されない。このためのX線マスクの欠陥検査、修正、洗浄も非常に難しい課題である。このほか、X線マスクに強いX線が連続的に照射された際に生じるマスク材料の損傷や、それにとまらぬパターン精度の劣化などが指摘されており、これらの問題に対する検討も今後必要である。

## 第 8 章の参考文献

- 1) K.Moriizumi, S.Takeuchi, T.Fujino, S.Aoyama, M.Yoneda, H.Morimoto, and Y.Watakabe: "Electron Beam Direct Writing Technologies for 0.3- $\mu\text{m}$  LSI Devices", Jpn. J. Appl. Phys. 29 (1990) 2584.
- 2) Y.Kojima, H.Mukai, Y.Urayama, K.Nakajima, and Aizaki: "Improved Registration Accuracy in EB Direct Writing Lithography", Digest of Papers MicroProcess '93 (1993) p.166.
- 3) K.Nakajima, T.Honda, and H.Matsumoto: "New Compensation method for avoiding proximity resist heating in variably shaped electron beam lithography", J. Vac. Sci. Technol. B8 (1990) 1437.



# 付録

## (1) 開口数の定義

レンズの能力は、図付-1に示すようにレンズの一番外側に入射した光線がどの程度急な角度で屈折されることができるかに依存する。図において  $r$  をレンズの半径、焦点距離を  $f$  としたとき、角度  $\theta_{\text{max}}$  の  $\sin$  をとった値

$$\text{N.A.} = \sin \theta_{\text{max}} \quad \text{---(付-1)}$$

を開口数と呼び、レンズの集光能力や結像の際の解像限界を表わすパラメータとして使用されている。

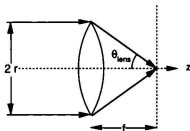


図 付-1. 開口数の定義

## (2) ビームばけの定義

本文中で使用したビームばけは電子ビームが細く絞られそのビーム強度分布  $I$  が次式のようなガウス分布であるととしたときのもので定義している。

$$I = \exp\left(-\frac{x^2}{\delta^2}\right) \quad \text{---(付-2)}$$

この他慣用的に使用されているビームばけとしては、ガウス分布の半値幅  $\delta_{\text{half}}$ 、可変成形ビームの場合にはビームの立上り部分において最大強度の10~90%まで立上るのに必要な幅  $\delta_{10-90}$  が使用されることが多い。幅  $2\sigma$  の可変成形ビームの強度分布  $I_{\text{vb}}$  は次式の様にガウスビームの積分形で表される。

$$I_{\text{vb}} = \frac{1}{\sqrt{\pi}} \int_{-\infty}^{+\infty} \exp\left(-\frac{t^2}{\delta^2}\right) dt = \frac{1}{2} \left( \text{erf}\left(\frac{x+\alpha}{\delta}\right) - \text{erf}\left(\frac{x-\alpha}{\delta}\right) \right) \quad \text{---(付-3)}$$

但し  $\text{erf}$  は誤差関数である。標準偏差が  $0.1 \mu\text{m}$  のガウスビームと、標準偏差  $0.1 \mu\text{m}$ 、ビーム幅  $0.5 \mu\text{m}$  の可変成形ビームを図付-2に示す。このとき  $\delta$ 、 $\delta_{\text{half}}$ 、 $\delta_{10-90}$  の関係は次式で表される。

$$\delta : \delta_{\text{half}} : \delta_{10-90} = 1 : 1.67 : 1.91 \quad \text{---(付-4)}$$

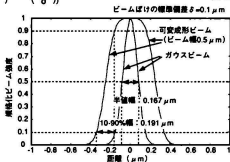


図 付-2. ビームばけの定義



# 謝辞

本論文をまとめるにあたり、終始懇切な御指導と御鞭撻を賜った京都大学工学部教授 石川順三博士に心より感謝いたします。

また、本論文の作成にあたり、御懇篤なる御検討と御教示を賜った京都大学工学部教授 佐々木昭夫博士、同教授 田丸啓吉博士に厚く御礼申し上げます。

本研究遂行にあたって御指導と御鞭撻を賜わり、本論文作成の機会を与えていただくとともに終始激励いただいた三菱電機株式会社 ULSI 開発研究所長 小宮啓義博士、同 ULSI プロセス開発第四部部长 坪内夏朗博士に心から感謝いたします。

また本研究の遂行および論文の作成にあたり数々の御教示と有益な討論をいただきました三菱電機株式会社半導体業務部参事 渡壁弥一郎博士、ULSI 開発研究所 ULSI プロセス開発第四部第 4 グループマネージャー 加藤高秋博士、北伊丹製作所プロセス技術部マスク技術課課長 森本博明博士に厚く御礼申し上げます。

研究および実験の遂行にあたって、さまざまな御協力と御討論をいただきました、三菱電機株式会社 ULSI 開発研究所 ULSI プロセス開発第四部第 4 グループ 中尾修治氏、北伊丹製作所プロセス技術部マスク技術課 吉岡信行博士、竹内晋氏、楠瀬治彦氏、細野邦博氏、同所 CAD 技術部メモリ CAD 課 森泉幸一氏、半導体基礎研究所研究第 1 部第 1 グループ 松井安次博士、丸本健二氏、横淳氏、矢部秀樹博士に深く感謝いたします。特に第 5 章の EB データ変換システム技術では森泉幸一氏に、第 7 章の X 線マスクのエッチング技術に関しては吉岡信行博士にご指導をいただきました。ここに厚くお礼申し上げます。

実験の遂行に当たって御協力いただきました、三菱電機株式会社 ULSI 開発研究所 ULSI プロセス開発第一部第 3 グループ 石井敏氏、ULSI プロセス開発第四部第 1 グループ 楠茂氏、清水悟氏、第 4 グループ 前田容志氏、北伊丹製作所 CAD 技術部メモリ CAD 課 上山欣也氏、半導体基礎研究所 松葉素子氏（現 株式会社メイテック）生産技術センター開発試作課 佐々木圭氏に深く感謝いたします。

電子ビーム用レジストのサンプルの供給に当たっては三菱電機株式会社材料デバイス研究所高分子技術部第 1 グループマネージャー 久保田繁博士、堀辺英夫氏、熊田輝彦氏、日本合成ゴム株式会社 川村真一氏、小柴清信氏、村田誠氏にご協力をいただきました。ここに深く感謝の意を表します。

末筆ながら、本研究の期間中、終始有益な討論と協力をいただいた三菱電機株式会社 ULSI 開発研究所、材料デバイス研究所、半導体基礎研究所の各位に心から感謝いたします。

## 研究業績目録

### [Full Papers]

- (1) K. Hosono, T. Fujino, S. Matsuda, K. Nagahama, Y. Sasaki, H. Morimoto, and Y. Wataabe: "Hybrid lithography of a focused ion beam and an electron beam for the fabrication of a GaAs field effect transistor with a mushroom gate", *J. Vac. Sci. Technol.* B6(6), Nov./Dec. (1988) 1828.
- (2) T. Fujino, S. Takeuchi, H. Morimoto, Y. Wataabe, H. Abe, M. Koshiba, M. Murata, and S. Kawamura: "The surface silylating process using chemical amplification resist for electron beam lithography", *J. Vac. Sci. Technol.* B8(6), Nov./Dec. (1990) 1808.
- (3) T. Fujino, H. Maeda, T. Kumada, K. Morizumi, S. Kubota, H. Kozuka, H. Morimoto, Y. Wataabe, and N. Tsubouchi: "Chemical amplification EB positive process free from surface insoluble layer", *J. Vac. Sci. Technol.* B11(6), Nov./Dec. (1993) 2773.
- (4) K. Morizumi, S. Takeuchi, T. Fujino, S. Aoyama, M. Yoneda, H. Morimoto, and Y. Wataabe: "Electron Beam Direct Writing Technologies for 0.3- $\mu$ m ULSI Devices", *Jpn. J. Appl. Phys.* 29 (1990) 2584.
- (5) T. Fujino, M. Hashimoto, N. Yoshioka, K. Morizumi, T. Satou, H. Morimoto, and Y. Wataabe: "Fabrication of 0.25- $\mu$ m Patterns on a Membrane Substrate-based X-ray Absorber", *Jpn. J. Appl. Phys.* 30 (1991) 3058.
- (6) T. Fujino, A. Ishii, K. Kawai, M. Matsuba, S. Nakao, and Y. Wataabe, "Novel Electron Beam Direct Writing Technique for the Hole Pattern of Quarter Micron Devices", *Jpn. J. Appl. Phys.* 31 (1992) 4262.
- (7) N. Yoshioka, T. Fujino, H. Morimoto, Y. Wataabe, and H. Abe: "Novel process using x-ray lithography for T-shaped gate patterns", *J. Vac. Sci. Technol.* B6(6), Nov./Dec. (1990) 1535.
- (8) T. Fujino, K. Sasaki, K. Marumoto, H. Yabe, N. Yoshioka, and Y. Wataabe: "X-ray Mask Fabrication Process Using Cr Mask and ITO Stopper in the Dry Etching of W Absorber", *Jpn. J. Appl. Phys.* 31 (1992) 4086.
- (9) H. Yabe, K. Marumoto, S. Aya, N. Yoshioka, T. Fujino, and Y. Wataabe: "Spattered W-Ti Film for X-ray Mask Absorber", *Jpn. J. Appl. Phys.* 31 (1992) 4210.
- (10) T. Fujino, H. Maeda, K. Morizumi, T. Kato, and N. Tsubouchi: "Application of Proximity Effect Correction Using Pattern-Area-Density to Patterning on a Heavy Metal Substrate and the Cell-Projection Exposure", *Jpn. J. Appl. Phys.* (to be published)



- (1) 藤野 毅, 竹内晋, 楠瀬治彦, 森泉幸一, 青山哲, 渡豊弥一郎: "シミュレーションを活用したディープサブミクロン電子ビーム直接露光技術", 電子通信学会技術報告, SDM89-73 (1989) p.1.
- (2) K.Morizumi, S.Takeuchi, T.Fujiino, S.Aoyama, M.Yoneda, H.Morimoto, and Y.Watakabe: "Electron Beam Direct Writing for 0.3- $\mu\text{m}$  ULSI", Digest of Papers 1990 3rd MicroProcess Conference (1990) p.52.
- (3) 藤野 毅, 森本博明, 渡豊弥一郎, "化学増幅反応を用いた表面シリル化ドライ現像プロセス", 第1回粒子線の先進的応用技術に関するワークショップ (1990) p.215.
- (4) T.Fujiino, M.Hashimoto, N.Yoshioka, K.Morizumi, T.Satou, H.Morimoto, and Y.Watakabe: "Fabrication of 0.25- $\mu\text{m}$  pattern of X-ray absorber on membrane substrate", Digest of Papers 1991 4th MicroProcess Conference (1991) p.22.
- (5) 藤野 毅, 佐々木圭, 橋本素子, 古岡信行, 渡豊弥一郎, "WT i を吸収体とする X 線マスク作製方法", 第2回粒子線の先進的応用技術に関するワークショップ (1991) p.271.
- (6) T.Fujiino, A.Ishii, K.Kawai, M.Matsuba, S.Nakao, and Y.Watakabe, "Novel EB direct writing technique for the hole pattern of quarter micron devices", Digest of Papers 1992 5th MicroProcess Conference (1992) p.130.
- (7) 藤野 毅, 松葉素子, 渡豊弥一郎, "応用の立場から見た電子を用いた微細加工技術の現状と課題", 第3回粒子線の先進的応用技術に関するシンポジウム (1992) p.497.
- (8) K.Kamiyama, K.Morizumi, T.Fujiino, S.Takeuchi, and H.Morimoto: "Variable-Shaped Electron-Beam Exposure-Data Making System: Figure Fracturing Algorithm for improvement of CD accuracy on 5X reticles.", Proceedings of Photomask Japan (1994) p.96.
- (9) T.Fujiino, H.Maeda, K.Morizumi, and T.Kato: "Application of proximity effect correction to cell-projection method and heavy-metal-substrate.", Digest of Papers 1994 7th MicroProcess Conference (1994) p.190.
- (10) S.Aya, K.Morizumi, T.Fujiino, H.Minami, K.Kise, K.Kamiyama, H.Yabe, K.Marumoto, and Y.Matsui: "Proximity effect correction for x-ray mask fabrication.", Digest of Papers 1994 7th MicroProcess Conference (1994) p.184.
- (11) S.Shimizu, S.Kusunoki, T.Yamaguchi, T.Kuroi, T.Fujiino, H.Maeda, Y.Hirose, M.Inuishi, and N.Tsubouchi: "0.15 $\mu\text{m}$  CMOS Process for High performance and High Reliability.", Technical Digest of International Electron Devices Meeting. (1994) p.67.

[Meetings' Abstracts]

- (1) 藤野 毅, 竹内晋, 松田修一, 森泉幸一, 森本博明, 渡壁弥一郎, "電子ビームリソグラフィ—シミュレーションのEBR-9DRレジストへの応用", 第35回春季応用物理学関係連合講演会予稿集(1988)30p-H-6.
- (2) 藤野 毅, 竹内晋, 松田修一, 渡壁弥一郎, "電子ビームリソグラフィ—シミュレータ(ELIS)の開発(1)—EBR-9DRレジストの三層プロセスへの適用—", 第49回秋季応用物理学学会学術講演会予稿集(1988)6p-K-7.
- (3) 藤野 毅, 竹内晋, 楠瀬治彦, 森泉幸一, 森本博明, 渡壁弥一郎, "可変成形電子ビーム露光装置を用いた0.1~1.0 $\mu$ mトランジスタゲート形状の加工", 第50回秋季応用物理学学会学術講演会予稿集(1989)27p-K-6.
- (4) 青山哲, 藤野 毅, 竹内晋, 重富晃, 渡壁弥一郎, 電子ビームリソグラフィ—シミュレータ(ELIS)の開発(2)—SAL601-ER7レジストへの適用—", 第50回秋季応用物理学学会学術講演会予稿集(1989)27p-K-13.
- (5) 藤野 毅, 森泉幸一, 上山欣也, 楠瀬治彦, 竹内晋, 森本博明, 渡壁弥一郎, "近接効果補正アルゴリズムの検討", 第37回春季応用物理学関係連合講演会予稿集(1990)28a-ZE-2.
- (6) 森泉幸一, 藤野 毅, 上山欣也, 竹内晋, 森本博明, 渡壁弥一郎, "ULSIのための近接効果補正システム(1)", 第37回春季応用物理学関係連合講演会予稿集(1990)28a-ZE-3.
- (7) 楠瀬治彦, 藤野 毅, 吉岡信行, 森本博明, 渡壁弥一郎, "単結晶Siナイフエッジを用いた矩形電子ビームプロファイル測定", 第37回春季応用物理学関係連合講演会予稿集(1990)28p-ZE-10.
- (8) 橋本素子, 藤野 毅, 森泉幸一, 横洋, 吉岡信行, 松井安次, 渡壁弥一郎, "X線マスク基板上での近接効果補正", 第38回春季応用物理学関係連合講演会予稿集(1991)30p-ZC-14.
- (9) 藤野 毅, 吉岡信行, 橋本素子, 矢部英敏, 丸本健二, 松井安次, 渡壁弥一郎, "メンブレン状X線マスクのエッチング時の基板冷却", 第38回春季応用物理学関係連合講演会予稿集(1991)30p-ZC-15.
- (10) 森泉幸一, 藤野 毅, 上山欣也, 森本博明, 渡壁弥一郎, "ULSIのための近接効果補正システム(2)", 第38回春季応用物理学関係連合講演会予稿集(1991)30p-ZA-13.
- (11) 矢部英敏, 吉岡信行, 丸本健二, 藤野 毅, 松井安次, 渡壁弥一郎, "スパッタリング法で形成したW-TiX線マスク吸収体の特性", 第53回秋季応用物理学学会学術講演会予稿集(1992)9p-ZG-3.
- (12) 松本素子, 藤野 毅, 横洋, 上山欣也, 吉岡信行, 渡壁弥一郎, 松井安次, "X線マスク基板上での近接効果補正(2)", 第53回秋季応用物理学学会学術講演会予稿集(1992)17a-ZM-7.

- (13) 綾淳, 松葉素子, 丸本健二, 矢部秀敏, 藤野毅, 巳浪裕之, “X線マスク基板上のレジストパターンニング”, 第40回春季応用物理学関係連合講演会予稿集 (1993) 29a-L-1.
- (14) 前田容志, 藤野毅, 坪内夏朗, 渡邊弥一郎, 熊田輝彦, “酸性表面コート層を用いたポジ型化学増幅レジストプロセス”, 第40回春季応用物理学関係連合講演会予稿集 (1993) 30p-K-4.
- (15) 藤野毅, 森泉幸一, 上山欣也, 前田容志, 加藤高秋, “描画面積率を用いた近接効果補正の評価—部分一括転写法に対して—”, 第41回春季応用物理学関係連合講演会予稿集 (1994) 30p-MB-2.
- (16) 今長祐司, 藤野毅, 前田容志, 加藤高秋, “境界二重描画法によるフィールド接続精度の基礎検討”, 第41回春季応用物理学関係連合講演会予稿集 (1994) 30a-MB-5.

