

氏名	奥川俊二 おくがわしゅんじ
学位の種類	工学博士
学位記番号	論工博第734号
学位授与の日付	昭和49年11月25日
学位授与の要件	学位規則第5条第2項該当
学位論文題目	高速計算機のストリップ線路間誘導雑音に関する研究

論文調査委員 (主査) 教授 萩原 宏 教授 池上 淳一 教授 木嶋 昭

論文内容の要旨

最近の電子計算機の進歩発達は目覚ましいものがあり、その動作は著しく高速化された。論理素子として IC が用いられるようになり、実装密度も高くなるに伴って、配線に関しても種々の問題が生じて来た。その中で重要な問題の一つは論理布線間の誘導雑音である。誘導雑音は近接した線路間の結合によって生ずる雑音であり、動作の高速化、実装の高密度化のためには、その性質を明らかにし、使用する回路素子との関係から雑音余裕度を考慮して、論理布線の設計を行う必要がある。

本論文は多線条線路の理論を用いて誘導雑音の解析を行い、また、高速計算機の布線に使用されているストリップ線路に関する解析を行い、論理布線間の誘導雑音について検討した結果をまとめたものである。

第1章は序論で、計算機回路における雑音について述べ、その中でも誘導雑音が重要であることを述べている。

第2章においては多線条線路の一般理論をマクスウェルの方程式から出発して明らかにし、反射係数マトリクスによる多重反射の取扱い法、多線条指数線路の理論について述べ、伝送基本マトリクスを誘導している。

第3章では誘導雑音をまず結合が弱いと仮定して、すなわち、被誘導線が誘導線に及ぼす影響を無視して解析し、また、第2章で示した多線条線路の理論を適用する事によって、一般的な解析を行い、各種端子条件において実験した結果を示し、解析結果とよく一致する事を示している。更に、これらの理論による結果を総合して誘導雑音に関する実用的な等価回路を導いている。

第4章ではストリップ線路について解析している。ストリップ線路は計算機の論理布線としてのみならずマイクロ波回路などにおいても広く使用されているものであるが、ここでは論理布線として使用されているしゃへい型ストリップ線路、マイクロストリップ線路および埋め込まれたマイクロストリップ線路の三種を取り上げている。計算機ではプリント板が使われるが、多層プリント板の中間層ではしゃへい型ス

トリップ線路になり、表面層ではマイクロストリップ線路、またはその表面を誘電体で保護した埋め込まれたマイクロストリップ線路になるので、これらについての解析を行っている。

しゃへい型ストリップ線路は媒質が均質であるので解析は比較的容易であって、等角写像法によって解析した結果を示し、その設計法を与えている。

マイクロストリップ線路は最も広く用いられているものであるが、媒質が基板の誘電体層と空気の二重層から成るため、機械的構造は簡単であるが、電気的特性の解析は容易ではなく、ここではグリーン関数と積分方程式による解析法を用いている。すなわち、Silvester のグリーン関数と積分方程式による方法を結合ストリップ線路の場合に拡張することによって解析し、得られた式に基づいて数値計算を行い、導体の厚さ等の断面の寸法と基板の比誘電率の変化に対する特性インピーダンス、伝播定数、誘導雑音係数等の関係を実用上必要と思われる範囲で求め、実験結果との比較も行い、よく一致することを示している。なお、数値計算に当っては分割数を増せば結果の精度は良くなるが計算時間がかかるので、分割数を減らして精度の良い結果を得るための工夫をしている。すなわち、ストリップ導体の端に電荷が集まることに着目して端になる程細かく分割することによって、全体の分割数を増さずに精度の良い結果を得ている。

さらに、同様のグリーン関数と積分方程式による解法により、マイクロストリップ線路を機械的に保護するために誘電体層の中に埋め込んだいわゆる埋め込まれたマイクロストリップ線路についての解析を行い、その特性を明らかにしている。

第5章では、以上で得られた結果を実際の高速計算機回路の場合に適用し、誘導雑音の見地からの論理布線の設計について述べている。

まず、最近の計算機の高速論理回路として用いられている TTL および ECL 回路の入出力特性について考察し、雑音余裕度について検討を加えている。ついで、TTL および ECL 回路を実装した計算機の実際の論理布線間の誘導雑音について考察し、誘導雑音の見地から論理布線の線間距離の設計法について述べている。

第6章は結論であり、以上の研究結果をまとめたものである。

なお、付録として数値計算を行うために作成された FORTRAN によるプログラムが示されている。

論文審査の結果の要旨

最近のエレクトロニクス技術の進歩により計算機回路の動作速度は著しく高速化し、また論理素子としても高速の IC が用いられるようになった。これに伴い、論理回路の実装密度も高くなり、それらの間の配線に関しても種々の問題が生じてきた。その中で重要な問題の一つは論理布線における誘導雑音である。

本論文は計算機の動作を高速化し、高密度実装を行うに当って考慮しなければならない論理布線における誘導雑音の性質を明らかにし、使用する回路素子との関係から雑音余裕度を考慮して論理布線の線間距離を決定する方法を確立することを目的として、マクスウェルの方程式から出発して多線条線路の一般理論を導き、誘導雑音についての一般的な解析を行い、更に、計算機の論理布線として広く用いられている

三種のストリップ線路について解析し、実際の計算機の論理布線について検討した結果をまとめたものであって、得られた主な成果は次の通りである。

(1) 多線条線路の誘導雑音の解析

多線条線路の一般理論から出発して誘導雑音について解析を行い、各種端子条件において実験した結果と比較し、その一致を示している。また解析した結果を総合して誘導雑音に関する実用的な等価回路を導いている。

(2) ストリップ線路の解析

ストリップ線路は計算機の論理布線としてのみならず、マイクロ波回路などでも広く用いられているが、計算機に用いられているしゃへい型ストリップ線路、マイクロストリップ線路、埋め込まれたストリップ線路の三つをとり上げて解析している。さらに解析結果について数値計算を行い、導体の厚さ等の断面の寸法と基板の比誘電率の変化に対する特性インピーダンス、伝播定数、誘導雑音等の関係を求め、実用上有益な数多くの資料を得ている。なお、数値計算に当っては分割法を工夫して少ない分割数で精度よい結果を得ることに成功し、比較的短い計算時間で多くの結果を得ている。

(3) 論理布線の設計法

最近の計算機の高速論理回路として用いられている TTL および ECL 回路の入出力特性について考察し、雑音余裕度について検討を加え、前の解析で得られた結果を適用して実際の計算機の論理布線の誘導雑音について考察し、誘導雑音の見地から論理布線の線間距離の設計法を提案している。

以上要するに本論文は高速計算機の布線に用いられているストリップ線路を中心として線間誘導雑音についての理論的解析を行い、数値計算を行って得た結果をまとめたものであり、工学上、実際上寄与するところが少なくない。

よって、本論文は工学博士の学位論文として価値あるものと認めた。