

氏名	やま だ たか ひこ 山 田 喬 彦
学位の種類	工 学 博 士
学位記番号	論 工 博 第 2232 号
学位授与の日付	平 成 元 年 3 月 23 日
学位授与の要件	学 位 規 則 第 5 条 第 2 項 該 当
学位論文題目	デ ィ ジ タ ル 交 換 機 用 マ ル チ プ ロ セ ッ サ 制 御 方 式 に 関 す る 研 究

論文調査委員 (主 査)
教 授 池 上 文 夫 教 授 木 村 磐 根 教 授 長 尾 真

論 文 内 容 の 要 旨

本論文は、デジタル交換機の性能と経済性を高めるマルチプロセッサ構成の制御方式について、それに要求される諸条件を分析して望ましい構成法を提案し、その実現に対する諸問題を検討して解決の手法を与え、マルチプロセッサを用いたデジタル交換機的设计指針を総合的に明らかにしたもので、8章から成る。

第1章は序論であり、研究の背景および意義、ならびに本論文の内容の概要を述べている。

第2章は導入部であり、交換機制御方式の基本問題に加えて、デジタル交換機として新たに求められる条件を明らかにしている。すなわち、通信網の経済化には大容量交換機に適した高い処理能力をもつ制御方式が必要であるが、導入の初期段階での経済性とともな成熟期の要求にも耐える構成が必要であることを示している。

第3章では、交換処理の性質を分析し望ましいマルチプロセッサの構成について定量的に評価している。その結果、共通メモリで交換機のリソースを集中管理する共通メモリ集中管理、交換処理の中の信号処理と呼制御処理の機能を階層的に分散し各階層内で負荷を分散する機能/負荷分散併用方式、信号処理階層で信号方式対応に機能を分散する複合形の機能分散/負荷分散併用方式が望ましいことを結論している。

第4章では、マルチプロセッサの設計技法と実際の設計事例および評価について述べている。実際のシステムとして実現する設計技法を論じ、シングルプロセッサとの機種の間通化を行ない、シングルプロセッサの簡明性を導入できる制御システムの階層構成を示している。また新たに32ビットカスタムVLSIを開発してチップ内回路の修正を不要とする設計技法を考察し、これを実用化している。これらの結果、本マルチプロセッサは、デジタル交換機における処理ステップの増大を見込んでも、従来の交換機の約6倍の性能向上を達成している。

第5章では、以上の性能向上と効率化の実現に対する高信頼構成と耐故障処理の基本的考え方として、規模別に不稼働率を規定する方法を提示している。規模別不稼働率は大規模な交換機ほど高信頼性を要求するもので、一般に大規模ほど低信頼となるハードウェア条件と反する。この矛盾の解決法として、一部

の故障が他に影響を及ぼさず全体では大規模でも高信頼となるマルチプロセッサ制御方式を考察し、交換機に適したフェイルソフトの考え方と実現手法を明らかにしている。また制御システムの構成をモデル化し、従来のシングルプロセッサ方式と比較評価してより高い信頼性を得ることを示している。

第6章では、マルチプロセッサに故障が生じた時の故障回復手法について述べている。複雑な構成のマルチプロセッサの確実な故障回復のために、単一プロセッサ内の故障処理、全体を統括するマスタプロセッサによる全体指導、アスタプロセッサの故障に対する緊急制御、サービス実行を監視する外部監視の4階層構成などの手法を与え、また故障回復に伴うサービス中断を従来のシングルプロセッサ方式よりも少ない時間で完了することを示している。

第7章では、今後の交換機制御方式の研究の方向について論じている。技術面では分散化と高集積技術の活用が鍵となる。サービス面では高速通信サービスの普及が必要であり、小規模な通信ノードを網的に分散させる方式の有効性を示している。またノードの実現にはオンチップシステム化の検討が必要であり、そのためのシステムシミュレーション技法を提案している。

第8章は結論であり、本論文の研究結果をまとめるとともに、今後の問題を要約して述べている。

論文審査の結果の要旨

デジタル通信網におけるデジタル交換機は大容量で高い性能と経済性が要求され、その制御はマルチプロセッサの利用が望ましい。しかし実時間システムである交換機では通常の情報処理と異なり、マルチプロセッサ全体で一元的に制御するため性能の向上が難しく、また24時間連続運転に対する高い信頼性の確保と故障処理、さらに既存網のみならず将来の高度な通信への対応性の要求も問題を困難にする。これらの理由から、この目的のマルチプロセッサの設計指針が確立されていなかった。

本論文はこれらの諸問題に対してマルチプロセッサの構成を解析的に考察し、新しい設計概念と実現手法を提案して設計と実現における一つの体系的な考え方を確立したものであって、その主な成果は次の通りである。

1. マルチプロセッサの交換処理機能すなわち信号処理と呼制御処理の機能について解析し、処理能力と効率を定量的に評価する手法を導き、共通メモリによる集中管理、処理機能を階層的に分散し各階層内で負荷を分散する機能/負荷の分散併用、信号方程式に対応した機能分散を用いたマルチプロセッサが効率的に望ましい構成であることを明らかにした。

2. ONE-MACHINE 概念にもとづく設計理念により、マルチプロセッサ制御系の階層構成化を図り、各階層間インターフェースをシングル/マルチプロセッサ間で共通とし、各階層での構成要素のモジュール化を行って簡明なソフトウェアの構造を可能とした。この結果、大規模領域においてもシングルプロセッサの単純な機能構成を実現した。

3. VLSI 技術の初期に32ビットカスタム VLSI プロセッサを実現する各種技術を世界に先駆けて開発した。特にハードウェアシミュレータで実際の交換動作を実行してデバッグする方法や、既存プロセッサのバグ発生データの分析による無バグ化手法などの技術を考案し、チップ上の回路の修正を不要とする設計技術法により信頼性の高い VLSI プロセッサを実用に向けた。

4. デジタル交換機制御系の巨大システムにおける高信頼性を確保するために、一部のプロセッサの故障により全システムが不稼働となるのを防止するフェイルソフトの実現手法を明らかにした。またマルチプロセッサの故障回復を階層化することにより、信頼性および故障回復に伴なう中断時間が二重予備をもつシングルプロセッサ制御方式に勝ることを示した。

5. 将来の公衆通信網の新しい技術として、小規模ノードを網的に分散する方式、この種のノードのオンチップシステム化の手法について提案を行った。

以上要するに、本論文はデジタル交換機用マルチプロセッサ制御方式の問題点を解析し、ONE-MACHINE 概念にもとづく各種の解決手法を提案して高い処理能力と信頼性をもつ経済的なマルチプロセッサの設計法を体系化したものであって、学術上また實際上寄与するところが少なくない。よって本論文は工学博士の学位論文として価値あるものと認める。

また、平成元年2月6日、論文内容とそれに関連する事項について試問を行った結果、合格と認めた。