

京都大学	博士（工学）	氏名	大 嶋 則 和
論文題目	磁壁電流駆動現象のメモリ応用研究		
<p>本論文は、磁壁電流駆動現象を磁気抵抗効果ランダムアクセスメモリ（MRAM）の書き込み方式に適用し、消費電力が少なく、高速に動作する不揮発メモリの実現にむけた研究を論じたものであり、5章からなっている。</p> <p>第1章は序論である。まずMRAM研究の背景としてスピントロニクスについて述べている。特にGMR効果、TMR効果、電流誘起磁化反転といったMRAMの書き込み、読み出しに関わる現象についてその原理と研究の進展、デバイス応用例を概観している。次いでMRAMのメモリとしての位置づけと開発過程を紹介している。</p> <p>第2章は磁場書き込みMRAMに関する技術開発について論じ、MRAMの動作原理および素子作製のための基礎技術と書き込み性能向上のためのc1a d配線最適化の研究、開発された16メガビット（Mbit）-MRAMについて述べている。まず金属配線に電流を通じたときに発生する磁場で一軸磁気異方性のついた磁性パターンの磁化を反転させる「磁場書き込み方式」に従ってMRAM動作の基本となる微小磁性体の磁化反転現象およびTMR効果の理論を論じている。次いで、素子作製のため基本技術について磁気トンネル接合膜の成膜技術を中心に記述し、メガビット級の素子を動作させるために配線を磁性体で囲んだc1a d配線による書き込み技術に関して、磁性膜の構造、磁化状態の解析による材料最適化と書き込みばらつきの起源となる配線中磁区形成の解明とばらつき低減について論じている。これらの技術を統合して開発した16Mbit-MRAMとその応用例について述べた後、素子微細化にともなう書き込み電流増大で大容量化が困難となる磁場書き込み方式の課題とこれを克服するために新たな方式の必要性について論じている。</p> <p>第3章は磁壁電流駆動現象のMRAMへの応用について論じ、低消費電力かつ高速動作とする方式として書き込みに磁壁電流駆動を応用することを提案し、面内磁化膜を用いてその原理から基本動作実証、性能向上を検討した研究について述べている。まず高速かつ低電流で動作するMRAMを実現する方式として2つのトランジスタでひとつのメモリを動作させる2Tr-1MTJ回路と磁壁電流駆動を組み合わせた方式が有効であることを提案している。次いで磁壁電流駆動メモリ動作の背景となる磁壁移動の理論を記述し、磁壁移動メモリの構成と動作原理を解説している。その後、面内磁化を有するU形状パーマロイパターンをメモリセルとしてメモリの基本動作を実証し、サイズ縮小にともなう動作電流低減（スケール性）を実現した研究、パーマロイに非磁性金属Ta、Cuを合金化した磁性膜の検討から磁化の減少とともに磁壁移動の臨界電流密度が減少し、メモリの動作電流低下に有効であることを明らかにした研究、磁壁の磁場による移動過程の磁区観察による解析から、U形状パターンには磁壁の固定が不十分で磁壁消失などの動作不良を起こす問題があり、素子形状をH字とすることで磁壁の固定が強化され動作が安定になることを見出した研究について論述している。</p> <p>第4章は、垂直磁化細線を磁壁移動メモリに応用し、高速な揮発メモリであるSRAMの置き換えが可能となる低電流、高速動作を示した研究について論述している。まず面内磁化型磁壁移動メモリでは書き込み電流低減が不十分であり、これが電流による磁壁移動過程に起因し、解決には垂直磁化細線が有効であることを論じている。次いで、Co/Ni多層垂直磁化膜を開発し、その細線が磁壁電流駆動を示すことを電気測定および磁区観察により明らかにした研究、Co/Ni垂直磁化膜を磁壁移動層とした垂直磁化型磁気トンネル接合においてCo/Ni層とCoFeB磁気抵抗比増大層をRuを介して結合させた磁壁移動層にMgOトンネルバリア層を組み合わせた構成で</p>			

京都大学	博士 (工学)	氏名	大 嶋 則 和
<p>約 80% の高い磁気抵抗比を得て高速デバイスへの可能性を開いた研究、垂直型磁気トンネル接合を用いた動作検証用素子において磁壁電流駆動によるメモリ動作を実証するとともに、SRAM置き換えを可能とする低電流動作、高速動作を実現した研究について論述している。</p> <p>第 5 章は、結論であり本論文で得られた磁壁電流駆動現象のメモリ応用について要約している。</p>			

氏名	大嶋 則和
----	-------

(論文審査の結果の要旨)

本論文は、磁壁電流駆動現象を磁気抵抗効果ランダムアクセスメモリ (MRAM) の書き込み方式に適用し、低消費電力かつ高速動作な不揮発メモリの実現可能性を論じたものであり、得られた主な成果は次のとおりである。

1. 磁場書き込み方式のMRAMにおいて、金属配線を磁性膜で囲んだ c l a d 配線に対して磁性膜構造、磁化状態の解析による材料最適化をおこなうことで書き込み電流の低減をはかり、あわせて書き込みばらつきの起源となる配線中磁区形成を解明し、細線着磁によりばらつきを低減することで書き込み特性に優れたメモリセルを実現し、16 M b i t -MRAMの開発に寄与した。

2. 磁壁電流駆動現象をMRAMの書き込み方式への応用を提案し、パーマロイ膜をU字形パターンに加工したメモリセルを用いて磁壁移動メモリの基本動作を実証した。また、U字形パターン中磁壁の電流駆動を磁区観察により明らかにした。3. パーマロイへの非磁性金属T a、C u合金化を検討し、磁化の減少とともに磁壁移動の臨界電流密度が減少することを明らかにすることでメモリの動作電流低下指針を得た。

4. 磁壁の磁場による移動過程の磁区観察により解析し、U字形パターンには磁壁の固定が不十分で磁壁消失などの動作不良を起こす問題があることを解明するとともにH字形のパターンとすることで磁壁の固定が強化され動作が安定になることを見出して、メモリ特性向上に寄与した。

5. C o / N i 多層垂直磁化膜を開発するとともに、放射光を利用した光電子顕微鏡を用いた幅100 n mの微小磁性細線の磁区観察手法を確立し、電流による磁壁移動の確認、磁壁移動速度の定量化をおこなった。

6. C o / N i 垂直磁化膜を磁壁移動層とした垂直磁化型磁気トンネル接合においてC o / N i 層とC o F e B磁気抵抗比増大層をR uを介して結合させ、M g Oトンネルバリア層を用いた構成とすることにより約80%の高い磁気抵抗比を得て高速デバイスへの可能性を開いた。

7. C o / N i 磁壁移動層を有する磁気トンネル接合を用いた動作検証用素子により、磁壁電流駆動によるメモリ動作を実証するとともに低電流、高速動作の可能性を示した。

以上の研究は磁壁電流駆動現象を磁気メモリに適用した新しい方式のMRAM開発に大きな貢献をしており、その成果をまとめた本論文は、スピントロニクスへの応用研究として学術上、実際上寄与するところが少なくない。よって、本論文は博士(工学)の学位論文として価値あるものと認める。また、平成24年1月24日、論文内容とそれに関連した事項について試問を行って、申請者が博士後期課程学位取得基準を満たしていることを確認し、合格と認めた。