

京都大学	博士 (工学)	氏名	齊藤 義行
論文題目	内部結合を含む機能ブロック単位の LSI-EMC マクロモデルに関する研究		
<p>(論文内容の要旨)</p> <p>本研究は、電子機器に搭載されるマイクロコントローラの動作によって生じる電源系高周波電流が原因で発生する電磁干渉 (Electromagnetic Interference : EMI) のシミュレーションを行うための EMC マクロモデルについて論じた結果をまとめたものである。対象としているマクロモデルは著者らの研究グループが以前より開発を進めている LECCS (Linear Equivalent Circuit and Current Sources) モデルであり、LSI を線形等価回路と一つ以上の電流源で表すモデルである。本研究では特に、複数の機能ブロックと複数の電源端子を有するマイクロコントローラを対象とし、新たな線形等価回路の構造とその構築方法、機能ブロック毎の電源電流の抽出方法、および、それらの評価についてまとめており、5章で構成されている。</p> <p>第1章は序論であり、研究の背景として、LECCS モデルを含む LSI マクロモデルに関する従来の研究を説明している。マイクロコントローラを搭載するデジタル機器においては、マイクロコントローラが動作した際に発生する電源系高周波電流が EMI 問題の主要因となる。機器の設計段階でこの電源系高周波電流のシミュレーションを行うためには、LSI のマクロモデルが必須となる。従来より研究されているマクロモデルは LECCS モデルと同様、線形等価回路と電流源で構成されており、本章では最初に線形等価回路、次に電流源に関する従来研究の概要とその課題を明らかにしている。さらに、これらの課題に対する本研究の位置付けおよび目的を示している。</p> <p>第2章では、LSI を複数の機能ブロック (コアブロック、I/O ブロック、アナログブロック等) に分割してマクロモデルを構築する際に、各ブロック間に主に LSI 内部のメタル配線やゲートに起因して存在するブロック間内部結合 (IBC : Inter Block Coupling) をモデル化する必要性について述べ、その内部結合を含む線形等価回路モデルの構築方法を提案している。従来、複数の機能ブロックと複数の電源端子を持つ LSI に関しては、電源端子間の直流抵抗の大小に応じて各電源端子を機能ブロックに分け、各機能ブロックを個別にモデル化してきた。しかし、実際には高周波領域において、たとえ電源が分離されているブロック間であっても、それらは LSI 内部で結合しており、その IBC を考慮して線形等価回路を構築する必要がある。本章ではブロックごとに独立した電源端子とグラウンド端子を持つ 8 ビットマイクロコントローラを対象とし、コアブロックと I/O ブロックの電源端子間に高周波において IBC が存在することを実測により示し、この IBC を含んだ 3 ポートの線形等価回路モデルを提案している。このモデルを用いることで、I/O ブロックに属する電源端子へのバイパスコンデンサ接続の有無によって生じるコアブロック用電源端子の内部インピーダンス変化がシミュレーション可能となった。また、提案した 3 ポートの線形等価回路モデルの各回路素子の値を決定する方法として、等価回路のインピーダンスを各回路素子の値を変数とした式で抽出する記号解析 (Symbolic Analysis) を用い、抽出したインピーダンスが実測のインピーダンスと一致するようにインピーダンスの絶対値・位相の両方を考慮した最小二乗パラメータ最適化を行う新たな方法を提案している。</p>			

京都大学	博士 (工学)	氏名	齊藤 義行
<p>第3章では、複数の電源端子間の伝達インピーダンス特性を改善し、より実測に近いインピーダンス特性を持つモデルを構築することを目的として、主に LSI 内部のシリコン基板 (substrate) に起因すると推定される、抵抗性および容量性の内部結合を表現する新たな線形等価回路モデルの構造を提案している。本章では電源系は複数に分離されているが、各電源系に対応するグラウンド端子は共通であるマイクロコントローラを対象とし、グラウンド側に挿入した抵抗素子で電源端子間を分離した構造の等価回路モデルを提案している。これは、従来のモデルでは、異なる電源系に属する電源端子の駆動点インピーダンスについては実測とよく一致しているのに対し、電源端子間の伝達インピーダンスについて低周波領域で実測と差があることに着目し、等価回路構造を考案したものである。本モデル化においても、第2章で提案した記号解析 (Symbolic Analysis) とインピーダンスの絶対値・位相両方を考慮した最小二乗パラメータ最適化により回路パラメータを決定するモデル構築手法を適用している。さらに、異なる8ビットマイクロコントローラに対しても同様の等価回路構造・モデル化手法を適用し、この手法が広く適用できることを実証している。なお、このモデル化の際には LSI のシリコン基板 (Substrate) と QFP (Quad Flat Package) のダイサポート間や、ダイサポートとプリント回路基板のグラウンド間に発生する寄生容量を考慮に入れている。この寄生容量は 10pF 程度と非常に小さい値ではあるが、数百 MHz を超える高周波電流が流れる経路として無視することはできず、EMC シミュレーションにおいては非常に重要である。本章ではプリント回路基板のグラウンドとダイサポート間の距離を変更して、寄生容量を変化させ、その変化が本章で述べたモデル化手法を用いることで正しくモデルに反映されることを確認している。</p> <p>第4章では、8ビットマイクロコントローラの電源電流のプログラム依存性について論じている。本章では、機能ブロック毎の電源電流を実測により求め、それらを実行するプログラムに応じてパイプライン処理を考慮して足し合わせることで、プログラムや動作周波数を変更した場合でも電源電流のシミュレーションが可能であることを示している。電源電流測定では磁界プローブ (Magnetic Probe) を用い、アベレージングを行うことで S/N 比を改善し、微小な電流まで測定できることを示している。また、実行するプログラムを変更した場合の電源電流の時間波形をブロック毎の電流源を用いてシミュレーションによって求め、その波形の周波数スペクトルを求めることにより、動作クロック周波数の高調波だけでなく、イントラ EMC で問題となる次数間調波も精度良く予測することができることを示している。さらには、プログラムで扱うデータの値に応じて電流源が変化することを示し、データの違いを考慮することで電源電流の解析精度が向上することを示している。</p> <p>第5章は結論であり、本論文で得られた成果について要約するとともに、今後取り組むべき課題と将来の展望について述べている。</p>			

(論文審査の結果の要旨)

本論文は、電磁干渉(Electromagnetic Interference: EMI)やPI (Power Integrity)のシミュレーションを行うためのLSIのEMCマクロモデルに関し、機能ブロックを構成単位としたマイクロコントローラのマクロモデル化について論じた結果をまとめたものであり、得られた主な成果は次のとおりである。

1. マイクロコントローラのEMCマクロモデルとして、機能ブロックごとの等価回路と、主にLSI内部のメタル配線やゲートに起因すると推定されるブロック間内部結合(IBC)を含む線形等価回路構造を提案した。コアブロックとI/Oブロックの電源端子間IBCを含んだ3ポートの線形等価回路モデルを用いて、I/Oブロックに属する電源端子へのバイパスコンデンサ接続の有無によって生じるコアブロック用電源端子の内部インピーダンス変化のシミュレーションを実現した。
2. 多ポート線形等価回路モデルの各回路素子の値を決定する方法として、等価回路インピーダンスを各回路素子の値を変数とした式で抽出する記号解析(Symbolic Analysis)を採用し、インピーダンスの絶対値・位相の両方を考慮した最小二乗パラメータ最適化により素子値を決定する新たな方法を提案した。
3. 主にLSI内部のシリコン基板(substrate)に起因すると推定される抵抗性および容量性の内部結合を表現する新たな線形等価回路モデルの構造を提案し、各機能ブロックの電源・グラウンド端子間の駆動点インピーダンスおよび伝達インピーダンスの絶対値と位相を考慮して等価回路の各回路素子値を決定することにより、電源端子間の伝達インピーダンス特性が改善できることを示した。
4. 8ビットマイクロコントローラで実行されるプログラムのパイプライン処理を考慮して機能ブロックごとの電源電流波形を抽出し、それらを時間領域で合成することにより、マイクロコントローラ全体の電源電流を再現した。その波形のスペクトルにおいては、動作クロック周波数の高調波だけでなく、イントラEMCで問題となる次数間調波も精度良く予測することができることを示した。

以上、本論文は、複数の機能ブロックと複数の電源端子を有するマイクロコントローラを対象として、機能ブロックを構成単位として内部結合を含めたLSIのEMCマクロモデル構造とその抽出方法を新たに提案したものであり、学術上、實際上寄与するところが少なくない。よって、本論文は博士(工学)の学位論文として価値あるものと認める。また、平成24年12月6日、論文内容とそれに関連した事項について試問を行って、申請者が博士後期課程学位取得基準を満たしていることを確認し、合格と認めた。