

氏 名	岡 田 和 久
学位(専攻分野)	博 士 (工 学)
学位記番号	工 博 第 1824 号
学位授与の日付	平 成 11 年 3 月 23 日
学位授与の要件	学 位 規 則 第 4 条 第 1 項 該 当
研究科・専攻	工 学 研 究 科 電 子 工 学 専 攻
学位論文題目	形 状 自 由 度 を 考 慮 し た レ イ ア ウ ト 設 計 CAD 手 法 に 関 す る 研 究

(主査)

論文調査委員 教授 田丸啓吉 教授 英保 茂 教授 中村行宏

論 文 内 容 の 要 旨

LSIの製造コストはマスクパタンの面積が小さいほど低くなり、配線長が短いほどLSIは高速で低消費電力となる。よって、LSIのレイアウト設計においては、レイアウト面積と配線長の削減が重要な課題となる。本論文は、従来のレイアウト設計CADの研究では十分に議論されていなかった素子の「形状自由度」に着目し、形状自由度を考慮することにより、素子配置の自由度が増加し、より小面積で小配線長のマスクパターンを自動的に得ることができるレイアウト設計CADの研究成果をまとめたもので、全体は5章から構成されている。

第1章は序論で、本研究の背景の技術であるレイアウト設計CADと素子の形状自由度について述べ、さらに研究の概要と論文の構成について述べている。

第2章では、コンパクションと同時に素子の形状を最適化する、形状最適化コンパクション手法について述べている。ゲート幅の広いMOSトランジスタや、キャパシタ、抵抗などは、様々な形状のレイアウトで実現でき、形状自由度を持っている。形状最適化コンパクション手法は、コンパクションの従来の機能に加えて、形状自由度を利用してレイアウト中の素子の形状を最適化する機能を併せ持ち、形状最適化を行わない従来のコンパクション手法よりも、より面積の小さいレイアウトを得ることが可能であり、配線長も短くできることを示した。また、形状最適化コンパクション手法を応用することで、設計仕様の変更時にレイアウトを再利用する手法を提案した。

第3章では、多角形のソフトブロックを配置することが可能な、多角形フロアプラン手法を提案している。従来のフロアプラン手法は、矩形形状のソフトブロックしか扱うことができず、レイアウト中に無駄な空間が生じたり、配線長が不必要に長くなる問題点があることを指摘し、この問題を解決する一手法として、多角形フロアプラン手法を提案した。多角形フロアプラン手法は、ソフトブロックの多角形状を最適化することで、レイアウト中に生じるすき間をソフトブロックの配置に利用する。ベンチマークデータのフロアプラン結果では、ソフトブロックが矩形のみである場合と比較して、無駄面積が25%、配線長が13%削減できることを確認し、本手法の有効性を示した。

第4章では、サリサイドプロセス用セル生成手法を提案している。近年の微細MOS製造プロセスで拡散領域の低抵抗化のために用いられるサリサイドプロセスでは、MOSトランジスタの配置とMOSトランジスタ間の配線は大きく関連するため、同一機能のセルを、小面積となるよう設計したり、小配線長となるよう設計したりすることが可能である。

また、隣接するMOSトランジスタの拡散をサリサイドを用いて接続することが可能で、これによりコンタクトや配線による寄生抵抗を削減することができる。本論文で提案したサリサイドプロセス用セル生成手法は、できるだけ多くの拡散をサリサイド接続したセルを生成するのみならず、評価関数を適切に指定することで、セルの面積と配線長を制御することが可能である。これにより、小面積のセルや小配線長のセルなど、同一機能だが異なる特長をもつ複数のセルを用意できることを示した。

第5章は結論で、本論文の内容をまとめるとともに、本研究で提案したレイアウト設計CADをより生かすため、他のLSI

設計CADとの関係方法を確立し、これらを統合するLSI設計システムを構築することが今後の課題であると述べている。

論文審査の結果の要旨

LSIのレイアウト設計の課題は、出来るだけ面積を小さくするように素子を配置することである。マスクパタンの面積が小さくなれば、製造コストが下がり、配線長も短くなって高速化が実現できる。本論文は従来のレイアウト設計CADの研究では検討されていなかった素子の形状自由度に着目し、形状自由度を考慮することにより、より小面積で短い配線のレイアウトを実現できるレイアウトCADの研究成果をまとめたもので、得られた主な成果は以下のとおりである。

1. 形状自由度を持つ素子を自動配置する場合、従来のコンパクション機能に加えて、素子の形状を最適形状に変形してコンパクションを行う形状最適化コンパクション手法を開発した。さらにこの形状最適化コンパクション手法を応用することにより、設計仕様の変更時にレイアウトを再利用する手法を考案した。
2. 従来のフロアプラン手法では矩形形状のソフトブロックしか扱うことができないため、無駄な空間を生じる欠点を指摘し、ソフトブロックを最適な多角形状に変形することにより、レイアウト中に生じるすき間を配置に利用する多角形フロアプラン手法を開発した。
3. 微細MOS製造プロセスで用いられるサリサイドプロセスを利用し、出来るだけ多くの拡散をサリサイド接続したセルを生成して、セルの面積と配線長を制御し、評価関数を適切に指定することにより、小面積のセルや小配線長のセルを生成することができるサリサイドプロセス用セル生成手法を開発した。

以上要するに本論文は素子の形状自由度を考慮することにより、素子形状を最適化して、小面積で小配線長のレイアウトを実現するレイアウトCAD技術を開発したもので、学術上、實際上寄与するところが少なくない。よって、本論文は博士(工学)の学位論文として価値あるものと認める。また、平成11年2月9日、論文とそれに関連した事項について試問を行った結果、合格と認めた。