

氏名	藤井洋重
学位(専攻分野)	博士(工学)
学位記番号	論工博第3434号
学位授与の日付	平成11年3月23日
学位授与の要件	学位規則第4条第2項該当
学位論文題目	2分決定グラフの処理技術と論理回路の設計/検証技術に関する研究

(主査)

論文調査委員 教授 田丸啓吉 教授 中村行宏 教授 岩間一雄

論文内容の要旨

集積回路の大規模化にともなう設計作業の複雑化に対応して、レジスタトランスファレベルのハードウェア記述言語による設計と論理合成技術が導入されてきた。論理合成を中心とする論理設計自動化に大きく貢献してきたのが、二分決定グラフ(BDD)である。BDDは論理関数のデータ表現法の一つであるが、各種の論理演算を効率良く処理できるため多くのシステムで利用されている。BDDを扱う上での問題は、適切な入力変数順序を選ぶことで、処理時間の短縮のみならず適用可能な回路範囲を広げることに関係する。本論文の一つのテーマはBDDの変数順序問題に対する効率的な手法を提案し、BDDの処理効率の向上と適用範囲の拡大を図ることである。

一方自動合成された大規模な回路の性能を向上させるとともに、設計を検証することが重要である。本論文のもう一つのテーマは高品質な回路を設計するための論理合成と検証の手法を提案することである。論文は8章から構成されている。

第1章は序論で研究の目的と論文の構成について述べている。

第2章は設計技術の中で基本技術に位置づけられるBDDの概要とその処理手法について述べている。またBDD処理パッケージについて説明している。

第3章はBDDの変数順序の静的な順序付け手法として変数インタリーブ法を提案している。この方法は多出力回路に対して、どの出力に対してもよい変数順序が得られるように、優先順位の高い出力から順に変数順序を求めて、順序を保ちながらマージしていく手法である。この手法を単一出力回路の内部信号用に拡張した。この手法の導入により、従来手法では不可能であった回路のBDD生成が可能になり、また実際の設計でも変数順序付けの有効な方法として採用されている。

第4章はBDDの変数順序の動的再順序付けを高速化する手法を提案している。動的再順序付けはBDDの変数順序問題を解決する有力な方法として利用されているが、その基本となるシフティングアルゴリズムは処理時間が大きく実用上の問題となっている。本手法はシフティングアルゴリズム中の隣接変数交換の処理に関して、BDDサイズの下限を用いて変数交換の回数を削減する方法と同一変数対に対する2回目以降の変数交換を高速化する方法からなり、動的変数再順序付けの計算時間を効果的に削減することができることを示し、ベンチマーク回路で平均5倍の高速化を達成した。

第5章はレジスタトランスファレベルの機能記述中に内在するドントケア情報を抽出して最適化する手法を提案している。従来ゲートレベルの回路の最適化手法は多く研究されてきたが、レジスタトランスファレベル記述の中のドントケア情報を利用する最適化はなされていなかった。このようなドントケア情報としてデータ転送の無い場合のドントケア、同時多重データ転送時のドントケア、レジスタ更新に関するドントケアについて検討し、これを利用してより小さく高速の回路を合成できることを示し、実際の設計で約3倍の高速化を達成できる例を示した。

第6章はレジスタトランスファレベルのハードウェア記述の段階で、データ転送動作の正当性を解析的に検証する手法を提案している。従来このレベルの検証には機能シミュレータが使用されているが、一般に全ての場合をつくして検証することは、テストパターンの作成上からも、シミュレーション時間の点からも不可能であった。本手法ではデータ転送動作で間

題となるデータ転送衝突とデータ無転送の場合について、検証漏れなく回路の誤りを見つけ出すことができる。特にバスの設計ではデータ転送動作の設計誤りは回路破壊を招くこともあるので、本手法が有効であることを示している。

第7章は高位合成における相互接続ユニット割付けの手法について述べている。高位合成において複数のデータ転送動作を複数のバスを使うように割り付けるとき、バスマイバやマルチプレクサの数を最少化するようなソース優先割付けと各状態ごとにデータ転送をバスに割り付ける状態優先割付けの2種類のバス割付け手法を開発した。実験の結果バスおよびドライバとマルチプレクサの面積が大規模回路に対して約1/3にできることを示した。

第8章は結論で、本論文をまとめるとともに、今後の課題について述べている。

論文審査の結果の要旨

集積回路の大規模化に対応して、大規模論理回路設計技術が不可欠となり、ハードウェア記述言語による設計と論理合成技術が広く使用されるようになってきた。本論文は論理回路の設計技術の中で基本技術となっている二分決定グラフ(BDD)の効率的処理を行う上で重要な変数順序付け手法について新しい手法を提案している。また論理合成に関しては、レジスタトランスフェレレベルのハードウェア記述言語の記述中に存在する情報を利用して、回路の最適化を行う方法やデータ転送動作設計の検証を行う手法を考案している。得られた主な成果は以下のとおりである。

1. BDDの変数順序の静的順序付け手法として変数インタリーブ法を提案した。この方法は多出力回路に対して優先順位の高い出力から順に変数順序を求め、順序を保ちながら統合していく手法である。この手法により従来不可能であった回路のBDD生成が可能になり、実際の設計でも変数順序付けの有効な方法として使用されている。
2. BDDの変数順序の動的順序付け手法であるシフティングアルゴリズムを高速化する方法として、BDDサイズの下限を用いて隣接変数交換の回数を削減する方法と同一変数対に対する2回目以降の変数交換を高速化する回路構成を考案し、平均5倍の高速化を実現した。
3. レジスタトランスフェレレベルの機能記述中に存在するドントケア情報に注目し、データ転送の無い場合、多重データ転送の場合、レジスタ更新の場合などに存在するドントケア情報を抽出して、回路最適化に利用する手法を考案した。この手法を使用して高速回路の合成が可能であることを示した。
4. レジスタトランスフェレレベルのハードウェア記述の段階で、データ転送衝突やデータ無転送などデータ転送動作で問題となる誤動作を、解析的に漏れなく検証する方法を考案し、従来の機能シミュレータによる方法の欠点である検証もれやシミュレーション時間の長時間化を克服できることを示した。

以上要するに本論文は、大規模論理回路の自動設計の基本技術であるBDDの効率的処理手法と論理合成における回路最適化や設計検証の高速手法についての研究成果をまとめたもので、得られた成果は学術上、實際上寄与するところが少なくない。よって本論文は博士(工学)の学位論文として価値あるものと認める。また、平成11年1月27日、論文とそれに関連した事項について試問を行った結果合格と認めた。