

氏名	とよしま ひでお 豊島秀雄
学位(専攻分野)	博士(工学)
学位記番号	論工博第3375号
学位授与の日付	平成10年9月24日
学位授与の要件	学位規則第4条第2項該当
学位論文題目	InGaAs歪混晶層の分子線エピタキシャル成長と高速電子デバイスへの応用に関する研究

(主査)

論文調査委員 教授 藤田茂夫 教授 松波弘之 教授 松重和美

## 論文内容の要旨

二次元電子ガス電界効果トランジスタ(2 Dimensional Electron Gas Field Effect Transistor: 2 DEGFET)を始めとする化合物半導体・混晶半導体電子デバイスは、低雑音や高出力増幅器として今日広く移動体通信端末等に用いられているが、21世紀に向けてのマルチメディア情報化社会の進展とともにデバイス性能の一層の向上が要求されている。本論文は、III-V族半導体GaAs系材料による電子デバイスの高速化・高性能化を目的として、従来のGaAs/AlGaAs系ヘテロ構造に対して、デバイス設計の自由度の増大に基づく高性能化が可能なInGaAs歪混晶層を含むヘテロ構造を提案し、分子線エピタキシャル成長(Molecular Beam Epitaxy: MBE)法その場観察手法による高品質のInGaAs成長と2 DEGFETの作製、さらに高速化という観点に立ったデバイス特性の評価を行った研究成果を纏めたもので、以下の9章からなっている。

第1章は序論であり、2 DEGFETを中心とした電子デバイスがMBE成長技術と相互に深く関連して発展を遂げてきた歴史的背景について述べるとともに、InGaAs歪混晶層のヘテロ構造への導入によるデバイスの高性能化・高速化に際して結晶成長上、デバイス特性上の問題点を論じて本論文の位置付けと目的を明確にしている。

第2章では、従来の横型成長室構成を縦型成長室構成としたMBE装置を新たに開発して、高い装置信頼性と稼働率を達成するとともに、高純度で均一性の高いヘテロ構造の成長が可能となったことを述べている。

第3章では、MBE成長中の反射高エネルギー電子線回折像(RHEED)によるその場観察手法において、成長結晶からの回折強度分布と表面モロロジーとの関係を系統的に調べ、回折像による評価には、多重散乱による回折過程を考慮することが重要であることを指摘している。

第4章においては、InAs(001)微傾斜基板上でInAs成長中のRHEED振動を観測して、成長が二次元核形成からステップフローへ移行する様子を、成長温度、As/In比をパラメータとして詳細に検討し、In含有層のMBE成長に対する最適条件に関する知見を得ている。

第5章では、GaAs基板上2 DEGFETのチャンネルに、InGaAs歪混晶層を導入しデバイス性能の向上を実証している。すなわち、InGaAs混晶層を導入することで、従来のGaAs/AlGaAs系2 DEGFETに比べ伝導帯不連続量がより大きくとれるため、二次元電子ガス濃度の増加によるソース抵抗の低減化が図られ、相互コンダクタンスの増大が可能となること、さらにInGaAsの大きな電子飽和速度によるFET性能向上の可能性も示している。

第6章においては、2 DEGFETへInAs/GaAs短周期歪超格子を導入し、InGaAs歪混晶チャンネルを置き換えることでデバイス性能の向上を試みている。RHEED振動によるその場観察を活用した成長条件や最適化によつて、歪超格子チャンネルにおいて実用レベルでの移動度を初めて観測するとともに、歪超格子をチャンネルとして用いた2 DEGFETにおいて最高水準の特性を示すデバイスを作製することに成功している。

第7章では、より高性能化を図るためには、高いIn組成のInGaAs歪混晶層の成長が不可欠であること、そのためにはIn含有層の成長条件の詳細な検討が必要であるとの認識から、In含有層の成長を支配する要因を原子層成長レベルで究明した結

果を述べている。すなわち、InGaAs混晶層の成長において発生するInの表面偏析現象に注目し、RHEEDを用いて偏析の定量的な評価を行っている。通常の成長条件下において、Inの表面偏析により結晶中に取り込まれなかったIn原子が結晶表面上に浮いた状態で蓄積し、これがある臨界値以上に達すると成長表面の三次元化をもたらすとともに、InGaAs混晶層成長における高いIn組成化を阻害する要因であるとして実験事実をうまく説明できることを示している。

第8章では、In偏析を抑制し2DEGFETチャネルの高In組成化を図る手法を確立するとともに、チャネルのIn組成とデバイス特性との相関を明らかにしている。すなわち、成長温度の低減と砒素圧の増却によりIn偏析を抑制し表面を安定化することによって、従来の0.15から0.45という高いIn組成のInGaAs歪混晶層の成長に成功している。さらに、In組成0.30のInGaAsチャネルを持つゲート長 $0.15\mu\text{m}$ の2DEGFETで、最大相互コンダクタンス $360\text{mS}/\text{mm}$ 、電流遮断周波数 $98\text{GHz}$ という特性を持つデバイスを実現し、In組成0.15のInGaAsをチャネルとした場合の特性に対して約20%の特性向上を達成している。

第9章は結論であり、本研究で得られた成果を纏めて総括するとともに、2DEGFETを中心とした化合物半導体、混晶半導体電子デバイスの一層の高性能化に関しては、材料面としての新材料の導入、プロセス面としての微細加工技術によるゲート長短縮、寄生抵抗や容量の低減化などの解決が鍵となるとして、今後の課題と将来展望を論じている。

## 論文審査の結果の要旨

GaAs基板上AlGaAs/GaAsヘテロ構造にInGaAs歪混晶層を導入した構造は、材料設計の自由度の増大による電子デバイス性能の向上に繋がるが、これを達成するためには、高品質InGaAs歪混晶層の結晶成長法の確立と、In含有層を含むヘテロ構造の構築が不可欠であり、それらの技術の開発が求められていた。本論文は分子線エピタキシャル (Molecular Beam Epitaxial:MBE) 成長によるその場観察手法を確立してInGaAs歪混晶成長層の高品質化を図ること、および、それを2次元電子ガス電界効果トランジスタのチャネルに適用してデバイスの高速化・高性能化を図ることを目的として行った研究成果を纏めたもので、得られた成果の主なものは以下の通りである。

1. MBE成長における成長層の反射高エネルギー電子線回折(Reflection High Energy Electron Diffraction : RHEED) 像強度分布に理論的検討を加え、RHEED像の解釈には様々な回折過程を含む多重散乱を考慮することが重要であることを明らかにするとともに、これらの知見を基にして混晶層の高品質化に成功している。
2. InAs/GaAs構造成長中のIn表面偏析モデルをInGaAs歪混晶層成長に拡張し、In組成の増大に伴いIn表面偏析により表面に蓄積されたIn量が臨界値に達することで、デバイスへ適用可能なIn組成の上限が規定されるとする成長機構モデルを提案し、RHEEDその場観察実験でそのモデルの妥当性を明らかにしている。
3. In表面偏析に関し実験的な検討を加え、In表面偏析を抑制する成長条件とInGaAs歪混晶表面を安定化する手法を見いだし、InGaAs混晶におけるIn組成のデバイス適用範囲を従来の上限0.25から0.45へ拡大することに成功している。
4. 二次元電子ガス電界効果トランジスタのチャネルにInGaAs歪混晶層を導入し、さらにチャネルのIn組成を増大させることにより、ソース抵抗の低減化と大きな電子飽和速度を達成してトランジスタの高速化・高性能化に成功している。

以上を要するに本論文は、InGaAs歪混晶層のMBE成長において電子線回折その場観察による成長機構と高In組成化を図る手法を示すとともに、InGaAs歪混晶層をチャネル層とする電子デバイスの高速化・高性能化に成功したものであり、得られた成果は学術上、実際上寄与するところが少なくない。よって、本論文は博士(工学)の学位論文として価値あるものと認める。また平成10年6月25日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。