

京都大学	博士（工学）	氏名	佐藤好弘
論文題目	A Study on Plasma Process-Induced Defect Creation in Si-Based Devices (シリコン系デバイスにおけるプラズマプロセス誘起欠陥生成に関する研究)		
(論文内容の要旨)			
<p>本論文は、電子デバイス製造に不可欠な微細加工技術であるプラズマエッチングにおいて、プラズマから入射するイオンとシリコン（Si）基板との物理的作用に起因する表面近傍領域での欠陥生成（プラズマ誘起ダメージ）に焦点を当て、欠陥分布の同定および Si 系電子デバイス特性への影響を詳細に調査し、欠陥生成機構の解明に関する一連の研究成果をまとめたものであり、7章から構成されている。</p> <p>第1章は序論である。半導体集積回路の歴史を述べた後、電界効果型トランジスタの微細化の変遷および多機能化する電子デバイスの研究の歴史について述べている。続いて、電子デバイス製造工程に用いられるプラズマエッチング技術を説明するとともに、本論文を読み進める上で必要となるプラズマと被エッチング材料との相互作用により材料表面近傍に誘起される種々の欠陥生成機構（プラズマ誘起ダメージ）について説明している。その後、将来の超低リーク電流型デバイス実現への取り組みにおける物理的作用によるプラズマ誘起物理ダメージ（PPD）の理解の重要性、すなわち欠陥生成機構の解明および欠陥密度と分布の同定の必要性について説明するとともに、本研究の目的を述べている。</p> <p>第2章は本研究で用いるサンプル、プラズマ装置ならびに各種解析手法をまとめている。サンプル構造およびその作製フロー、作製に用いたプラズマエッチング装置について説明した後、物理的分析手法（透過型電子顕微鏡（TEM）法、分光エリプソメトリ（SE）法、二次イオン質量分析（SIMS）法、カソードルミネッセンス（CL）法、陽電子対消滅（PAS）法）などについて述べている。続いて、電気特性解析に用いた装置、また電気特性の評価手法（容量-電圧（C-V）測定法、電流-電圧（I-V）測定法）について、それらの基本原理をまとめている。</p> <p>第3章では、プラズマエッチングによって Si 基板深さ方向に誘起された欠陥について、種々の物理的分析手法を用いて調べている。具体的には、Si 基板表面近傍のダメージ層の厚さは、TEM 観察と SE 法によって約 1~2 nm であること、SIMS 法によって深さ~20 nm まで格子間原子が存在することを確認し、さらに PAS 法によって「フッ素（F）原子と相互作用する空孔」に起因する結晶構造の変化（結晶欠陥）が基板表面から約 130 nm の深さまで分布していることを明らかにした。続いて、Si 基板中の飛程距離が約 10 nm になる入射エネルギーでヒ素（As）イオンを注入し、その動的挙動を追跡することによって、As イオンのチャネリング機構が PPD により生成された欠陥の存在によって抑制されることを明らかにした。PAS 法と組み合わせた As 原子の分布解析により、PPD により生成された欠陥が Si 基板表面近傍だけでなく、深い位置（~100 nm）にまで 10^{16}cm^{-3} オーダーで存在することを明らかにした。</p> <p>第4章では、プラズマエッチングによって Si 基板に生成された欠陥が、深さ方向（イオン入射方向）だけでなく、入射方向と垂直な横方向（ラテラル方向）にも存在することをデバイス構造を用いて調査している。まず、プラズマエッチングによってダメージ層内に残留する元素（酸素（O）、炭素（C）、および F）に着目し、プラズマエッチング後に入射イオンエネルギーの影響が無視できるリモートプラズマ方式のケミカルドライエッチング（CDE）処理を行い、Si 基板内の残留 C およ</p>			

京都大学	博士 (工学)	氏名	佐藤好弘
<p>びF濃度が低減されることを確認した。次に、様々な p-n 接合幅 (D_{pn}) を持つデバイスを設計し、それらの I-V 測定から、D_{pn} が減少すると横方向のリーク電流 (I_L) が増加すること、すなわち、横方向に欠陥が存在し、かつ分布を持って存在している事実を示した。さらに、CDE 処理を行ったデバイスにおいては I_L が変化することを確認し、横方向に残留する欠陥がリーク電流増加の要因であることを実験的に示した。</p> <p>第5章では、プラズマ暴露による欠陥が p-n 接合リーク電流密度増加 (ΔJ_{pn}) に及ぼす影響を推定するモデルを提案している。具体的には、テクノロジーコンピュータ支援設計 (TCAD) シミュレーションで得られた p-n 接合部の不純物分布に、3種類の異なる欠陥分布 $n_{dam}(x)$ (線形型、指数関数型、およびガウス分布型) を実装し、3種類の欠陥分布構造における ΔJ_{pn} の違いを予測した。ΔJ_{pn} は、欠陥密度と Si バンド構造内の欠陥準位に加え、欠陥分布 $n_{dam}(x)$ に強く依存し、さらに、3種類の欠陥分布構造における ΔJ_{pn} の違いは、形成される空乏層幅の違いとその接合電界の違いに起因することを示した。実験結果にモデルを適用することで、プラズマ暴露により生成された欠陥が、Si 基板と金属配線を電氣的に接続するためのコンタクトホール (開口部) 端から 100 nm の距離まで $10^{15} \sim 10^{16} \text{ cm}^{-3}$ の密度で指数関数型分布していることを明らかにするとともに、生成された欠陥密度とその分布が、p-n 接合リーク電流から予測できることを示した。</p> <p>第6章では、電氣的コンタクトホール (開口部) をプラズマエッチングによって作製する際に生成される欠陥が電子デバイス内のリーク電流に及ぼす影響について、p-n 接合を有するコンタクトホールアレイ (素子) および集積化イメージセンサアレイを用いて包括的に調査している。具体的には、コンタクトホールアレイのリーク電流 (I_{leak}) および集積化イメージセンサアレイのリーク電流 (I_{dark}) のコンタクトホール径 (Φ) 依存性を調べ、Φ の増加とともに I_{leak} および I_{dark} が増加すること、すなわち横方向へ欠陥が分布することを明らかにした。さらに、Shockley-Read-Hall (SRH) モデルを用いて欠陥密度と準位を解析し、コンタクトホールアレイを用いて算出される欠陥の密度と準位は、集積化イメージセンサアレイを用いて算出される欠陥の密度と準位の平均値に一致することを示した。この事実は、コンタクトホールアレイの評価結果から集積化イメージセンサアレイの特性劣化を予測できることを示唆している。さらに、Φ と欠陥密度の関係から、生成された欠陥がコンタクトホール側壁面から p-n 接合方向 (横方向) に減少する分布を持つことを明らかにした。</p> <p>第7章は総括であり、プラズマエッチング中の Si 基板への入射イオンによって誘起される欠陥およびその分布が Si 系電子デバイス特性に及ぼす影響について、本論文で得られた知見についてまとめている。</p>			

氏名	佐藤好弘
----	------

(論文審査の結果の要旨)

プラズマエッチングは、電子デバイス製造に不可欠な微細加工技術である。本論文は、シリコン (Si) 基板とプラズマからの入射イオンとの物理的作用に起因する表面近傍領域での欠陥生成 (プラズマ誘起ダメージ) に焦点を当て、欠陥生成機構の解明および欠陥分布の同定と、欠陥が Si 系電子デバイスに及ぼす影響について一連の研究成果をまとめたものであり、その主な内容は以下のとおりである。

(1) プラズマエッチングによって Si 基板深さ方向に誘起された欠陥について、種々の分析手法を用いて調べた。二次イオン質量分析法によって深さ～20 nm まで格子間原子が存在することを確認し、陽電子対消滅法によって「フッ素 (F) 原子と相互作用する空孔」に起因する結晶構造の変化、つまり結晶欠陥が、基板表面から約 130 nm の深さまで分布していることを明らかにした。さらに、ヒ素 (As) イオンの動的挙動を追跡することによって、Si 基板のより深い位置 (～100 nm) まで 10^{16} cm^{-3} オーダーで欠陥が存在することを明らかにした。

(2) プラズマエッチングによって生成された欠陥が、深さ方向 (イオン入射方向) だけでなく、入射方向と垂直な横方向にも特徴的な分布形状をもって存在する事実を、p-n 接合を有するデバイス構造を用いて明らかにした。さらに、ダメージ層内に存在するプラズマガス構成元素 (炭素 (C) および F) の濃度低減に伴い、リーク電流が減少することを確認し、横方向に存在するプラズマ誘起欠陥がリーク電流増加の要因であることを実験的に示した。

(3) プラズマ暴露による欠陥が p-n 接合リーク電流密度増加に及ぼす影響を推定するモデルを提案した。実験結果にモデルを適用することで、欠陥が電気的コンタクトホール (開口部) 端から 100 nm の距離まで $10^{15} \sim 10^{16} \text{ cm}^{-3}$ の密度で指数関数型分布していることを明らかにし、欠陥の密度と分布は、p-n 接合リーク電流から予測できることを示した。

(4) p-n 接合を有するコンタクトホールアレイと集積化イメージセンサアレイを用いて、欠陥がリーク電流に及ぼす影響を包括的に調査した。コンタクトホールアレイを用いて推定された欠陥の密度とエネルギー準位は、集積化イメージセンサアレイを用いて推定された欠陥の密度と準位の平均値に一致することを明らかにし、コンタクトホールアレイの評価結果から集積化イメージセンサアレイの特性劣化を予測できることを示した。さらに、Si 基板と金属配線を電気的に接続するためのコンタクトホール径と欠陥密度の関係から、欠陥がコンタクトホール (開口部) 側壁面から p-n 接合方向 (横方向) に沿って減少する分布を持つことを明らかにした。

以上、本論文は、プラズマプロセス誘起欠陥生成機構の解明および欠陥分布の同定と、欠陥が電子デバイスに及ぼす影響の解明という課題に対し、従来の分析手法では検出不可能であった極低密度のプラズマ誘起欠陥の存在およびその分布を明らかにするとともに、それら欠陥の存在によって電子デバイスのリーク電流が増加することを示したものであり、学術上、實際上寄与するところが少なくない。よって、本論文は博士 (工学) の学位論文として価値あるものと認める。また、令和 5 年 1 月 25 日、論文内容とそれに関連した事項について試問を行った結果、申請者が博士後期課程学位取得基準を満たしていることを確認し、合格と認めた。