

( 続紙 1 )

京都大学	博士 (情報学)	氏名	Qin Zhaoxing
論文題目	Robust Design of Low-voltage OTFT Circuits for Flexible Electronic Systems (フレキシブル電子システムに向けた低電圧有機薄膜トランジスタ回路のロバスト設計)		
<p>(論文内容の要旨)</p> <p>本論文は、有機半導体を材料として用いる低電圧有機薄膜トランジスタ (以下、有機トランジスタ) を用いて作製されるフレキシブルな電子システムに関し、データ処理機能を実現する有機トランジスタ回路の設計について論じている。特に、センサにより取得されたデータの保護、データの記憶、およびデータ間の演算を、有機トランジスタのみを用いて安定的に実現する回路を提案している。有機トランジスタを用いることで生じる様々な制約の下で、それぞれの機能を実現する回路を設計し、また、その動作をシミュレーションと測定とにより確認している。</p> <p>本論文は、以下の6章で構成される。</p> <p>第1章は、序論である。本研究の背景として、有機トランジスタを用いたフレキシブルな電子システムの応用と、応用に応じた様々なシステム構成、およびフレキシブルな電子システム実現におけるデータ処理回路の必要性について述べている。有機トランジスタを用いる回路設計の現状と課題を明らかとした上で、本研究の目的と提案手法の概要を示している。</p> <p>第2章では、本論文で用いられる有機トランジスタについて、詳細に説明している。トランジスタの構造、製造プロセス、電気的特性など、本論文の前提となる予備知識について述べた後、特に強い設計制約となる、p型、n型有機トランジスタの特性差や、特性の経時劣化について詳しく説明している。</p> <p>第3章では、フレキシブルシステムで扱う情報の保護に活用できる、有機トランジスタを用いた物理的複製困難関数 (PUF) 回路を提案している。PUF回路とは、製造時に生じるばらつきをチップ固有のID値として用いるための回路であり、スマートラベル等として、商品の真贋判定やセンサにより取得した情報の保護に使うことができる。本論文では、カレントミラー構造をとることで、有機トランジスタでは避けられない比較的短時間でのデバイス特性劣化を自己補償するカレントミラーPUF回路の基本的な概念を提案している。さらに、面積効率または動作安定性のいずれかをより重視する、2種類のカレントミラーPUF回路の構造を提案した。テストチップの試作と測定を通じてこれら提案回路がいずれもPUFとして機能することに加え、経時劣化に対し高い耐性を持つことを示している。</p> <p>第4章では、システムの様々なデータを記憶する有機スタティックメモリ (SRAM) 回路を提案している。提案した有機SRAM回路のメモリセルは、面積効率と高い安定性を両立させるため、p型トランジスタをアクセストランジスタとして用いている。また、メモリセルのデータ保持時間を改善する周辺回路として、p型トランジスタのみで構成される擬似CMOS構造に基づく劣化緩和回路を提案した。劣化緩和回路は、少数の基本論理ゲートで構成できるため、設計が容易でレイアウト面積も小さい。提案有機SRAM回路では、劣化緩和回路がトランジスタの経時劣化を検知し、自律的に劣化緩和動作を実行する。試作したテストチップを測定した結果、提案する有機SRAMセルは、既存の回路構成と比較して面積を50%削減し、また安定性を2.5倍改善した。さらに、劣化緩和回路によりデータ保持時間が3倍以上改善されることを確認した。</p> <p>第5章では、パストランジスタロジック (PTL) 構成を活用する演算回路の設計を提案している。PTL構成によれば、駆動力と劣化耐性に優れるp型トランジスタを主として用いつつ、少ないトランジスタ数で演算回路を実現できる。このため、有機トラン</p>			

ジスタを用いる様々な演算回路の動作安定性を向上し、回路面積を低減しうる。本論文で設計例を示した有機PTL加算器は、既存の加算器と比較して、トランジスタ数を約50%削減している。さらに、有機トランジスタのみを用いて構成するデータ処理システムの概念実証のために、PTL論理回路を用いて、軽量な1命令セットプロセッサ（one instruction set computer: OISC）を設計した。OISCプロセッサを構成する回路ブロックの動作をテストチップの試作と測定により確認し、有機トランジスタを用いるデータ処理システムの実現可能性を示している。

第6章では本論文で得られた成果についてまとめ、今後の展望や課題について述べている。

(論文審査の結果の要旨)

本論文は、低電圧有機薄膜トランジスタ（以下、有機トランジスタ）を用いて包装フィルム等柔軟な材料の上でのデータ処理を実現する、有機システムの実現に向けた回路設計について論じている。有機トランジスタでは、p型トランジスタの駆動力がn型トランジスタよりはるかに高く、また特にn型トランジスタが電圧バイアスや空気中の湿度に敏感で特性変動が生じやすいため、シリコン集積回路等で広く用いられているCMOS回路とは異なる、新たな回路構成を検討している。特に、p型トランジスタを多用することで回路を高速かつ安定に動作させる回路構成や、有機トランジスタの特性劣化があっても意図する機能を長期間提供できる回路構成等、有機トランジスタの性質にあわせた新たな回路を提案している。本論文で得られた主な成果は、以下のように要約できる。

1. センサ等により取得したデータのセキュリティ向上に資する、有機トランジスタを用いる物理的複製困難関数（PUF）回路を提案した。PUF回路は、トランジスタ等の製造ばらつきを活用してチップ固有のシグニチャを生成する回路であることからその安定性が重要となるが、カレントミラー構造を採ることで、有機トランジスタの経時的な特性劣化のもとでも長期間、同一シグニチャが得られることを示した。また、提案したPUF回路を試作、測定し、シグニチャのランダム性や、シグニチャを3週間以上保持できることを実験的に確認した。
2. 有機システムにおいてデータの一時記憶に用いる、有機トランジスタによるスタティックメモリ（SRAM）回路を提案した。p型トランジスタとn型トランジスタの駆動力差に着目して、読出し書き込みとも安定に行えるメモリセルを構成し、セル面積を従来の約半分に削減した。また、有機トランジスタのバイアスストレス劣化で生じるメモリセル保持値の反転を防止する、劣化自己緩和回路を提案した。提案したSRAMメモリ回路を試作し、劣化自己緩和回路によりデータ保持時間が少なくとも3倍延長できることを示した。
3. 取得したデータに対する演算やデータ取得の制御を行うための、有機トランジスタを用いる1命令セットプロセッサ（OISC）の構成を示し、その要素回路となる演算器の設計方法を提案した。駆動力が高く面積低減に有効なp型有機トランジスタを主として用いるパストランジスタ論理を用いることで、加算器のトランジスタ数を約50%削減している。

以上、本論文では、低電圧有機トランジスタを用いる新たなデータ処理システムの性能や信頼性を向上する回路設計技術を、デバイス物理、デバイスの製造、回路設計、システムへの応用を考慮して提案している。提案した回路はいずれも、シミュレーションとともに試作と測定を通じた検証を行っており実用上の価値も高い。本論文の内容は、学術上、応用上ともに関連する分野の発展に寄与するところが少なくない。よって本論文は博士（情報学）の学位論文として価値あるものとして認める。また、令和5年2月15日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。なお、本論文の令和5年12月31日以降のインターネットでの全文公表についても支障がないことを確認した。

要旨公開可能日： 令和 年 月 日以降