
氏 名	こ ばやし かず とし 小 林 和 淑
学位(専攻分野)	博 士 (工 学)
学位記番号	論工博第3398号
学位授与の日付	平成11年1月25日
学位授与の要件	学位規則第4条第2項該当
学位論文題目	A Study of the Functional Memory Type Parallel Processor (機能メモリ型並列プロセッサに関する研究)

(主査)

論文調査委員 教授 田丸啓吉 教授 中村行宏 教授 吉田 進

論 文 内 容 の 要 旨

LSIメモリは大容量化が進んでいるが、機能的にはデータの記憶機能だけで、データの処理機能はプロセッサの担当になっている。このためメモリとプロセッサの間のデータ転送能力が性能を制約する要因になっている。特に大量のデータに簡単な処理を行う場合には、このバスの転送能力が問題であると同時に、プロセッサの能力も十分に活用していないという問題が生じる。この問題を解決する方法として、メモリの中の記憶部に近いところで簡単なデータ処理を行う方法はLSI技術の進歩により実現の可能性が見えてきた。

本論文はメモリの内部に演算機能を取り入れ、これを微小プロセッシングエレメント (PE) と見なして、各PEをSIMD形の並列動作をさせる、機能メモリ型並列プロセッサ (FMPP) アーキテクチャとその応用について研究した成果をまとめたもので、6章から構成されている。

1章は序論で本研究の目的と論文の構成について述べている。

2章は従来の並列プロセッサアーキテクチャを説明し、連想メモリなど機能メモリを並列プロセッサと見たときの位置づけについて述べている。

3章は機能メモリ型並列プロセッサFMPPアーキテクチャの特徴、構成、動作などの基本事項について説明している。構成にはビット、ワード、ブロックという次元で、どのように並列動作をさせるかにより、実用的に3種類の構成が可能であることを示している。またFMPP上の並列計算の性能を従来形の計算機と比較し個別のプロセッサの性能、並列規模、メモリの性能などのパラメータ間の関係を導出した。

4章は連想メモリ (CAM) のセル構造を発展させて論理機能を付加したメモリを使用し、ビット並列・ブロック並列 (BPBP) 動作を行うCAMベースのBPBP-FMPPの開発について述べている。このLSIはPEとして4語のメモリと並列加算部を持ち、加減算、乗算などの数値演算、一致検索、最大最小値検索などの動作を行う。1KビットのLSIを試作し、動作性能を評価している。

5章は前章のLSIをベースにベクトル量子化用途に専用化したFMPPの開発について述べている。16画素の画像データの符号化を行うベクトル量子化に使用する最近傍ベクトル探索用LSIとして、16語の参照ベクトル保持用SRAM、並列加算回路、結果保存メモリ、フラグなどで1個のPEを構成し、64個のPEが並列動作して演算動作と最小値探索動作を外部制御により実行するLSIを試作した。QCIFフレームの動画を毎秒10フレームの速度でコーディングして簡易型携帯電話の29.2 kbpsの低ビットレートの回線で伝送するシステムを開発するために、4段階からなる階層型ベクトル量子化法を考案した。この手法を実験するため1個のLSIを各段階で繰り返し使用して量子化を行うシステムを開発し、平均PSNR 30.4dBの品質が得られることを実証した。

6章は結論で、本論文の内容をまとめ、将来の課題について述べている。

論文審査の結果の要旨

本論文は従来のメモリとプロセッサの間をバスで結合するアーキテクチャの欠点を改善するため、メモリの中に簡単な論理機能を取り入れ、大量のデータに簡単な演算を行うような用途に対して、効率良い処理方式を提供することを目的とした、機能メモリ型並列プロセッサ (FMPP) アーキテクチャについての研究をまとめたもので、得られた成果は以下のとおりである。

1. 機能メモリ型並列プロセッサアーキテクチャの構成、動作、性能を検討し、実用的に有用な3種類の形式に分類して、特徴を明確にした。
2. 連想メモリのセル構造に論理機能を付加したセルを考案し、4語のメモリと並列加算部でブロックを構成したビット並列・ブロック並列のFMPPを開発した。1KビットのLSIを試作し、数値演算、一致検索、最大最小値検索などの機能と動作性能を評価した。
3. ベクトル量子化に専用のFMPP LSIを開発した。このLSIは64個のブロックからなり、各ブロックは16語のSRAMと並列加算回路、フラグなどで構成されている。16次元の入力画像ベクトルとメモリに記憶されている64個の16次元参照画像ベクトルを並列に比較して最も近似度の大きいベクトルを見つける動作をワークステーションの約3倍のスピードの11.0 μ sで行うことを示した。
4. 上記LSIを使用し、PHS端末を対象にした29.2kbpsの低ビットレート通信路で動画像の実時間伝送を行うシステムを開発した。このため4段階からなる階層型ベクトル量子化を考案し、同一LSIを繰り返し使用してQCIF画面を每秒10フレーム伝送することができることを示した。このときの平均PSNRは30.4dBであった。

以上要するに本論文は、メモリの中に論理機能を入れて並列に動作させる新しい機能メモリ型並列プロセッサアーキテクチャを考案し、LSIを試作して機能と性能を評価するとともに、実際のベクトル量子化に応用して実用性を示したもので、得られた成果は学術上実際上寄与するところが少なくない。よって本論文は博士(工学)の学位論文として価値あるものと認める。

また平成10年11月6日に論文内容とそれに関連する事項について試問を行った結果、合格と認めた。