

氏名	金田重郎 かねだしげお
学位の種類	工学博士
学位記番号	論工博第1757号
学位授与の日付	昭和59年11月24日
学位授与の要件	学位規則第5条第2項該当
学位論文題目	半導体記憶装置のためのバイト誤り検出・訂正符号の研究

論文調査委員 (主査) 教授 矢島脩三 教授 田丸啓吉 教授 池上丈夫

論文内容の要旨

集積回路技術の進展にともない、大型計算機の主記憶装置の記憶素子として、複数ビットの並列データ出力を持つ記憶素子が用いられるようになりつつある。複数ビット出力記憶素子が故障すると、現状の1ビット出力記憶素子とは異なり、複数ビットの塊となった誤りであるバイト誤りを生ずる。このため、複数ビット出力記憶素子を用いた半導体記憶装置の高信頼化には、塊となった誤りを検出・訂正できる、バイト誤り検出・訂正符号を用いることが効果的である。しかし、既存のバイト誤り検出・訂正符号は、半導体記憶装置に必要なデータビット長を持つ符号を構成しにくい、符号化・復号化回路に繰り返し性がないため回路のLSI化に不利である、等の問題点を有していた。

本論文は、これらの問題点を解決する、新しいバイト誤り検出・訂正符号について研究を行った結果をまとめたものであり、8章からなっている。

第1章は序論であり、記憶装置のための誤り検出・訂正符号研究の歴史と本研究の動機と主要な成果を記している。

第2章では、複数ビット出力記憶素子を用いた半導体記憶装置には、1ビット誤り訂正・2ビット誤り検出・単一バイト誤り検出符号 (SEC-DED-SbED 符号)、または、単一バイト誤り訂正・二重バイト誤り検出符号 (SbEC-DbED 符号) が適することを述べている。さらに、符号化・復号化回路の高速化・LSI化の容易化の観点から、これら符号に、符号化・復号化回路にモジュラな性質を持つ巡回性符号、符号化・復号化回路の遅延が最小となる最小重み符号の性質を与えることが望ましいことを述べている。

第3章においては、SEC-DED-SbED 符号として、以下の新しい構成法を提案している。各符号とも、符号化・復号化回路のLSI化に適した巡回性を与える事が可能となっている。

(1) 既存のものを包含するより広い SEC-DED-SbED 符号

本符号の符号ビット長 n は、 r をチェックビット長、 b をバイト長として、 $n = b \cdot 2^{r-b}$ であり、既存の Bossen, Reddy, Fujiwara による SEC-DED-SbED 符号を包含する。

(2) 新しい奇数重み列 SEC-DED-SbED 符号

本符号の符号ビット長 n は、 $r=b \cdot R$ をチェックビット長として、 $n=(2^{bR}+b^R-(2^b-b)^R)/2$ であり、チェックビット長が長い範囲で現在知られている最長の符号ビット長を持つ。

(3) 最小重み SEC-DED-SbED 符号

本符号は、チェックビット長 $r=b+2$ 、またはバイト長 $b=4$ に対して、現在知られている最長の符号ビット長を持ち、符号化・復号化回路のゲート量・遅延が最小となる最小重み符号で、高い実用性を持つ。

第4章は SbEC-DbED 符号について述べている。既存のものは、符号ビット長が限定され、バイト長 $b=2, 3, 4$ 、に対して、記憶装置として必要なデータビット長を持つ符号を構成できない。そこで、以下の SbEC-DbED 符号を提案している。

(1) 任意の符号ビット長に対して構成できる SbEC-DbED 符号

本符号の符号ビット長 n は、 $r=b \cdot R$ をチェックビット長として、 R が奇数の時 $n=b(2^b+2)^{(R-1)/2}$ 、 R が偶数の時 $n=2b(2^b+2)^{(R-2)/2}$ である。

(2) 符号化・復号化回路の LSI 化に適する巡回性 SbEC-DbED 符号

繰り返し2の符号について理論的構成法を提案し、4以上の繰り返しを持つ符号については、実用性の高い $b=4$ ビット、データビット長 $k=64, 128$ ビットを選び、計算機による符号の生成を行っている。

第5章はバイト誤り検出・訂正符号の符号化・復号化回路の構成を述べ、現状の1ビット誤り訂正・2ビット誤り検出符号 (SEC-DED 符号) と比較して、ゲート量・遅延とも、ほぼ同等であることを明らかにしている。

第6章では、これらの符号の採用による記憶装置の信頼性の改善の効果を定量的に示し、さらに、ソフトウェアをも考慮した、半導体記憶装置信頼度の近似計算法を提案している。

第7章は本研究の成果である、SEC-DED-SbED 符号、SbEC-DbED 符号の実用化結果を述べ、LSI 化にあたっての留意事項を述べている。

第8章は結論であり、本研究の成果を要約して、将来の展望を行っている。

論文審査の結果の要旨

集積回路技術の進歩によって、大型計算機の主記憶装置の記憶素子として、従来の1ビット出力にかわり、複数ビットの並列データ出力をもつ記憶素子が用いられるようになってきている。これらの素子を用いて信頼性の高い装置を実現しようとするとき、誤りが並列出力を一つの塊とするバイト単位で発生する可能性が高く、従来とは違った新しい符号方式が必要となる。

この論文は、この問題を解決するために、複数(b)ビット出力記憶素子を用いた半導体記憶装置のバイト誤りに効果的な、新しいバイト誤り検出・訂正符号の研究を進めたものであり、主な成果は次の通りである。

1. 1ビット誤り訂正・2ビット誤り検出・単一バースト誤り検出符号のより広いクラスのを提案した。

2. 1ビット誤り訂正・2ビット誤り検出・単一バイト誤り検出符号 (SEC-DED-SbED 符号) の新しい構成法を提案した。一つは、新しい奇数重み列 SEC-DED-SbED 符号であり、チェックビット長が長

い範囲で、現在知られている最長の符号ビット長を持つ。もう一つは、最小重み SEC-DED-SbED 符号である。

3. 単一バイト誤り訂正・二重バイト誤り検出符号 (SbEC-DbED 符号) の新しい構成法を提案した。この符号は、既存の SbEC-DbED 符号とは異なり、任意の符号ビット長に対して構成できる。さらに、巡回性 SbEC-DbED 符号を考案して、少ない種類の回路を反復使用することにより符号化・復号化回路を単純化し LSI 化を可能とした。

4. 上記の各符号の符号化・復号化回路構成法を明らかにし、現状の 1 ビット誤り訂正・2 ビット誤り検出符号の場合とほぼ同程度のゲート量で回路を実現でき、遅延も同等であることを明らかにした。

5. 複数ビット出力記憶素子に対する、バイト誤り検出・訂正符号の高信頼化効果を定量的に示し、さらに、放射線などに起因する記憶素子内部で発生する一時的な誤りであるソフトエラーを考慮した、半導体記憶装置信頼度の近似計算法を示した。

以上要するに、この論文は複数ビット並列出力記憶素子を用いた記憶装置の高信頼化のための符号化方式を詳細に研究し、その実用化に成功したものであり、学術上、工業上寄与するところが少なくない。

よってこの論文は工学博士の学位論文として価値あるものと認める。

また、昭和59年10月1日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。