

氏名	かど た ひろし 廉 田 浩
学位の種類	工 学 博 士
学位記番号	論 工 博 第 2361 号
学位授与の日付	平 成 2 年 3 月 23 日
学位授与の要件	学 位 規 則 第 5 条 第 2 項 該 当
学位論文題目	半 導 体 機 能 メ モ リ デ バ イ ス と そ の 応 用 に 関 す る 研 究

論文調査委員 (主 査)  
教 授 田 丸 啓 吉 教 授 松 波 弘 之 教 授 矢 島 脩 三

### 論 文 内 容 の 要 旨

集積回路技術の進歩により半導体メモリは記憶容量、動作性能ともに過去20年間に大幅な進歩をした。しかし機能的には単に1, 0のデータの記憶と読出しという単純な機能のまま現在に到っている。本論文は単純な1, 0の記憶機能ではなく、アナログ信号の記憶や記憶と情報の処理機能を合わせもつ、半導体機能メモリについて研究開発した成果をまとめたもので、6章より構成されている。

第1章は序論で、本研究の背景となる機能メモリの現状と研究の意義について述べている。

第2章は機能メモリの性能向上のために共通に評価すべき性能指標について考察している。アナログ型メモリの場合には、周波数特性、雑音特性、直線性が指標になること、デジタル型メモリの場合には、記憶容量、動作速度、記憶以外の追加機能の内容が指標として適当であることを論じている。

第3章ではアナログ型機能メモリとして、CCD(電荷結合素子)メモリについて述べている。まず、CCDの特性解析のために、従来から提案されている理論式を整理し、さらに新しくフーリエ級数形のグリーン関数を用いて素子内部のポテンシャルを求め、電荷転送特性や信号電荷量などの特性を評価する方法を開発した。つぎにVTRのドロップアウト補正に利用する1ラインメモリとテレビジョンの特殊な画面処理に使用する1フレームメモリを試作して、性能指数を実測した。その結果ラインメモリでは信号帯域4MHz、高周波歪や雑音に対するダイナミックレンジ40dB以上が得られ、またフレームメモリでは、保持時間30msでダイナミックレンジ30dB、出力信号帯域4MHz以上の良好な特性を得た。この性能は解析結果ともよく一致し、本解析手法が十分役立つことを確認した。

第4章は各種プロセッサのレジスタファイルなどに使用されているマルチポートメモリについて論じている。通常スタティックRAMの配線を増やしたセルでは、読み出しと書き込みの連続動作時に誤動作が発生することを見出し、誤動作を防止した新しいメモリ構成方式と周辺回路を考案した。このメモリを使用することにより、パイプライン動作が完全に実行できるようになり、マシンサイクル250nsの高性能16ビットマイクロプロセッサが実現できた。

第5章では本格的なデジタル型機能メモリである連想メモリについて二つのタイプを検討している。

第一はデータフロー型計算機の処理発火機構に使用されるもので、一致検索動作以外に新しい一致フラグ伝搬回路による高速多重応答分離、条件つきガーベージコレクション機能、遅延書込み法を使用した条件つき書込み機能などの豊富な追加機能をもっている。このような改良の結果 $2\mu\text{m}$  CMOS プロセスで $100\text{ ns}$ の高速サイクル時間を実現した。第二はマイクロプロセッサの高速アドレス変換ユニットに使用される連想メモリで、通常のRAMと組合せて高速のアクセス動作が要求される。このため新しく自己同期形の検索動作終了検出回路を採用し、 $1\mu\text{m}$  CMOS プロセスを使い、検索入力からRAM出力まで $16\text{ ns}$ の高速応答時間を得た。

第6章は結論で、上記の各研究成果をまとめている。

### 論文審査の結果の要旨

集積回路技術の発達により、半導体メモリは記憶容量、動作性能ともに大幅な進歩をした。しかし機能的に見ると、単に1, 0のデータの書込み、保持、読出しという単純な機能の汎用品が大部分を占めている。一方、専用ではあるが複雑な機能を組み込んだ半導体メモリの開発も、近年活発に進められている。このようなメモリは機能メモリと呼ばれて、通常の汎用単純機能のメモリと区別されている。本論文は単純な2値データの記憶機能ではなく、アナログ信号の記憶や記憶と情報処理などの機能を合わせもつ、半導体機能メモリに関する研究開発の成果をまとめたもので、得られた主な結果は次の通りである。

1. 半導体機能メモリにも多くの形態があり、従来これらの性能を比較評価する基準が不明確であった。著者は機能メモリの性能向上のために、共通の評価基準として使用する性能指標について検討し、アナログ型メモリでは周波数特性、雑音特性、直線性が指標として適当であること、デジタル型メモリでは記憶容量、動作速度、機能の内容が指標になることを明らかにした。

2. アナログ型機能メモリとしてCCD（電荷結合素子）を取り上げ、動作周波数、雑音特性、入出力の直線性を中心に特性を解析し、実用可能な素子を試作した。まずCCDの特性解析のために、従来から提案されている理論式を整理し、新しくグリーン関数を使用した効率よい解析手法を考案し、素子内部の最小電界とゲート長の関係、ゲート長と信号電荷量および動作速度の関係を明らかにして、実用素子の設計に役立てた。この結果により、VTRに使用するラインメモリとフレームメモリを試作し、良好な特性を得るとともに、各素子の特性が広い範囲で解析と一致することを確認して、解析手法の有用性を明らかにした。

3. 従来の単純な機能のメモリに追加する機能として、多重アクセスを実現するマルチポート動作が有用である。著者は回路解析と試作結果より、マルチポートメモリにおいて書込みと読出しが連続して発生した場合に、書込み誤動作と読出し誤動作が生じる場合があることを見出し、ワード線の駆動回路とポート構成を改良した新しいメモリを開発した。さらに、このメモリを使用した $3\mu\text{m}$  NMOS プロセスのレジスタファイルを開発し、高速パイプラインアーキテクチャをもつ16ビットプロセッサに実用して、サイクルタイム $250\text{ ns}$ の動作を得た。

4. デジタル型機能メモリとして、2種類の連想メモリを開発した。一つはデータフロー型計算機の処理発火機構に使用されるもので、高速の検索動作、新しい一致フラグ伝搬回路を使用した高速多重応答

分離，登録データ消去と同時に行うガーベージコレクション機能，新しく考案した遅延書込み手法を使用した条件つき書込み機能など豊富な追加機能を備えた8 K ビット連想メモリである。2  $\mu\text{m}$  CMOS プロセスで100 ns のサイクルタイムを得ている。

5. 第二の応用としてプロセッサの高速アドレス変換装置に使用する連想メモリを開発した。このメモリは通常のRAMと組み合わせて使用し，小容量であるが一致検索からRAMの読出しまでのアクセス時間の短いことが重要である。新しい自己同期形の検索動作終了検出回路を採用し，検索データ入力からRAM出力まで約16 ns の高速応答を1  $\mu\text{m}$  CMOS プロセスで実現した。

以上要するに本論文は，単純な2値データの記憶機能ではなく，アナログ信号の記憶や記憶以外に情報の処理などの機能を合せもつ半導体機能メモリの開発と実用化について論じたもので，得られた成果は学術上，實際上寄与するところが少なくない。よって本論文は工学博士の学位論文として価値あるものと認める。

また，平成2年1月8日に，論文内容とそれに関連した事項について試問を行った結果，合格と認めた。