

氏名	いし うら なぎ さ 石 浦 菜 岐 佐
学位の種類	工 学 博 士
学位記番号	論 工 博 第 2471 号
学位授与の日付	平 成 3 年 3 月 23 日
学位授与の要件	学 位 規 則 第 5 条 第 2 項 該 当
学位論文題目	Studies on Logic Simulation and Hardware Description Languages (論理シミュレーションとハードウェア記述言語に関する研究)
論文調査委員	(主 査) 教 授 矢 島 脩 三 教 授 津 田 孝 夫 教 授 田 丸 啓 吉

論 文 内 容 の 要 旨

本論文は、論理回路の設計検証に不可欠な論理シミュレーションの高速化と高精度化、および論理回路の計算機援用設計システムへの入力として重要な位置を占めるハードウェア記述言語に関する研究の成果をまとめたものであり、8章からなっている。

第1章は緒論であり、本研究の背景、目的、および本論文の構成を述べている。

第2章は準備であり、論理シミュレーションにおける信号値、時間、遅延等のモデル化、およびこれまでに開発されてきた論理シミュレーションのアルゴリズムを概観し、これらを系統的に分類している。

第3章および第4章は、論理回路のシミュレーションの高速化に関する研究をまとめたものである。

第3章では、論理シミュレーションの高速化の新しいアプローチとして、ベクトル・スーパーコンピュータを効率的に利用する方法を提案している。本章では、それぞれ、1)組合せ回路、零遅延、2値論理、2)順序回路、零遅延、2値論理、3)一般の回路、割当遅延、4値論理、を対象とした3つのアルゴリズムを提案している。スーパーコンピュータ FACOM VP-200, HITAC S-810/20 上での評価実験により、論理シミュレーション専用ハードウェアに匹敵する処理速度が得られることを示している。

第4章では、論理回路の故障時の振舞いを解析するのに用いられる故障シミュレーションを、ベクトル・スーパーコンピュータ上で高速に実行する手法について述べている。組合せ回路の単一縮退故障モデルに対する故障シミュレーションのベクトル・アルゴリズムとして、動的二次元並列法を提案している。FACOM VP-200 上での評価実験により、約15倍の加速率が得られ、故障シミュレーションが非常に高速に行えることを示している。

第5章および第6章は、論理シミュレーションの精度に関する研究をまとめたもので、遅延の値が不確定な素子を含む論理回路のシミュレーションの精度と計算量を議論し、新しいアルゴリズムを提案している。

まず、第5章では、シミュレーションの精度を理論的な側面から議論している。代表的な論理回路のタイミング検証問題として、ハザード検出問題を取り上げ、時間や遅延のモデル化とタイミング検証の精度、

および計算量の関係を調べている。遅延の値が不確定な論理回路のハザード検出を正確に行う問題は NP 困難であり、従来のシミュレーション手法の単純な改良でこの問題を解くのは難しいことを示している。また、連続時間モデルと離散時間モデルによる精度の差異や、両モデルが同じ能力を持つための離散時間モデルの刻み幅の下限を明らかにしている。

第 6 章では、前章の結果をふまえ、時間記号シミュレーションという計算手法を新たに提案している。この手法は、遅延値が不確定な素子の遅延を変数で表現し、記号処理によるシミュレーションを行うことにより、再取れん点で精度が失われるという従来手法の問題点を克服するものである。本章では、時間記号シミュレーションの効率的なアルゴリズムとして、線形計画法に基づくものと、論理関数処理に基づくものを提案している。

第 7 章は、ハードウェア記述言語に関する研究をまとめたものである。まず、ハードウェア記述言語の形式的意味定義の基礎となるハードウェアの動作モデルとして、NES モデルを提案し、その基本概念や定義を述べている。NES モデルは、ハードウェアの動作を、イベント系列に対して動作する抽象機械によってモデル化するものであり、この抽象機械の非決定的動作によって、ハードウェアの動作の不確定性を表現することができる。次に、NES モデルに基づいて定義されるハードウェア記述言語の意味と論理シミュレーション、論理合成、形式的設計検証などとの関係について議論している。

第 8 章は結論であり、本論文の成果の要約と、今後の課題について述べている。

論文審査の結果の要旨

大規模で複雑な論理回路の設計を検証することは、超大規模集積回路の発達とともに、益々重要性を増している。本論文は、論理設計検証に不可欠な論理シミュレーションの高速化と高精度化、および種々の計算機援用設計システムの中核となるハードウェア記述言語に関する研究成果をまとめたものであり、主な成果は次のとおりである。

1. 論理シミュレーションおよび故障シミュレーションの高速化のために、ベクトル・スーパーコンピュータの効率的な利用方法を提案した。ベクトル処理向きの新しいアルゴリズムを提案し、実際に専用ハードウェアに匹敵する処理速度が得られることを示した。

2. 論理シミュレーションのタイミングに関する精度と計算量の関係を調べ、不確定な遅延を含む回路のハザード検出問題が NP 困難であることを示した。また、タイミング検証における連続時間モデルと離散時間モデルの関係を明らかにした。

3. 時間記号シミュレーションという、新しい論理設計検証の手法を提案し、その効率的なアルゴリズムを開発した。

4. ハードウェア記述言語の形式的意味定義の基礎となるハードウェアの動作モデルとして、厳密な意味を持ち、ハードウェアの不確定な動作を非決定性により表現できる NES モデルを提案した。

以上、要するに本論文は、論理回路のシミュレーションのアルゴリズム、および論理回路の記述とシミュレーションのためのモデル化に関する研究を行なったものであり、学術上、工業上寄与するところが少なくない。よって、本論文は工学博士の学位論文として価値あるものと認める。

また、平成3年2月20日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。