

## (論文内容の要旨)

本論文は、次世代電力変換用半導体として有望なSiC(シリコンカーバイド)の高耐圧パワー集積回路を実現する上で不可欠なMIS(金属-絶縁膜-半導体)界面特性の向上とMIS型FET(電界効果トランジスタ)の基礎研究についてまとめたもので、7章からなる。

第1章では、SiC半導体の特徴とパワーデバイスの研究状況を紹介した後、高耐圧パワー集積回路に対する期待と研究課題について概説している。次に、SiCにおけるMIS界面特性およびMISFETに関する基礎研究に焦点を絞って研究課題を整理し、当該分野における本研究の位置付けと目的を明らかにしている。

第2章では、SiC MISFETの微細化に伴い発現する短チャネル効果に関して実験的、理論的に解析を行っている。まず、SiCでは初めてサブミクロンチャネルを有するMISFETを作製し、パンチスルー、しきい値電圧の低下、サブスレッショルド特性の変化などの現象を確認した。次に、実験、数値計算の両方の手法により、短チャネル効果の発現条件を見積もった。室温、高温における測定結果から、SiC MIS界面における実効固定電荷が短チャネル効果に影響を与えることを示した。そこで、界面における実効固定電荷を考慮した新たなチャージシェアモデルを提案し、このモデルを用いることで、しきい値電圧のチャネル長依存性の実験結果を精度よく再現できることを示した。最後に、Siデバイスで観測される短チャネル効果との類似点、相違点を明らかにし、SiC MISFETにおいて短チャネル効果を抑制するためのガイドラインを提示している。

第3章では、SiC MIS キャパシタを用いて高周波、低周波容量-電圧特性を測定し、絶縁膜/SiC 界面の特性を評価している。熱酸化膜、堆積 SiO<sub>2</sub> 膜、堆積 SiN<sub>x</sub>/SiO<sub>2</sub> 膜を取り上げ、絶縁膜/SiC 界面や絶縁膜中に存在するトラップを詳細に評価している。特に、絶縁膜堆積後に高温における界面の酸窒化処理により、界面準位密度を大幅に低減できることを見出している。SiN<sub>x</sub>/SiO<sub>2</sub> 積層構造を有する MIS キャパシタでは、SiN<sub>x</sub> 膜厚を薄くするほど、また堆積後の N<sub>2</sub>O アニール時間を長くするほど MIS 界面特性が改善し、界面準位密度を従来に比べて一桁~二桁低減している。ただし、この素子では MIS 界面に約  $6 \times 10^{12} \text{ cm}^{-2}$  の正の固定電荷が存在することを明らかにしている。次に、SiN<sub>x</sub>/SiO<sub>2</sub> と SiC の間に薄い(5 nm 以下)の熱酸化膜を形成し、SiO<sub>2</sub>/SiN<sub>x</sub>/SiO<sub>2</sub> 積層構造とすることで、低い界面準位密度を維持しながら、界面の正の固定電荷をほぼ消滅させることに成功している。最後に、絶縁膜の絶縁破壊電界や高電界下での長期信頼性を評価し、高温での酸窒化処理を行った堆積膜では、従来の熱酸化膜に比べて優れた特性が得られることを明らかにしている。

第4章では、実際に SiC MISFET を作製し、その特性を詳細に評価している。集積回路応用を考えて n チャネルおよび p チャネル MISFET を作製し、特に堆積絶縁膜の活用や非基底面の活用により、チャネル移動度を向上できることを示している。作製した n チャネル MISFET では、熱酸化膜におけるチャネル移動度が  $17 \text{ cm}^2/\text{Vs}$  程度であるのに対して、堆積膜を用いることで、約  $30 \text{ cm}^2/\text{Vs}$  まで向上させることに成功した。また、従来用いられてきた SiC (0001)面ではなく、SiC (000 $\bar{1}$ )面を用いることで移動度はさらに向上し、約  $45 \text{ cm}^2/\text{Vs}$  の値が得られた。また、p チャネル MISFET においても熱酸化膜に対して、

堆積膜を用いることで移動度が向上することを確認した。さらに、数多くのデータを独自のモデルで統一的に解析し、SiC MISFETにおけるチャネル移動度の制限要因について議論している。また、MISFET構造を用いた界面準位密度を精密に評価する独自の手法を提案し、少数キャリア側のバンド端の界面準位密度を評価できることを示している。

第5章では、予備実験とデバイスシミュレーションによって、パワー集積回路に適した横型SiC MISFETにおいて高い耐圧と低いオン抵抗を実現するための構造設計を行い、多くの貴重な知見を得ている。特に横型で高耐圧化が期待できるRESURF (Reduced Surface Field)構造に関して研究を行っている。まず予備実験により、トリプルRESURF構造では、ダブルRESURF構造に比べ、電流経路がMOS界面から伸びる空乏層の影響で狭くなること、また寄生の抵抗成分が存在することを指摘し、オン抵抗の低減にはダブルRESURF構造が優位であることを見出している。続いて、ダブルRESURF構造についてオフ時の電界分布やオン時の電流経路を詳細に解析している。ダブルRESURF構造はオン抵抗の低減だけでなく、SiC MISFET特有の課題である絶縁膜の破壊を回避でき、耐圧の向上にも効果的な構造であることを明らかにしている。また、ダブルRESURF構造MISFETで優れた特性を得るための設計指針を提示している。

第6章では、上記2~5章の成果とイオン注入、微細加工、電極形成技術などを集約してダブルリサーフ構造を有する横型SiC MISFETを作製し、その特性を評価している。独自の自己整合プロセスの採用により再現性よくダブルリサーフ構造を形成することに成功している。作製した横型SiC MISFETは、概ねシミュレーションで予測した通りの結果が得られ、ダブルRESURF構造とすることで、従来のRESURF構造に比べ、オン抵抗を1/2以下に低減することに成功している。また、耐圧に関しても、ダブルRESURF構造にすることで、通常RESURF MISFETより300 V程度向上することを明らかにしている。さらに、高いチャネル移動度が得られるSiC (0001)面を活用することで、耐圧1580 V、オン抵抗40 mΩcm<sup>2</sup>という当該分野で最高の性能を達成している。この特性はSiデバイスの理論限界より10倍以上優れた特性である。また、デバイス特性の温度依存性やスイッチング特性を測定し、半導体物理と関連付けて議論している。

第7章は結論であり、本研究を通じて得られた短チャネル効果、堆積膜を用いて形成したMIS界面およびMISFET特性に関する知見をまとめ、実際に高耐圧横型MISFETへ応用した結果を要約している。また、今後の研究課題を提示し、考えられる研究指針を提案している。

## (論文審査の結果の要旨)

本論文は、SiC(炭化珪素)の高耐圧パワー集積回路を実現する上で不可欠なMIS(金属-絶縁膜-半導体)界面特性の向上とMIS型FET(電界効果トランジスタ)の基礎研究についてまとめたものであり、得られた主な成果は以下の通りである。

1. SiC MISFETの微細化に伴い発現する短チャネル効果について実験と理論の両面から解析し、Siデバイスで観測される短チャネル効果との類似点、相違点を明らかにした。サブミクロンチャネルのSiC MISFETの動作を初めて達成し、短チャネル効果を抑制するためのガイドラインを提示した。また、SiC MIS界面の実効固定電荷を考慮した独自のチャージシェアモデルを提案し、実験で得られたしきい値電圧のチャネル長依存性を精度よく再現できることを示した。
2. 絶縁膜として熱酸化膜、堆積SiO<sub>2</sub>膜、堆積SiN<sub>x</sub>/SiO<sub>2</sub>膜を取り上げ、n型およびp型MISキャパシタを作製し、高周波および低周波容量-電圧特性の解析から絶縁膜/SiC界面の特性を詳細に評価した。特に、堆積膜の活用と堆積後の高温酸化処理により界面準位密度を一桁以上低減したことは特筆できる。絶縁膜の絶縁特性や信頼性も評価し、高温酸化処理を行った堆積膜では、Si熱酸化膜に匹敵する優れた特性を得た。次に、集積回路応用を考えてnチャネルおよびpチャネルMISFETを作製し、特に堆積絶縁膜の活用や非基底面の活用により、チャネル移動度の大幅な向上に成功した。さらに、数多くのデータを独自のモデルで統一的に解析し、SiC MISFETにおけるチャネル移動度の制限要因について議論している。また、MISFET構造を用いて界面準位密度を精密に評価する独自の手法を提案し、その有効性を示した。
3. 二次元数値計算により、横型SiC MISFETにおいて高い耐圧と低いオン抵抗を実現するための構造設計を行い、多くの新しい知見を得た。SiC MISFET特有の課題である絶縁膜の破壊を回避し、かつオン抵抗を大幅に低減できる独自のデバイス構造(ダブルリサーフ構造)を提案し、その有効性を示した。また、この構造において高い性能を達成するための設計指針を提示し、最適構造および予測されるデバイス性能を明らかにした。さらに、独自の自己整合プロセスを考案し、再現性よくダブルリサーフ構造を形成することに成功した。上記の成果を集約してダブルリサーフ構造を有する横型SiC MISFETを作製し、Siデバイスの理論限界を一桁以上突破する当該分野で最高の性能を達成した。また、デバイス特性の温度依存性やスイッチング特性を測定し、半導体物理と関連付けて議論している。

以上、要するに、本論文は、SiC MIS界面特性および絶縁膜の信頼性を大幅に向上させる絶縁膜形成法を提案すると共に、パワー集積回路を目指したSiC MISFETの特性向上とデバイス物理の解明を通じて最高性能を有するSiC MISFETを実現したもので、学術上、實際上寄与するところが少なくない。よって、本論文は博士(工学)の学位論文として価値あるものと認める。また、平成21年2月18日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。