

(続紙 1)

京都大学	博士 (情報学)	氏名	窪田 昌史
論文題目	データ並列プログラムのための自動並列化コンパイラの研究		
<p>(論文内容の要旨)</p> <p>本論文は、データ並列プログラムの自動並列化コンパイラについて論じたものであり、データ分割指定のための言語拡張、適切なデータ分割を得るための解析手法、および所与のデータ分割に基づく様々な自動並列化技法の提案を行っている。またこれらの提案は著者らが開発したコンパイラに採り入れられ、大規模な並列計算機と実用的な応用プログラムを用いて、その有用性・有効性が評価されている。</p> <p>本論文の第3章は、データ分割が指定可能なプログラミング言語である拡張Tiny言語を入力とする並列化コンパイラTINPARについて述べている。このコンパイラは、データ分割指定に対応して規則的に生成されるコードを出発点とし、プロセッサ間通信に関する様々なオーバーヘッドを段階的に削減することで、最終的に効率的なコードを得ることを特徴としている。TINPARが生成したコードは、64プロセッサ構成のAP1000を用いた評価によれば、1プロセッサでの逐次実行に比べ行列積で45.9倍、ガウス消去法で35.8倍、SOR法で28.1倍の性能向上が達成されている。</p> <p>第4章では前章のTINPARにおける主要な問題点であった、プロセッサ間通信削減のための明示的データコピーの除去について論じている。これは、データフロー解析により重複するプロセッサ間通信を削減する、メッセージ合体化と呼ばれる手法であり、プログラムの負荷軽減と性能向上を同時に達成するユニークな技術である。この改良により、行列積プログラムが1.7~4.7倍高速化されることが明らかにされている。</p> <p>第5章では、インデックス配列による間接アクセスが存在するループに対する、inspector/executor戦略を用いた並列化手法を論じ、従来法の問題点である全対全のプロセッサ間通信を不要とする、逆インデックス法と全検査法という2つのアルゴリズムを提案している。部分ピボット付きLU分解のプログラムでは、Inspector/Executor戦略を用いない場合に比べ、逆インデックス法で42倍、全検査法で11倍まで実行時間が高速化された。また、不規則疎行列とベクトルの積を求めるプログラムでは、逆インデックス法によって1.6倍の高速化が達成されている。</p> <p>第6章では、処理能力の異なる計算機が接続された非均質計算機環境に対するコード生成手法を提案している。この手法では、データをノードへ非均質に分割することで処理能力に応じた負荷分散を行う。この手法はTINPARに実装され、ワークステーションクラスでの性能評価によって低オーバーヘッドの実行と、動的負荷分散による約6%の性能向上が実証されている。</p> <p>第7章では、逐次プログラムのデータ分割を解析する方法として、配列整合解析に基づく新たな手法を提案している。提案手法は、多重ループにおける多次元配列の参照関係をループの並列性を考慮しながら解析するものであり、従来のComponent Affinity Graphを用いた解析手法に比べて、よりの確なデータ分割を求めることを可能としている。この手法を用いることで、NPB3.2-SER BTなどの実応用プログラムのデータ分割解析とHPFディレクティブが挿入されたFortranプログラムの自動生成が可能となり、人手によるデータ分割指定に匹敵する性能が得られている。</p>			

(続紙 2)

(論文審査結果の要旨)

データ並列性を内在する科学技術計算を対象とし、Fortran言語などで記述された逐次プログラムを分散メモリ型の大規模並列計算機向けに自動的に並列化するコンパイラは、今後の計算技術において極めて重要な意義を持つ。特に逐次プログラムのデータ分割の指定あるいは自動解析と、それに基づくプログラムの並列化が重要なポイントであり、後者については、High Performance Fortran (HPF)と呼ばれる並列処理向けのFortran言語の拡張仕様の提案とともに活発に研究されてきた。またデータ分割が規則的なアプリケーションだけでなく、データ分割が不規則なアプリケーションをも対象とすることが、並列化コンパイラ技術の適用範囲拡大のために大きな意味を持つ。

本論文はデータ並列プログラムを対象とする自動並列化コンパイラについて論じたものであり、自動的なデータ分割のための解析手法から、プロセッサ間通信の精緻な最適化技法に至る、様々なコンパイル技術・技法の提案と評価を主眼としている。具体的には、第3～4章の通信最適化、第5～6章の実行時最適化、および第7章のデータ分割解析の3つに大別され、それぞれ以下のような優れた特徴を持っている。

まず、分散メモリシステムでの並列処理に不可欠なプロセッサ/ノード間の通信について、通信量と通信回数を削減する様々な方法を提案しつつ、それらをプログラム解析に基づく一貫性の高い方式で実装したことで、個々の技法の提案に留まらない優れた研究内容となっている。またコンパイルの時点では判明しない情報である、間接的な配列要素参照や不均質計算環境での計算負荷変動に対応するために、計算処理の前にこれらを調査するコード(inspector)を挿入する手法と、inspector自体の性能にも十分配慮した実装は、いずれも斬新なものとして高く評価できる。さらに、分散メモリ対応の並列化コンパイラの最大の難題とされるデータ分割の自動化を、独自に考案した分割コストを伝播する方法により実現し、人手による分割と同等以上の性能が得られることを実証したことは、コンパイル技術の発展に大きく貢献するものである。

以上のように本論文は、分散メモリ型並列計算機を対象とした並列化コンパイラに関して、様々な技術・技法を新たに提案しつつ、その有用性・有効性を実証したものである。したがって並列化コンパイル技術はもちろん、今後の並列計算に関する学術的な貢献として高く評価することができるため、博士(情報学)の学位に値するものと判定した。また、平成22年2月17日に論文内容とそれに関連した口頭試問を行った結果合格と認めた。