

Title	メディアサーバおよび組込みシステムのためのアーキテクチャとプログラミングシステムに関する研究(Abstract_要旨)
Author(s)	金井, 達徳
Citation	Kyoto University (京都大学)
Issue Date	2008-05-23
URL	http://hdl.handle.net/2433/123862
Right	
Type	Thesis or Dissertation
Textversion	none

(論文内容の要旨)

デジタルメディア処理を行うコンピュータシステムには、大量データの高速処理やリアルタイム性の保証を効率良く実現することが求められる。このような課題を解決するために、本論文では、大規模なビデオ配信のためのメディアサーバを実現するアーキテクチャと制御方式、メディアサーバの制御プログラムの開発手法、およびアーキテクチャ非依存な組込み画像処理プログラムの開発手法に関して研究を行ったものである。

本論文の内容は以下の通りである。

第1章 序論

本研究の背景、課題、および、本論文の構成について述べている。

第2章 ストリームスイッチを持つ大容量ビデオサーバ「スマートストリーマ」のアーキテクチャと制御方式

大規模なビデオサーバを実現するためには高いデータ転送能力とリアルタイム性を備えたアーキテクチャとその制御方式の設計が課題になる。

本論文ではまず、ハードディスクのアクセス特性やサーマルキャリブレーションに対する考察とビデオ配信に必要なデータフローと制御フローの分析結果に基づいて設計した、「ストリームスイッチ」と呼ぶ新しいビデオサーバのアーキテクチャを提案している。このアーキテクチャは、複数のディスク制御装置と複数のネットワーク制御装置を接続するクロスバの交点に2ポートメモリを備え、大量のトラフィックを複数のバスに均等に分散させることで高い転送能力を確保するとともに、トラフィックの性質に応じてバスを分離し2ポートメモリでデータ交換を行うことでリアルタイム性の実現に必要なバスのバンド幅を保証する。また、ストリームスイッチにRAID機能を持たせることにより、サーマルキャリブレーションによるディスクアクセス遅延や故障時にも途切れないビデオ配信を実現できる。実際に4Mbpsのビデオストリームを128本同時配信可能な装置の試作により、提案したアーキテクチャの実現可能性を実証している。

次に、大規模なビデオサーバのかかえる高負荷時の応答時間の低下という課題を解決する「高速応答スケジューリングアルゴリズム」を提案している。配信中のストリームのディスクアクセスのタイミングをリアルタイム性が損なわれない範囲で調整することで、新しいビデオ配信要求に対して出来るだけ早くディスクアクセスを可能にして応答時間を短縮する。この方式により、最大性能の9割程度の高負荷時でも8割以上の配信要求に対して規定の応答時間を確保できる。

第3章 ビデオサーバ制御のための並行処理記述言語 CSL とプログラム変換による軽量な実装方式

ビデオサーバの制御プログラムの開発においては、ビデオ配信や登録など個々の処理

の流れをスレッドに対応させることで分かりやすくプログラムを記述できるがコンテキストスイッチのオーバーヘッドが大きい。一方、個々の処理をすべて組み込んだ1つのステートマシンとして記述するイベント駆動型のプログラムは実行性能は良いが理解しにくいプログラムになる。本論文では、スレッド型で記述した制御プログラムをイベント駆動型に変換して実行することでこれらの課題を解決する方式を提案している。

まず、タイムスロット制御を行うビデオサーバの制御プログラムの性質を考慮すれば、スレッド型の制御プログラムをイベント駆動型へ自動変換できることを明らかにしている。次に、スレッドによる並行処理を記述しやすいようにCを拡張したマクロ言語CSLを設計し、その言語で記述したプログラムから簡単なプログラム変換によってスレッドの状態保存とイベントディスパッチを行う部分のコードを自動生成することで、ルーチン形式で協調的に動作するイベント駆動型のC言語プログラムに変換する方式を提案し、実際にトランスレータを作成して第2章で述べたビデオサーバの制御プログラム開発に適用し、その実現性と有効性を示している。本方式を適用した制御プログラムとOSのスレッドライブラリを用いた制御プログラムとの比較評価により、スレッドの切り替えと同期処理に伴うオーバーヘッドを大幅に削減でき、高負荷時でも処理時間を10分の1以下に抑えられることを示している。

第4章 組み込みプロセッサのメモリアーキテクチャに依存しない画像処理プログラムの記述と実行方式

組み込みデジタルメディア機器の画像処理プログラムの作成には、ターゲットプロセッサのアーキテクチャに対する深い知識やプログラミングのスキルが要求されるのに加え、同じアルゴリズムでもターゲットが異なればそれぞれに対して個別に最適化が必要になるという課題がある。本論文ではこの課題に対して、画像の局所処理を対象を絞り、特定のアーキテクチャを意識せずに記述したプログラムを、さまざまなターゲットアーキテクチャに適合した方法で実行するプログラムに変換する開発手法を提案している。

まず、配列データの処理を関数型でループレスで簡潔に記述できるマクロ言語を設計し、その言語で記述したプログラムを解析して実行に必要なワーキングセットを簡単に見積もることが可能であることを示している。次に、ワーキングセットの情報を利用してターゲットプロセッサのメモリアーキテクチャに適したプログラムの実行手順を簡単なヒューリスティクスを用いて決定する「レンジスケジューリング」により、キャッシュやローカルメモリなどのメモリ階層や並列処理を意識した煩雑なプログラミングを自動化してプログラマから隠蔽できることを明らかにしている。さらに、複数の異なるアーキテクチャのプロセッサを用いた実験により、実際にキャッシュやローカルメモリを有効に活用する実行手順を選択できていることを示している。

第5章 結論

本論文で得られた主要な結論について要約し、今後のデジタルメディア処理に必要なコンピュータのアーキテクチャとプログラミングシステムの課題を提示している。

(論文審査の結果の要旨)

デジタルメディア機器では、大量データの高速処理やリアルタイム性の保証といった課題を解決するために、コンピュータのアーキテクチャの工夫と、それを効率的に動作させる制御プログラムの開発手法が重要になっている。本論文では、大規模ビデオ配信を実現するメディアサーバと画像処理を行う組込みシステムを対象に、そのアーキテクチャとプログラミングシステムに関して検討を行った。その内容と得られた成果は以下の通りである。

1. 大規模ビデオ配信を実現するビデオサーバのアーキテクチャの提案と評価

2 ポートメモリを交点に配したクロスバ型バスにより、バスを並列化するとともに異種トラフィックを分離することで同時数百ストリームのビデオ配信を高いコストパフォーマンスで実現できる「ストリームスイッチ」型ビデオサーバのアーキテクチャを提案した。ストリームスイッチに RAID 機能を持たせることで、ディスクの遅延や故障時にも途切れないビデオ配信を可能にした。4Mbps で 128 ストリーム同時配信可能な装置の試作により、提案アーキテクチャの実現可能性を実証した。

2. 高速な応答を実現するビデオサーバのスケジューリング方式の提案と評価

高負荷時の応答時間の低下を抑えるために、配信中のストリームのリアルタイム性が損なわれない範囲でディスクアクセスのタイミングを調整し、新しいビデオ配信要求に対して短時間でディスクアクセスを可能にする「高速応答スケジューリングアルゴリズム」を提案した。この方式により、最大性能の 9 割程度の高負荷時でも 8 割以上の配信要求に対して規定の応答時間を確保できることを示した。

3. 高性能でプログラム容易なビデオサーバ制御プログラムの開発手法の提案と評価

理解しやすいスレッド型で記述したビデオサーバの制御プログラムを、実行性能の良いイベント駆動型に自動変換して実行する方式を提案した。実際にビデオサーバの開発に適用し、OS のスレッドライブラリを用いた制御プログラムとの比較評価により、スレッドの切り替えと同期処理に伴うオーバーヘッドを大幅に削減でき、高負荷時でも処理時間を 10 分の 1 以下に抑えられることを示した。

4. アーキテクチャ非依存な組込み画像処理プログラムの開発手法の提案と評価

特定のアーキテクチャを意識せずに組込み画像処理を記述できる言語を設計し、それで記述したプログラムから抽出したワーキングセット情報を用いてターゲットアーキテクチャに適合した実行手順を決定する「レンジスケジューリング」方式を提案した。複数の異なるアーキテクチャのプロセッサを用いた実験により、実際にキャッシュやローカルメモリを有効に活用する実行手順を選択できていることを示した。

以上、本論文は、デジタルメディア機器を実現するためのアーキテクチャとプログラミングシステムの提案と、試作・評価を行ったものであり、学術上、実際上寄与するところが少なくない。よって、本論文は、博士（情報学）の学位論文として価値あるものと認める。また、平成 20 年 4 月 23 日に実施した論文内容とそれに関連した試問の結果、合格と認めた。