

氏名	つづいひろし 筒井弘
学位(専攻分野)	博士(情報学)
学位記番号	情博第166号
学位授与の日付	平成17年3月23日
学位授与の要件	学位規則第4条第1項該当
研究科・専攻	情報学研究科通信情報システム専攻
学位論文題目	組込み向けJPEG2000符号化方式の実装法

(主査)
論文調査委員 教授 中村行宏 教授 富田真治 教授 小野寺秀俊

論文内容の要旨

JPEG2000 はさまざまな種類の画像を統一的に符号化することを目標に現在標準化が行われている新しい画像符号化標準である。JPEG2000 は高圧縮、高機能をその特長とし、今後幅広く利用されることが期待されている。本論文は、このような JPEG2000 の組込み向け実装法について述べたものである。本論文は以下に述べる 8 章から構成されている。

第 1 章は序論である。研究の背景として画像圧縮およびその実装法に関する概観が述べられている。そして、以下の 3 点を示すことを本論文の目的であると位置付けている。

- 今後幅広く利用されることが期待されている JPEG2000 に関して、さまざまな組込み機器における実装上の制限及び、アプリケーション上の要求に応じて、それに最適な JPEG2000 符号化方式の実装を、容易に実現可能なデザインフレームワークを提案する。
- 上記デザインフレームワークの一部として、低ローカルメモリ量及び低データ転送量で、ノンタイリングによる高画質を達成するシステム構成を提案する。
- 上記デザインフレームワークを拡張するデバイスとしての LUT (Look-Up Table) アレイ型プログラマブル論理デバイス (PLD; Programmable Logic Device) と、そのデバイスへの論理関数の埋め込み手法を提案する。

第 2 章では、後の章の説明に必要となる JPEG2000 符号化方式の処理の内容が述べられている。

第 3 章では、デザインフレームワークを構成するために行った JPEG2000 符号器の処理量解析を述べ、実装について議論している。まず、浮動小数点数演算装置 (FPU; Floating Point Unit) を搭載しないプロセッサで JPEG2000 における離散ウェーブレット変換 (DWT; Discrete Wavelet Transformation) 処理を実現可能なように、固定小数点を用いて DWT を実装し、その際の精度について議論している。次に、デザインフレームワークで用いられるプロセッサである Xtensa を用いてソフトウェア JPEG2000 符号器の処理量解析結果が述べられている。そして、以上を踏まえて、どのようにデザインフレームワークを構成するかに関して議論している。

第 4 章では、JPEG2000 符号化方式のためのデザインフレームワークを提案している。提案デザインフレームワークでは、JPEG2000 の各処理におけるソフトウェア及びハードウェア実装がモジュールとして用意されており、要求性能や設計上の制限に応じてそれらを選択的に用いることにより、効率的に JPEG2000 符号化/復号化システムを実現している。次に、第 3 章で検討した内容に基づき設計したモジュールそれぞれについて述べている。

第 5 章では、デザインフレームワークの一部として、ノンタイリングに対応するシステム構成を提案している。ノンタイリングとはタイル分割を行わずに符号化する方式である。タイル分割には、伸張画像においてタイル境界が目立ってしまうという問題があり、一方ノンタイリングには、莫大なメモリ量を要するという問題がある。そこで、Line-based DWT, DWT 入力の短冊状分割, Line-based DWT における段数制限といった手法を組み合わせることにより、低ローカルメモリ量及び低データ転送量で、ノンタイリングによる高画質を達成している。

第6章では、提案デザインフレームワークの実用性を立証するためにデザインフレームワークを用いて構成したシステムのLSI実装について述べている。本LSIはXtensa CPU及びDWTハードウェアモジュール、エントロピー符号器ハードウェアモジュールを搭載している。

第7章では、デザインフレームワークを拡張するデバイスとしてのLUTアレイ型PLDと、そのデバイスへの論理関数の埋め込み手法を提案している。これは、細粒度な再構成可能セルの2次元アレイを用いて、より柔軟に機能をデバイス上に構成する試みである。提案PLDはプログラマブル論理アレイ(PLA; Programmable Logic Array)におけるANDアレイをLUTアレイに拡張し、これを効率的に利用するような構造をしている。提案埋め込み手法では、LUTアレイというデバイスの物理的構造を考慮したSGCT表現を論理関数の表現として導入している。この表現により、論理関数の単純化とデバイスへの埋め込みを、SGCTにおける項数削減問題に帰着させることが可能となっている。

第8章では、結論として、本論文の研究成果のまとめと、今後の研究課題について述べている。

論文審査の結果の要旨

本論文は、新しい画像符号化標準であり高圧縮及び高機能の特長とするJPEG2000に関して、その組込み向け実装法について述べたものである。得られた主な成果は以下の通りである。

1. 今後幅広く利用されることが期待されているJPEG2000に関して、さまざまな組込み機器における実装上の制限及び、アプリケーション上の要求に応じて、それに最適なJPEG2000符号化方式の実装を、容易に実現可能なデザインフレームワークを提案した。また、デザインフレームワークの構成に際し、JPEG2000符号化方式の処理量解析および精度に関する検討を行った。さらに、デザインフレームワークを用いて構成したシステム構成の1つをLSI実装し、提案デザインフレームワークの実用性を立証した。
2. 上記デザインフレームワークの一部として、ノンタイリングによる高画質を達成するJPEG2000符号化/復号化システム構成を提案した。ノンタイリングの際に問題となるローカルメモリ量の削減手法を提案し、ローカルメモリ量及びデータ転送量に関する解析を行った。
3. 上記デザインフレームワークを拡張するデバイスとして、LUT(Look-Up Table)アレイ型プログラマブル論理デバイス(PLD; Programmable Logic Device)を提案した。また、LUTアレイの物理的構造を考慮した論理関数の表現手法であるSGCT表現を導入し、与えられた関数からSGCT表現を生成するアルゴリズムを提案した。この表現により、論理の単純化とデバイスへの埋め込みを、SGCTにおける項数削減問題に帰着させることが可能となっている。

以上要するに本論文は、今後幅広く利用されることが期待されているJPEG2000に関して、その処理内容及び実装方式に関してさまざまに検討した上で、効率的なシステム構成を実現するデザインフレームワークを提案/開発したものであり、学術上、実用上寄与するところが少なくない。よって、本論文は博士(情報学)の学位論文として価値あるものと認める。また、平成17年2月23日実施した論文内容とそれに関連した試問の結果合格と認めた。