

氏名	かん ばら ひろ ゆき 神 原 弘 之
学位(専攻分野)	博 士 (情 報 学)
学位記番号	情 博 第 28 号
学位授与の日付	平 成 13 年 3 月 23 日
学位授与の要件	学 位 規 則 第 4 条 第 1 項 該 当
研究科・専攻	情 報 学 研 究 科 通 信 情 報 シ ス テ ム 専 攻
学位論文題目	ハ ー ド ウ ェ ア 記 述 言 語 を 用 いた シ ス テ ム 設 計 手 法 の 研 究

論文調査委員 (主 査)
教授 小野寺秀 教授 富田真治 教授 中村行宏

論 文 内 容 の 要 旨

本論文は、システム LSI のハードウェアの動作仕様とソフトウェアの記述について、過去の設計資産の再利用性を高めるような言語の仕様とその設計手法について検討し、言語の処理系を実装し、その処理系を用いてシステム LSI を設計することでその有効性を確認したものである。

第1章は序論であり、システム LSI の設計資産は、ハードウェア記述言語による LSI ハードウェアの動作仕様と、そのハードウェアの動作を制御する C や C++ などのプログラミング言語で記述された組み込みソフトウェアの2つから成り立っていることを紹介している。回路規模が1,000万トランジスタを越えるに至った今日のシステム LSI の設計では、過去のあるいは他者により設計されたハードウェアそしてソフトウェアの設計資産を再利用することが必須であることが述べられている。

第2章では、再利用性の高い LSI ハードウェアの動作仕様を行うハードウェア記述言語について、論理合成とシミュレーション向けに矛盾のない意味定義がなされ、かつ LSI 設計者あるいは言語処理系の作成を行う人がその意味解釈について誤解が発生しないような、ハードウェア記述言語が必要である事が説明されている。この考えを具体化した UDL/I と呼ばれるハードウェア記述言語の設計を分担し、シミュレータと論理合成系からなる処理系を開発している。UDL/I 言語とその処理系は、実際の LSI 設計に適用可能であり、かつその再利用性が高いことが、確認されている。

第3章では、UDL/I とその他の主だった3つのハードウェア記述言語：SFL, Verilog-HDL, VHDL について、スコープ、意味定義、タイミング、データ型、文法に着目して、言語仕様の比較を行っている。さらに同一の実在するプロセッサをベンチマーク回路として、4つのハードウェア記述言語を用いてその動作を記述し、各言語の仕様あるいはその設計過程の相違がどのように実際の回路の記述に現れるかを明らかにしている。また作成されたベンチマーク記述が LSI CAD の評価あるいはハードウェア記述言語の教育に幅広く用いられていることが紹介されている。

第4章では、システム LSI の組み込みソフトウェアの記述の再利用性について検討し、変数のビット幅を明記することで演算精度を保証する Valen C と呼ばれる C を拡張した言語仕様を定め、プロセッサのアーキテクチャの変更に柔軟に対応できるリターゲット可能なコンパイラを実装したことが述べられている。Valen C コンパイラは、演算精度を保証しつつプロセッサの仕様変更に対応できることで、システム LSI のプロセッサの仕様をカスタマイズすることでシステムの性能を最適化する「ハードウェア/ソフトウェア協調設計手法」を実現することが可能になっている。

第5章では、Mini Disk のエンコーダ LSI を対象に、UDL/I 処理系と Valen C コンパイラを用いてシステム設計を行う手法について説明し、開発した言語処理系によるシステム設計の有効性を示している。まず、UDL/I で典型的な RISC プロセッサの動作仕様を記述し、Valen C で ATRAC という音声圧縮アルゴリズムを実装している。ATRAC アルゴリズムを効率よく実行するため、ATRAC 向けの専用演算ユニットや固定小数点演算命令を UDL/I 記述を変更することで追加し、演算性能をもとのプロセッサの約2.5倍に高めながら、汎用レジスタの本数やデータバスのビット幅を最適化することで、

回路規模はもとの70%まで縮小することが可能であることが示されている。またC言語では計算精度に問題が生じるようなアーキテクチャの変更に対しても、Valen C言語ではソフトウェアの再利用性に問題が生じないことが確認されている。

第6章は結論であり、本論文で得られた結果を総括的にまとめ、今後の課題について述べている。

論文審査の結果の要旨

システムLSIの設計は、ハードウェア記述言語で記述された動作仕様から論理回路を自動生成する論理合成技術と、Cなどのプログラミング言語で記述されたソフトウェアを対象とするプロセッサの機械語列に変換するコンパイラ技術の発達により、その設計効率は改善されてきた。しかし、ハードウェア記述言語の意味定義があきらかでないためシミュレーションと論理合成の間で矛盾が生じたり、ソフトウェアでは変数のビット幅が明記されていないため、プロセッサのデータ語長が変化するとその演算精度が保たれないといった問題が生じている。

本論文は、システムLSIの設計効率の改善に不可欠な、LSIハードウェアと組み込みソフトウェアの再利用性を向上する言語について検討し、その言語処理系を開発し実際のシステムLSIの設計に適用することで、言語とその処理系の有効性を確認したものである。

得られた成果は以下の通りである。

1. 論理合成とシミュレーションの間で矛盾が起らないように意味を定義したハードウェア記述言語UDL/Iについて、その言語処理系を開発を行うことで、意味定義を含む言語仕様と言語仕様の設計手法が有効であることが確かめられている。
2. UDL/Iとその他の主だった3つのハードウェア記述言語の言語仕様を比較してUDL/Iの特徴を明らかにするとともに、実在する回路を各ハードウェア記述言語で記述してみて、言語仕様の相違が実際の記述でどのように現れるかが示されている。
3. プロセッサのデータ語長を変化させた場合でもソフトウェアの演算精度を保証できるC言語を拡張したValen C言語と、アーキテクチャの変更に柔軟に対応できるリターゲットブルコンパイラを開発し、プロセッサをアプリケーションに合わせてカスタマイズするハードウェア/ソフトウェア協調設計手法を実現している。
4. 実際のシステムLSIの設計にUDL/IとValen Cの言語と処理系を応用し、再利用性の高いシステムの記述が可能であることが示されている。

以上、本論文は、LSIのハードウェア仕様とソフトウェアを記述する言語の設計とその処理系を開発手法について明らかにし、かつシステムLSIの実際の設計に適用することで再利用性を高めることができることを確認しており、学術上だけでなく応用上寄与することが少なくないものである。

よって、本論文は博士(情報学)の学位論文として価値あるものと認める。

また、平成13年1月29日に実施した論文内容とそれに関連した試問の結果合格と認めた。