

氏 名	さわ だ ひろし 澤 田 宏
学位(専攻分野)	博 士 (情報学)
学位記番号	論情博第21号
学位授与の日付	平成13年3月23日
学位授与の要件	学位規則第4条第2項該当
学位論文題目	二分決定グラフを用いた論理合成手法に関する研究

論文調査委員 (主査)
教授 中村行宏 教授 小野寺秀俊 教授 上林彌彦

論 文 内 容 の 要 旨

論理合成とは、設計者が与えたデジタル回路の仕様に対して、高性能な論理回路を自動的に生成することである。近年の集積回路の大規模化に伴い、論理合成の技術は、高性能な論理回路を短期間で正しく設計するために不可欠なものとなっている。論理合成では、対象となる論理回路の機能を表現するために、0と1の値のみを持つ論理関数を表現・操作している。二分決定グラフ(BDD: Binary Decision Diagram)は論理関数の表現の1つである。その特長は、論理関数をコンパクトに表現できることと、論理関数の演算や一致判定が高速に行えることにある。本論文は、BDD そのものに関する研究成果と BDD を用いた論理合成手法に関する研究成果をとりまとめたものであり、以下に述べる8章から構成されている。

第1章は序論である。研究の背景として、これまでに提案されてきた論理合成手法を概観し、論理関数の表現方法の変遷に伴って論理合成の適用規模が拡大してきたと考察している。そして、比較的新しい論理関数の表現である BDD に関する知見を深め、これを用いた新たな論理合成手法を開発することが、本論文の研究の目的であると位置付けている。

第2章および第3章では、BDD そのものに関する研究成果を示している。

第2章では、BDD のサイズを小さくするような変数順序を求める手法を2つ示している。1つ目は、厳密に最適な変数順序を求めるものである。一般に、厳密最適解を得るには膨大な記憶領域と処理時間が必要となるが、この手法では、BDD を直接操作することにより、必要な記憶領域の削減や探索空間の枝刈りを行っている。2つ目は、変数順序を少しずつ変更しながら徐々に BDD のサイズを小さくしていく手法である。これに関しては、局所最適解に陥りにくいように様々な工夫がなされている。

第3章では、BDD がどれくらい簡潔に論理関数を表現できるかということを実験的な解析を行うことにより議論している。まず、あるサイズで抑ええられる BDD の系列と、ある領域限定のオンラインチューリング機械との関係を明らかにしている。次に、サイズが変数の多項式で抑えられるような BDD の系列に関しては、対数段の論理回路の系列との関係を述べている。

第4章から第7章では、BDD を用いた論理合成手法に関する研究成果を示している。

第4章では、論理関数の関数分解に基づき、LUT (Look-Up Table) 型 FPGA (Field Programmable Gate Array) を対象として論理合成を行う手法を提案している。本手法は、関数分解を用いることにより、任意の論理関数を実現できるという LUT の性質を十分に利用している。また、他出力の論理関数の間でいかにして LUT を共有するかに関しては、LUT に特化した再代入の手法を提案している。これら2つの技法により、優れた論理合成結果を示している。

第5章では、関数分解の特殊な形である単純直交分解を用いて、論理回路の構造を徐々に改善する手法を提案している。単純直交分解は、入力変数が互いに素な2つの集合に分割され、分解後の2つの関数がただ1本の線で結ばれているという、関数分解の特殊な形である。多段論理回路の最適な形を提供するため、存在した場合はその分解を適用すべきである。本手法を論理回路最適化プログラムの前処理として用いて、回路規模や処理時間の削減に良好な効果があることを確認している。

第6章では、論理式の多段化において重要な働きをする積和形論理式のカーネルを生成する手法を提案している。その手

法の特徴は、カーネルの生成過程を記憶することにより、同じ論理式に対するカーネル生成の繰り返し処理を省略している点にある。カーネルの生成過程では多くの論理式が生成されるため、BDDを用いた非明示的表現により積和形論理式をコンパクトに表現することが、カーネルの生成過程を記憶するために不可欠なものとなっている。本手法により、大規模な積和形論理式に対しても、そのすべてのカーネルを効率良く生成することが可能となった。

第7章では、BDDで表現された積和形論理式に対するブール除算の手法を新たに提案している。その特長は、ある性質を持つ積項の集合をBDD上での集合演算により一気に取り出すことにある。本手法により、多くの処理時間を要すると認識されてきたブール除算に関して、大規模な積和形論理式に対しても実用的な時間内で処理できることが示されている。

第8章では、結論として、本論文の研究成果のまとめと、本論文の成果に関連するその後の研究について述べている。

論文審査の結果の要旨

本論文は、二分決定グラフ(BDD: Binary Decision Diagram)を用いた論理合成手法について研究を行い、主にBDDの変数の順序付け手法、BDDの表現能力の理論的解析、関数分解を応用した論理合成手法、積和形論理式の非明示的表現に基づく論理合成手法に関する研究成果をとりまとめたものであり、得られた主な成果は以下の通りである。

1. 実用的な規模のBDDに対して、厳密に最適な変数順序を求める手法を開発した。また、徐々にBDDのサイズを小さくしていく変数の順序付け手法に関しては、様々な工夫を取り入れて局所最適解に陥りにくいものとした。
2. BDDの系列をオンラインチューリング機械と順列の系列で特徴付けることにより、BDDの表現能力を理論的に明らかにした。
3. 関数分解と再代入に基づくLUT(Look-Up Table)型FPGA(Field Programmable Gate Array)向けの論理合成手法を開発し、その優れた論理合成能力を確認した。
4. 特殊な形の関数分解を用いて論理回路を徐々に改善していく手法を提案した。そして、その手法は、従来の論理合成手法が苦手とするような最適化を行っていることを確認した。
5. BDDを用いて非明示的に表現された積和形論理式に対して、カーネルを効率良く生成する手法や、ブール除算を行う手法を提案し、その有効性を確認した。

以上要するに本論文は、BDDそのものに関する知見を深めた上で、BDDを用いた種々の論理合成手法に関する研究を行い、それらの有効性を明らかにしたものであり、学術上、実際上寄与するところが少なくない。よって、本論文は博士(情報学)の学位論文として価値あるものと認める。また、平成13年2月23日実施した論文内容とそれに関連した試問の結果合格と認めた。