

氏 名	高 木 一 義
学位(専攻分野)	博 士 (工 学)
学位記番号	論 工 博 第 3442 号
学位授与の日付	平 成 11 年 3 月 23 日
学位授与の要件	学 位 規 則 第 4 条 第 2 項 該 当
学位論文題目	Design and Analysis of VLSI Circuits Based on Directed Acyclic Graphs (有向非巡回グラフに基づくVLSI回路の設計及び解析)

(主査)

論文調査委員 教授 岩間一雄 教授 上林彌彦 教授 富田眞治

論 文 内 容 の 要 旨

本論文は、VLSI回路の設計及び解析において重要である、論理回路や論理関数の有向非巡回グラフによる表現を提案し、また、種々の問題に対するこれらの表現方法に基づくアルゴリズムを示した研究成果をまとめたものであって、6章からなっている。

第1章は序論であり、VLSI回路の論理設計、レイアウト設計における諸問題、また、設計においてグラフに基づく論理回路や論理関数の表現が果たす役割など、研究の背景を述べたのち、本研究の目的、位置付け、および研究成果の概要について述べている。

第2章では、加算木 (adder tree) を表現する有向非巡回グラフを定義し、その線型配置アルゴリズムを示している。乗算回路などに用いられる回路構造である加算木は、高速な演算を実現することができるが、構造が複雑なためVLSIレイアウトが困難であると考えられてきた。本論文では、加算木の特徴を考慮した回路構造の表現が可能な有向非巡回グラフである p - q dag を導入し、それに対する最小カット線型配置アルゴリズムを提案している。このアルゴリズムは、基本的には動的計画法による解空間の探索であるが、 p - q dag とその線型配置に関する性質を詳細に分析して探索空間の削減を行なうことにより、計算時間及び計算領域をグラフのサイズの多項式オーダーに抑えている。このアルゴリズムによって、任意の入力数の加算木に対し、組織的なレイアウト設計を効率良く行なうことが可能となる。

第3章では、二分決定グラフ (OBDD) の拡張形式である非決定性 OBDD (NOBDD) を導入し、その応用手法と表現能力に関する評価を示している。有向非巡回グラフの一種であるOBDDは、論理設計・検証などの分野で論理関数の表現形式として広く利用されている。本論文では、このOBDDを拡張したNOBDDを提案している。NOBDDはOBDDと異なり、論理関数の表現としての一意性は持たないが、本論文ではNOBDDが組合せ回路等の充足可能性判定のために利用できることに着目している。表現能力の評価の結果、NOBDDを用いることにより、OBDDより効率的な表現が可能であることを理論的に明らかにしている。さらに、NOBDDによる表現サイズと、カット幅限定組合せ回路のサイズ、及び、積項集合を用いて間接的に論理関数を表現した場合のOBDDの表現サイズとの関係を示している。

第4章では、OBDDの変数順序に関する制限を緩和した、フリーBDD (FBDD) を用いた論理関数の表現サイズの評価を示している。OBDDのグラフ構造をトランジスタ回路として直接VLSI上を実現する手法が近年研究されている。この手法では、回路は小さなOBDDの集合として表現され、個々のOBDDはそれぞれパストラジスタ論理のセルとして実現される。トランジスタ数が少なく効率の良いVLSI回路を得るためには、OBDDによる表現のサイズを小さくすることが重要である。OBDDの変数順序に関する制限はここでは不要であるため、論理関数のFBDDによる表現を用いることが可能である。そこで、FBDDの最小化アルゴリズムを実装し、5変数までの全ての論理関数についてFBDDを用いた表現の最小サイズを計算機を用いて求め、従来のOBDDを用いた場合との比較を行なっている。その結果、FBDDを用いることにより確かに表現サイズが減少することを確認している。さらに、このFBDDを用いた表現を実際のベンチマーク回路に適用する計算

機実験を行ない、その結果として、回路サイズを削減できることを確認している。

第5章では、順序回路のタイミング解析に関する新しいアルゴリズムを示している。順序回路の動作周波数は回路内の経路の信号遅延により制約されるため、回路の遅延を見積もるタイミング解析は重要である。従来の手法では、複数クロックを要する演算を含むパスであるマルチクロックパスを考慮していなかったため、タイミング解析の結果、実際の動作周波数よりも低い値が得られていた。本論文では、このマルチクロックパスを検出してより正確なタイミング解析を行なうアルゴリズムを提案している。このアルゴリズムでは、従来の、OBDDを用いた順序回路の状態遷移の追跡の手法を応用し、各状態変数について、値が複数クロックの間保持される状態集合を求めることによりマルチクロックパスを検出する。

第6章は結論であり、本論文で得られた成果を要約し、今後の研究課題について述べている。

論文審査の結果の要旨

VLSI回路の論理設計、レイアウト設計において、論理回路や論理関数の計算機上での表現方法は設計の効率に大きく影響する。従って、これらの表現方法とその処理アルゴリズムの開発は重要な研究課題である。

本論文は、論理回路や論理関数の有向非巡回グラフによる表現を提案し、それに基づいてVLSI回路の設計及び解析に関する種々の問題に対するアルゴリズムを設計した研究成果をまとめたものである。本論文で得られた主な研究成果は次の通りである。

1. 乗算回路などに用いられる回路構造である加算木 (adder tree) に対し、その特徴を考慮した回路構造の表現が可能な有向非巡回グラフを導入し、その性質を明らかにしている。このグラフに対する線型配置アルゴリズムを提案しており、これによって、任意の入力数の加算木の組織的なレイアウト設計が可能となった。
2. 論理関数の表現形式として広く利用されている有向非巡回グラフである、二分決定グラフ (OBDD) に対し、その拡張形式である非決定性OBDD (NOBDD) を提案している。NOBDDの表現能力の理論的な評価を行ない、NOBDDを用いてより効率的な表現が可能であることを明らかにしている。
3. OBDDの制限を緩和した形式としてフリーBDD (FBDD) が知られているが、これを用いた論理関数の表現のサイズを計算機実験によって評価している。その結果、FBDDを用いることにより表現サイズを削減できることを確認している。OBDDのグラフ構造を直接VLSI上に実現する手法が近年研究されており、本論文の結果は、FBDDを用いてより効率の良い回路を得られることを意味する。
4. 順序回路の遅延を見積もるタイミング解析に対し、従来の手法では検出していなかったマルチクロックパスを検出し、より正確な解析を行なうアルゴリズムを提案している。

以上、本論文の研究成果は、VLSI回路の論理設計、レイアウト設計における諸問題に対する解法の理論的基礎を与えるものであり、学術上、実際上寄与するところが少なくない。よって、本論文は博士 (工学) の学位論文として価値あるものと認める。また、平成11年2月20日、論文内容とそれに関連した試問を行なった結果、合格と認めた。