

大学の研究・動向

電磁回路工学の目指すもの

工学研究科 電気工学専攻 電磁工学講座 電磁回路工学

教授 和田 修己
 准教授 久門 尚史
 助教 松嶋 徹

1. はじめに

当研究室は2012年7月に、電気工学専攻の講座名・分野名の変更に伴い、従来の電気システム工学講座から電磁工学講座に移動し、研究室（分野）の名称を「電気回路網学」から「電磁回路工学」に変更しました。わずか2文字の変更ですが、その指向するところは従来のものとはかなり異なります。本稿では、伝統ある研究室名を何故変えたのか、そして何を目指してゆくのか、述べてみたいと思います。

電磁回路と聞くと、なんだか難しそうな、正体不明のもののような気がされるかもしれません。また、もしかすると、「なんだか古そうな名前だな」と思われる方もおられるでしょう。しかし我々が目指す電磁回路工学は、従来の電磁波回路（Electromagnetic Circuit または Electromagnetic Wave Circuit）¹とは異なり、電気回路の分野をさらに発展させる新しい研究分野だと思っています。

電気回路は電気工学・電子工学の基礎となる専門分野であり、回路の設計や特性解析、電気電子システムの構築・実現には無くてはならないものです。当研究室の本年度の広報資料（卒論生向けの案内資料）には、図1とともに、最初に下記のように書いています。

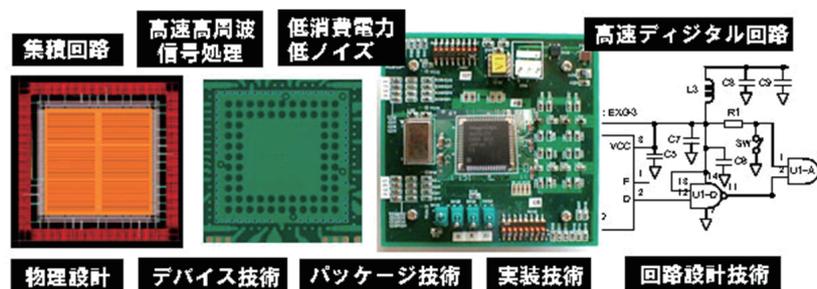


図1 集積回路とパッケージ・実装・回路設計技術

『電気回路理論は電気電子工学の基礎ですが、昨今は小さな半導体チップの中に複雑な集積回路システムが入ってしまいます。その設計には、半導体回路設計と素子配置、チップ上配線やパッケージ・回路基板を含む周囲との電磁的結合まで考慮する必要があります。また電力・通信・制御・計算機などのハードウェアシステムの高度高機能化は、デバイス・回路・システムを一体化して扱う新しい理論体系を必要としています。本研究室では、この要請に答えるために、線形・非線形電気電子回路、アナログ及びデジタル信号処理回路、デバイスモデリング、パワーシステムなどにおける実際の問題を取り扱

¹たとえば、マイクロ波工学における平面回路や立体回路が代表的な電磁波回路です。

い、課題解決のための現象・システムのモデル化、電気現象の解明、新しいシステム設計法とそのためのアルゴリズムのハード化などを目指しています。』

上記の案内は、分野名称を変更する前のものですが、その分野は広く半導体から電力・通信のためのネットワークまで含んでいます。また、従来の「回路素子」によって記述する電気回路だけではなく、回路素子では単純に記述できない電磁的結合も含み、デバイスモデルや新しい材料（メタマテリアル）の研究も視野に入れていきます。今回の分野名の変更に伴い、研究室の狙いを「従来の電気回路理論の限界を打破すること」として、研究室（分野）の英文名称も Electrical and Electromagnetic Circuit を使用することにしました。つまり、オームの法則やキルヒホッフより前に立ち戻り、もう一度電磁現象を回路として記述する方法を考えてみましょう、さらに新しい回路理論の応用を考えましょう、ということです。

当研究室では、現在、下記の課題を取り上げて研究を進めています。

1. 電磁現象を含む回路システムの基礎研究：回路の高周波化に対応するための、現在の回路理論では十分に記述できない電磁的結合・誘導の効果も含んだ新しい電気回路理論の研究。電流と電荷による回路の高周波記述法。メタマテリアル等における電磁現象の回路モデル・設計など。
2. 高速高周波回路のモデル化と設計法の研究：「半導体チップ」「パッケージ」「回路基板」の高周波特性を考慮したモデル化手法の開発と、階層間高周波結合を考慮した連成設計手法の開発など。
3. 電子機器・回路の EMC 設計に関する研究：電子回路の電磁雑音低減と周辺回路との不要結合制御の実現。LSI の低ノイズ設計と電磁特性記述用マクロモデルの開発。デジタル通信妨害の評価法など。
4. 電力フローの設計：電力・エネルギーの流れの設計・制御・安定性に関する理論と実験。

研究の範囲は、基礎理論から応用までを含みます。たとえば課題 3. は、図 2 に示すような、高速デジタル回路の設計技術・実装技術と電磁波制御技術の両立や、半導体素子やパッケージにおける不要な電磁結合の制御技術、特性解析のための回路のモデル化技術などを含んでいます。さらには、スマートフォンなどに代表される高速デジタル信号処理と電波による通信の両立や、ハイブリッドカーや電気自動車などの走行のためのエネルギーの制御・車内の電子制御・通信、そして外部との通信・放送の受信なども、応用分野として含まれます。本稿ではこの中から、先に述べた「電磁回路工学」の基本的な考え方と、その応用としてのいくつかの具体的な問題につき、なるべく簡単に説明をいたします。

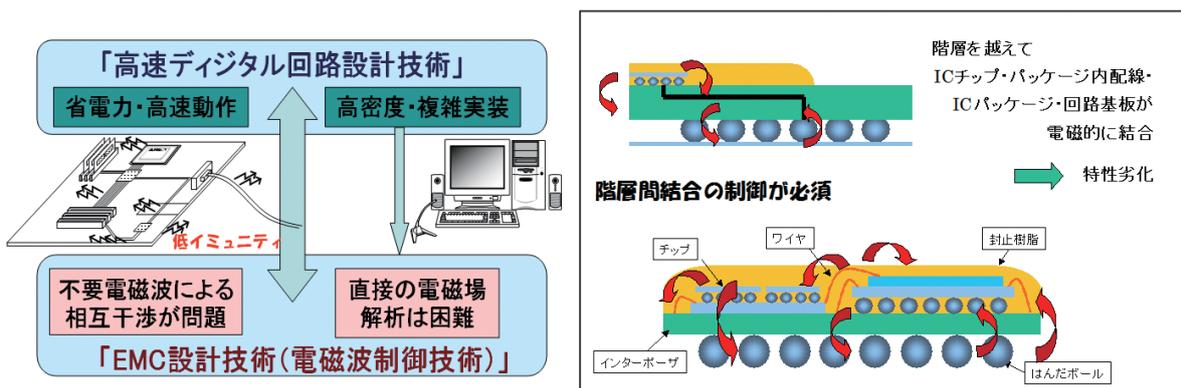


図 2 電子機器・回路の EMC 設計に関する研究：不要な電磁結合の制御

2. 電気回路理論と電磁回路工学の背景

従来の電気回路理論とは、そもそもどのようなものなのでしょうか。実は、回路や回路素子に電流が流れた時の現象を、電流と電圧で記述しようというものです。ところが、「回路素子」とは何かという、電

気抵抗を持ちエネルギーを消費する抵抗と、電荷を蓄えるキャパシタ、そして磁界を発生して磁気エネルギーを蓄えるインダクタ、その3種類が基本的な回路素子ということになります。そして、まずは抵抗に関して、何か「電流の大きさ」と関係のありそうな「電圧」というものが導入されたわけです。（さらに、正弦波に関してはこの「電流」と「電圧」の関係としてのインピーダンスが使用されるのは、ご承知の通りです。）そして、「一定の電流が流れている2端子素子」である「(集中定数)回路素子」が定義され、これを組み合わせると「電気回路」ができる、というわけです。

では、周波数が高くなってくると、どうなるのでしょうか。実は、もともと静電気で定義された電圧というもの[1]²が、物理的に意味を持つのかどうか、怪しくなってきます。実際に意味があるのは、回路の各部分にある電荷と、その電荷の移動としての電流、および電荷と電流により作られる電界・磁界であり、実はすべてMaxwellの方程式で記述される電磁現象です。つまり、電気回路理論とは、電流と電荷で決定される電磁現象を、抵抗やキャパシタ・インダクタのような「回路素子」というモデルを使って記述したものです。「電気回路は電磁気現象のサブセットだ」などというのは、そういう意味です。周波数が高くなってくると、電流の速度は有限ですから、非常に短い配線でも「両端の電流」は（電流がゼロでなければ）かならず異なりますから、そもそもの2端子素子は厳密には存在しません。そこで、「有限の長さを十分に短い微小な区間に分割」して式を立てる「分布定数線路」の考え方が出てくることとなります。

図3(a)に、2本の平行な金属線で構成される伝送線路の分布定数等価回路を示しています。しかし良く見ると、何だか妙です。本当に正しい等価回路なのでしょうか。図3(b)には、実際のプリント回路基板などで使用される対称な平衡伝送線路を図示しています。配線に電流を流すと、電荷が移動しますからこれを線間の容量で表現するのは分かります。（図3(a)ではこれに誘電体の損失を表す G を追加しています。）しかし、電流により発生する磁界は、(自己)インダクタンス L だけではなく、図3(b)のように線間の磁気的結合すなわち相互インダクタンス M を発生するはずですね。図3(a)には、この相互インダクタンスが無いのです。いったい、 M はどこへ行ったのでしょうか。

実は、この一様伝送線路（つまり「金太郎飴」のように長さ方向に変化の無い2本線路）の等価回路モデルは、この本来は存在するはずの相互インダクタンス M を「長さ方向には一様で端が無い(無限長)」という条件で、「単位長さあたりのインダクタンス」に練り込んでしまっているのです。これでは、配線を曲げたり、太さや幅を変化させたりすると、正しい表現にはならず、いろいろとマズイことが起きます。（たとえば、信号の一部が反射されたり、空間に電磁波として放射されたりします。）

現在、高周波回路の設計においては、スマートフォンに代表されるように、その実装密度は非常に高くなっており、回路内である方向に十分一様で長い配線を確保することはほとんどありません。また配

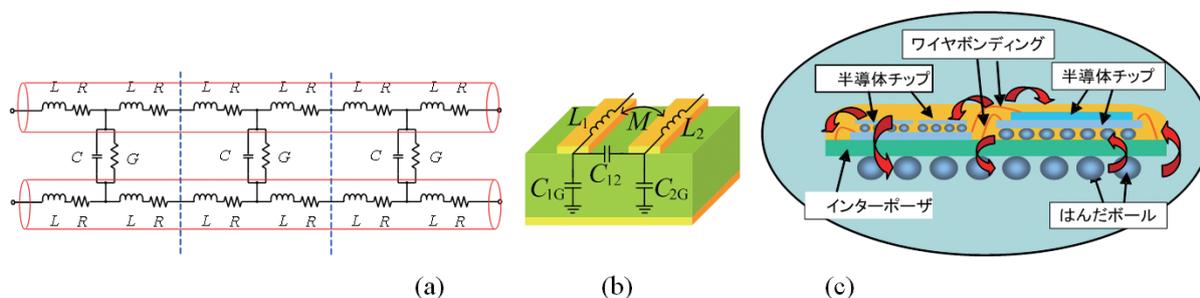


図3 物理現象と電気回路. もともとは、作ったつもりのない「素子」ばかり。

² 文献[1]には、G.S. オームがいかに関電圧の概念を形成したのかが書かれています。

線のすぐ横や下には別の素子や配線があり、教科書にあるようなきれいな回路にはなりません。最近の回路設計においては、「回路素子や配線の寸法」が信号の電磁波としての波長に比べて「十分に短い」（具体的には波長 λ の1/14程度以下）とみなせ、さらに「素子や配線間の距離」が十分に離れているとみなせる場合を除いては、「電気回路」（あるいは「電子回路」）として単純に記述することができず、「電磁波」の問題としてMaxwellの方程式を直接（実際にはコンピュータを用いて数値シミュレーションで）解析してしまうのが、一般の方法となっています。多くの場合には、実際の構造を波長の1/20程度以下の細かさに微小に分割して、シミュレーションを行います。そしてその結果をそのままブラックボックスとして使用するか、あるいは電気的結合を「寄生容量」、磁氣的結合を「寄生インダクタンス」として含む等価回路³で表すのが一般的です。その際には、回路の微細構造や電磁界の集中などを考慮する必要があるため、前述の1/20波長程度の分割では不十分で、1mmよりもずっと細かく分割した部分回路で表すので、非常に大規模な回路となってしまい、その解析結果を特性改善にフィードバックすることは非常に困難です。

現在、デジタル回路は数GHzのクロック周波数で動作するようになってきました。また、無線LANでは2.5GHz帯、5GHz帯の電波が使用され、携帯電話の周波数もLTE-Aでは3GHz以上になります。この帯域では、図3(c)に示すように半導体チップ(LSI⁴)とパッケージ内の電磁的結合をいかに制御するかが大きな課題です。当研究室でも、図4に示すような半導体パッケージの高周波モデル化を行い、回路の新しい表現法について検討をしています。その際には図5に示すように、LSIパッケージと回路基板の間発生する数pF程度の小さな寄生容量と配線インダクタンスの共振を、電磁現象としていかにうまくモデル化するかが大きな課題です[4]。現在我々は、電磁界の蓄積エネルギーに着目して回路のモデル化に取り組んでいます。もしかすると当たり前の結果しか出ないのかもしれませんが、等価回路解析をGHz帯に拡張する新たな方法が開発できればと思っています。

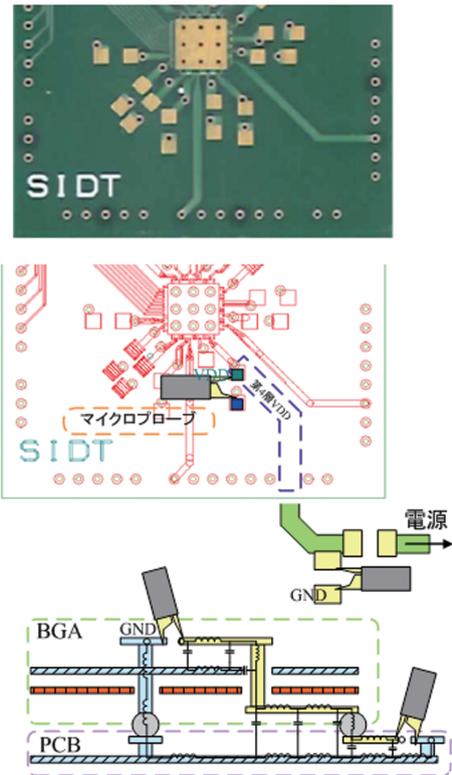


図4 半導体パッケージのモデル化

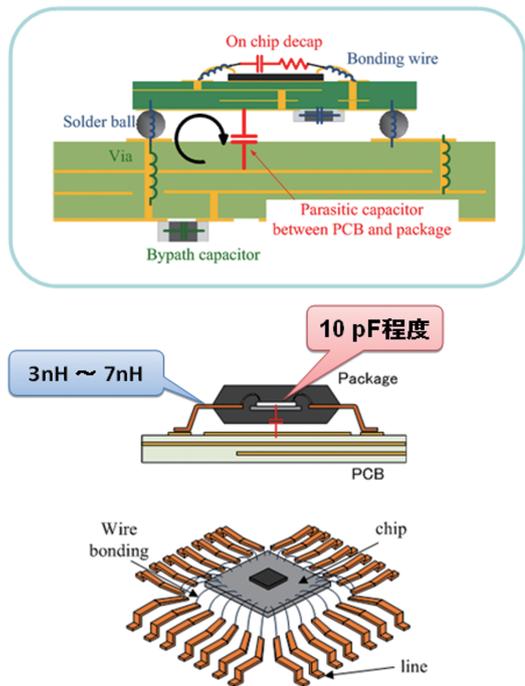


図5 寄生容量と寄生インダクタンス

³ 部分等価回路 (PEEC) 法 (Partial Element Equivalent Circuits) と呼ばれます [2][3]

⁴ 半導体の大規模集積回路 (LSIC: Large Scale Integrated Circuit; 通常は LSI と呼ばれます)

3. 高速高周波回路のモデル化と設計法の研究

半導体集積回路 (LSI) を回路基板に実装する際の、不要な回路共振と、それによる回路特性の劣化についても研究しています [5]。この共振は、図 5 に示した LSI パッケージと回路基板の間に存在する寄生容量によるものです。図 6 に示すように、CMOS-IC を搭載したパッケージとその回路基板のグラウンド間接続の位置を変更して、電源配線から高周波雑音が入った際の信号波形のタイミングの揺れ (ジッタ:jitter) を実測すると、パッケージが寄生結合により共振する周波数で信号劣化が観測されます。通常のカジッタが約 100ps であるのに対して、共振点 E1 では 306ps、共振点 C1 では 424ps のジッタとなっています。このような不要共振は、パッケージや基板の設計段階で予測して制御すべき問題で、その共振の抑圧法についても研究しています。

4. 電気電子システムと回路の EMC 設計

電磁回路工学研究室では、半導体の大規模集積回路 (LSI) の回路記述モデルについても研究しています。高速高周波動作を行うデジタル LSI は、その本来の信号処理等の機能を果たすために内部で高速に電流をスイッチングします。その結果発生する高周波の電流ノイズが、周辺のアナログ回路や通信用の高周波回路に干渉を発生し、回路の性能を低下させてしまいます。これを防ぐために、LSI そのものを低ノイズ化する設計を行う必要があります。そのため、LSI 自体の高周波電磁特性を記述するマクロモデルが必要とされています。当研究室ではそのための、LECCS モデルと呼ばれるマクロモデルを開発しています [6]-[8]。数 100 万～数億個のトランジスタを含む LSI の特性をそのままモデル化すると、あまりにもモデルが大規模になりすぎるので、実際の応用回路全体で特性解析を行おうとすると、解析に時間がかかり過ぎて実用的ではありません。そこで、その高周波特性だけをマクロに抽出したモデルが LECCS モデルです。このモデル化の際にも、図 7 に示すような、半導体チップの内部や半導体基板自体の内部の寄生結合を含めたモデル化に取り組んでいます。

5. まとめ

電磁回路工学研究室では、ここでご説明した研究以外にも、1 節でリストアップした様々な研究に取り組んでいます。ここでは紙面の都合で、全てをご説明することはできませんが、従来の電気回路理論

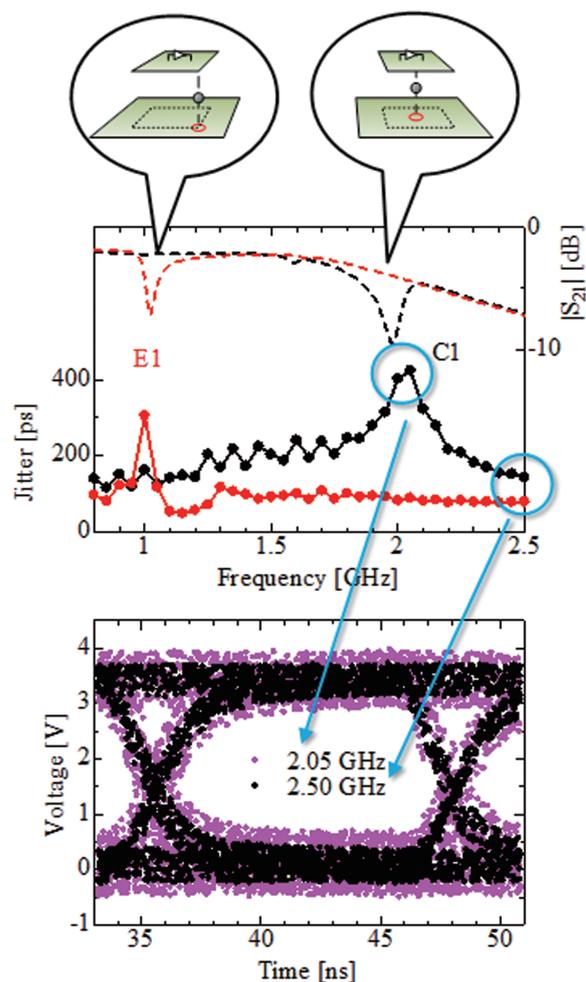


図 6 パッケージの共振とジッタの増加

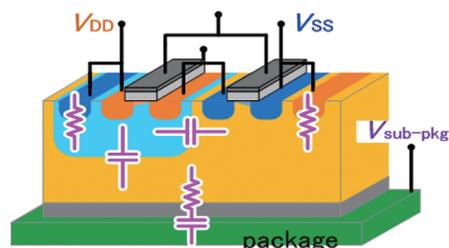


図 7 LSI 内部の寄生結合モデル

を拡張することを目指している、ということをご理解いただければ幸いです。電気回路は、従来の「設計通りに作る」ものから「作ったつもりのない寄生結合を制御する」ものに変化しつつあります。GHz帯でも通用する理論を構築したいと考えています。

参考文献

- [1] G.S. オーム著, 三星孝輝 (訳・解説), "オームの論文でたどる電圧概念の形成過程 - 理科教師や理工系学生のために -", 大学教育出版, 2007.
- [2] A. E. Ruehli, "Equivalent Circuit Models for Three-Dimensional Multiconductor Systems", IEEE Trans. Microwave Theory Tech., Vol. MTT-22, No. 3, pp. 216-221, Mar. 1974.
- [3] H. Heeb and A. E. Ruehli, "Three-Dimensional Interconnect Analysis Using Partial Element Equivalent Circuits", IEEE Trans. Circuits and Systems I, Vol. 39, No. 11, pp. 974-982, Nov. 1992.
- [4] 西本太樹, 浅井力矢, 松嶋徹, 久門尚史, 和田修己, "電磁界エネルギーを用いた共振時のキャパシタンスとインダクタンスの等価回路モデル化", 電子情報通信学会 技術研究報告, Vol.112, EMCJ2012-34, pp.13-18, July 2012.
- [5] Taiki Nishimoto, Rikiya Asai, Tohlu Matsushima, Takashi Hisakado, Osami Wada, "Experimental Verification of Signal Integrity Deterioration Due to Package-Common-Mode Resonance", EMC Europe 2012, P2-2-11, Rome, Italy, Sep. 2012.
- [6] 田中広志, 松嶋 徹, 久門 尚史, 和田 修己, "CMOS動作を表現する線形時変回路からの LECCS-coreモデルの導出", 電子情報通信学会論文誌 C, Vol.J94-C, No.11, pp.458-469, Nov. 2011.
- [7] O. Wada, Y. Saito, K. Nomura, Y. Sugimoto, T. Matsushima, "Power Supply Current Analysis of Micro-controller with Considering the Program Dependency", 8th International Workshop on Electromagnetic Compatibility of Integrated Circuits, T2-5, Dubrovnik, Croatia, Nov. 2011.
- [8] T. Matsushima, N. Hirayama, T. Hisakado, O. Wada, "SI/PI Degradation Due to Package- Common-Mode Resonance Caused by Parasitic Capacitance between Package and PCB", 8th International Workshop on Electromagnetic Compatibility of Integrated Circuits, T9-3, Dubrovnik, Croatia, Nov. 2011.