

氏名	高岡忠雄
	たか おか ただ お
学位の種類	工学博士
学位記番号	工博第250号
学位授与の日付	昭和46年3月23日
学位授与の要件	学位規則第5条第1項該当
研究科・専攻	工学研究科数理工学専攻
学位論文題目	Algebraic Theory of Automata and its Application to Fail Safe Systems (オートマトンの代数学理論およびそのフェイルセーフシステムへの応用)
論文調査委員	(主査) 教授 三根 久 教授 奥川光太郎 教授 萩原 宏

論文内容の要旨

近年、情報処理システムが著しく発達してきた結果、情報処理システムの基本モデルであるオートマトンに関する研究の必要性が生じ、数多くの成果がえられている。それとともに、情報処理システムを安全なシステムとして設計する方法の確立も強く望まれている。本論文は、オートマトンの代数的構造およびその安全なシステム設計法の一つであるフェイルセーフシステムの構成法について研究した結果をまとめたものであり、8章からなっている。

第1章は緒論であって、本研究の目的および歴史的な位置づけについて述べ、つぎに本論文で必要とする基礎的概念、および論理関数、オートマトンについての基礎的性質について述べている。

第2章は、有限オートマトンの状態特性方程式についての研究である。従来、特殊解だけについて論じられていたが、本章では、解が一意であるための必要十分条件、一般解の具体的な形、および一般解の自由度について考察を進めるなど、有限オートマトンの状態特性方程式に関する一般理論を述べている。

第3章では、有限オートマトンの自己同形群について、種々の代数的性質を論じている。主な論点は、有限オートマトン A から有限オートマトン B に準同形写像がある場合、 A の自己同形群 $\alpha(A)$ の部分群 $\alpha'(A)$ から B の自己同形群 $\alpha'(B)$ の部分群 $\alpha'(B)$ への準同形写像の存在性に関するものである。また、その際、 $\alpha'(A)$ が $\alpha(A)$ に、あるいは $\alpha'(B)$ が $\alpha(B)$ にそれぞれ一致するための必要十分条件について論じている。

第4章では、論理システムを N -フェイルセーフシステムで実現する方法について述べている。 N -フェイルセーフシステムとは、入力や論理素子が、0でも1でもない第3の値 N に誤るとき（これを抹消誤りという）出力にも同様な誤りが（もし起こっても）保証されるようなシステムである。さらに、2値論理の2重系を用いた場合の N -フェイルセーフシステムの実現法を与えている。

第5章では、第4章の N -フェイルセーフシステムを多値論理システムに拡張することを試みている。ここでいう多値論理におけるフェイルセーフシステムとは、入力や論理素子において情報が拡散する方向

だけに誤りが起こるとき、出力においても同様の誤り（もし起こっても）が保証されるシステムであるという定義を与えている。とくに、 m 値論理に対し、 m 線論理を用いる場合について、フェイルセーフシステムを構成する方法を述べている。

第6章では、有限オートマトンの別の表現である順序論理機械をフェイルセーフ順序回路で実現する方法について述べている。フェイルセーフ順序回路とは、その入力や内部のどこに $0 \rightarrow 1$ の非対称誤りが起っても出力に（もし起こっても）同様の誤りが保証できるような順序回路である。本章では、フェイルセーフ順序回路のためのビット数最小の状態割当ての方法を示している。

第7章では、順序論理機械を N -フェイルセーフ順序回路で実現する方法について述べている。 N -フェイルセーフ順序回路の誤り時における動作に関しては第4章の N -フェイルセーフ論理システムと同様に定義している。この場合、出力に N が起こることが最も少ない N -フェイルセーフ順序回路およびビット数最小の N -フェイルセーフ順序回路の構成法を論じている。

第8章は結論であって、第2章から第7章までに提案した種々の代数系やシステムについて、それらの特徴を要約している。

論文審査の結果の要旨

工学の各分野において、最近、電子計算機をはじめとする情報処理システムが数多く用いられている。これに伴って、より高効率なシステム、より安全なシステムの開発が望まれているが、本論文は、情報処理システムの基礎モデルであるオートマトンの代数的構造を詳細に調べるとともに、その結果を応用して、安全なシステムの一つの有用な実現法としてのフェイルセーフシステムの構成法を提案したものであり、その研究成果はつぎの通りである。

第1は、有限オートマトンの状態特性方程式の一般理論に関するものである。従来、特性方程式の特殊解の求め方だけが研究されていたが、本論文では一般解の具体的形式を与えることにより、理論を完成させている。

ついで、有限オートマトンの自己同形群について研究している。すなわち、二つの有限オートマトン間の準同形対応と、それらの自己同形群の間の準同形対応との関連性について論じ、有限オートマトンの詳細な代数的構造を明らかにしている。

本論文の後半では、有限オートマトンについてのこれらの結果を応用して、フェイルセーフシステムを構成する方法を与えている。

まず、2値論理システムを N -フェイルセーフシステムで実現する方法を与えている。 N -フェイルセーフシステムとは、そのシステムの出力においてももし誤りが生じたとしても、 0 または 1 が、 0 でも 1 でもない第3の値 N だけに誤るようなシステムであると定義している。このようなシステムでは出力において N が検出されると、システムを止めて修理することができ、 0 および 1 が検出されたときは誤りはなく、この意味において完全に安全なシステムである。

つぎに、 N -フェイルセーフシステムを多値論理システムに拡張して、そのフェイルセーフシステムの構成法を与えている。この方法によると、情報が拡散する方向にだけ誤りが起こり得るように構成

され、広義のフェイルセーフ性が保証される。

さらに、フェイルセーフの概念を有限オートマトンの別の表現である順序論理機械に拡張している。まずフェイルセーフ順序回路の定義として、その回路において $0 \rightarrow 1$ の非対称誤りだけが起こりうる回路であるという在来のフェイルセーフの概念を用いている。つぎに、与えられた順序論理機械の状態集合の上にある種の半順序集合を構成することにより、フェイルセーフ順序回路に対するビット数最小の状態割当てが可能であることを示し、順序論理機械をフェイルセーフ順序回路で実現する方法を提案している。

つぎに、論理システムに対する N -フェイルセーフシステムの概念の確立と同様に、 N -フェイルセーフ順序回路にまでフェイルセーフの概念を拡張し、順序論理機械を N -フェイルセーフ順序回路で実現する方法を与えている。とくに応用上もっとも重要な構成法として、出力において N を発生することが最も少ない N -フェイルセーフ順序回路の状態割当てには重み 1 のコードを用いればよく、ビット数最小の N -フェイルセーフ順序回路の状態割当てには、半分の重みをもつコードを用いればよいことを明らかにしている。

以上、要するに、本論文はオートマトンおよびフェイルセーフシステムについて、それらの構造的性質やシステムの構成法を示すことにより、情報処理システムの開発に貢献したものであって、学術上はもとより、実際上にも寄与するところが少なくない。

よって、本論文は工学博士の学位論文として価値あるものと認める。