

LSIのEMCマクロモデルの海外研究動向：現状と課題

Overseas Research Trend on EMC Macro Modeling of LSI and Its Future

和田修己
Osami Wada

京都大学大学院工学研究科 電気工学専攻
Department of Electrical Engineering, Graduate School of Engineering, Kyoto University

1. まえがき

デジタルシステムの高速度高機能化に伴い、LSIが原因となる高周波ノイズの問題が顕在化している。これを解決するためのシミュレーションによる電磁環境適合設計(EMC設計)を目的として、LSIのEMCマクロモデルが開発されている。本稿では、海外、特にヨーロッパにおけるLSIのEMCモデリングの現状について紹介する。

2. IC/LSIのEMC研究^{[1][2]}

昨年、IEEE Trans. EMCに、「集積回路のEMC—過去・現在・将来—」と題する論文が発表され^[1]、2009年4月の「Trans. EMCダウンロード数トップ10の1位」を記録したことが、EMC-Sのニュースレターに掲載された。文献^[1]には、ICのEMC研究が開始された頃から現在に至るまでの、ICのノイズやイミュニティに関する研究論文や、IECにおけるICのEMC測定法の標準化の歴史と現状、ICのEMCマクロモデル、およびそれらの今後のロードマップがまとめられている。またここにも触れられているが、2006年にSpringerから発行された「集積回路のEMC」の第5章にはEMCモデルに関してまとめられている^[2]。

昨年開催された国際会議 EMC'09/Kyotoや、今年4月のAPEMC2010でも「ICのEMC」に関する特別セッションが開催されており、多くの発表がなされている。また、フランスで1999年に開始された「ICのEMC」に特化した国際ワークショップ EMC Compoは昨年10周年(第7回)を向かえ、アジアからの参加者も含めて注目度が上昇している[www.emccompo.org]。

次節以降では、その研究の中から、EMCマクロモデルに関連した研究の動向とその今後について述べる。

3. ICの伝導性ノイズのマクロモデル

3.1 ICEM-CEモデル^{[3]-[9]}

IEC(国際電気標準会議)において、ICのEMCマクロモデルの標準化が行われている。当初は、I/O系マクロモデルIBISと同じシリーズとして、IEC-TC93において議論され、テクニカルレポートが発行されたが^{[3][4]}、その後、ICのEMC測定法を議論していたSC-47Aに議論の場を移し、2002年にICが発生するノイズの「伝導性エミッションモデル(Integrated Circuit Emission Model - Conducted Emission: ICEM-CE)」の最初の版が発行されている^[5]。

昨年のEMC Compo 09では、フランスでICEMを提案しているUTEのメンバー(Atmel, EADS, ESEO,など)から、このICEM-CEを引用した発表^{[6]-[8]}があった。文献^[6]では、484ピンASICの48ペアのVDD/VSS(3V系)について、

プリント回路基板上でのデカップリング設計の最適化について論じており、電源電圧変動(ノイズバジェット)5%を目標とした議論がなされている。また文献^[7]では、遺伝的アルゴリズムを用いて、同じASICデバイスに対してデカップリング回路のキャパシタの最適化を行っている。文献^[8]では、8bitのPICマイコンを用いてIEC 62433-2に従いモデル化を行う方法を示し、時間領域のノイズシミュレーションを行っている。文献^[9]ではICEM-CEを拡張して、TEMセルを用いた放射性エミッション測定に対応したシミュレーションが提案されている。

なお、LSIを線形等価回路と等価電流源で表すEMCマクロモデルとしては、ICEM-CEモデルと日本で研究されているLECCSモデルは基本的に同じものである。

3.2 その他の伝導性モデル^{[10]-[12]}

文献^[10]では、韓国(Samsung)から、IC電源系ノイズを励振源とする回路基板の放射性エミッションのシミュレーションを目指して、実測との比較が行なわれている。

文献^{[11][12]}では、8bitマイコンの内部構造に着目して、I/Oポートも含めたモデル化を行っている。本論文では、内部のアナログ及びデジタルブロックを個別にICEM-CEと同様にモデル化すると同時に、I/O部にはIBISモデルを使用している。さらに、チップの基板(サブストレート)結合についてのモデル化も議論されている。

3.3 EDAツールとの連携^{[13]-[16]}

Infineonでは大学等と共同で、ICEM-CEモデルについて、チップとパッケージの設計情報からモデル化を行う方法について、研究を行っている。まず2005年および2007年のEMC Compoでは、CMOSのスタンダードセルライブラリのノイズ電流プロファイルをあらかじめ抽出しておいて、これをネットリストに基づき合成し等価電流源を抽出するNEMO(Netlist based emission models)と呼ばれるソフトウェアを開発し、チップとパッケージのインピーダンスをプリレイアウト段階で抽出するツール(EXPO)と組み合わせ、パワーインテグリティや伝導性・放射性エミッションのシミュレーションを行っている^{[13][14]}。この研究では、SigriyのSpeed2000/XcitePIとの連携統合設計を実現し、実測とシミュレーションの結果はよく一致している。

最近、ICEM-CEなどのPIやEMCシミュレーションのためのマクロモデルについて、チップ設計段階でのチップ内の内部動作によるノイズモデルの抽出法として、ApacheのEDAツールであるRedHawkとChip Power Model(CPM)が注目されている^{[15][16]}。文献^[15]では、Infineonの32bitマイクロコントローラについてRedHawkを用いて内部ノイズ源モデルCPMを抽出している。またさらにCPMにI/O

やその電源系・GND系を含めた Chip Emission Model (CEM)と IBIS モデルを追加した場合について、伝導性エミッションの実測とシミュレーションの比較を行っており、概ね良く一致している。米国からも同様に Red-Hawk/CPM を用いてマイクロコントローラの EMC マクロモデルを作成し、TEM-セルを用いた放射性エミッション測定の実測とシミュレーションを行って実測と比較した結果が報告されている[16]。

3.4 マクロモデルの簡略化^{[17]-[20]}

LSI の伝導性エミッションモデルをチップ設計情報から作成すると、通常、チップ内部には多数の等価ノイズ電流源が存在する事になる。これを簡略化して小さなモデルにする研究が行われている。この一連の発表「17」-「20」では、Model Order Reduction により、ポート数の削減と等価内部電流源の数の削減を行っている。

4. IC の伝導性イミュニティのモデル^{[21]-[24]}

IC の EMC マクロモデルとしては、前節の伝導性エミッションモデル ICEM-CE の他に、伝導性イミュニティモデルも提案されている。多くのモデルは、集積回路のイミュニティ測定法の国際規格である IEC 62132 シリーズのうち、IEC62132-4 : DPI 法(Direct RF Power Injection Method)を対象としたものが多い。

文献[21]ではマイクロコントローラのイミュニティと S11 の相関について検討している。文献[22]では、AD コンバータのイミュニティについて、マクロモデルとしての ICIM-CI (Integrated Circuit Immunity Model - Conducted Immunity) モデルを作成している。このモデルは、チップの PND (Passive Distribution Network) ブロックと IB (Immunity Behavior) ブロックから構成され、AD コンバータの動作は VHDL-AMS によりモデル化されている。[23][24]は、LIN ドライバ IC と基本 CMOS ロジック IC について、DPI 法のシミュレーションと実測を行っている。

5. あとがき

IC/LSI の EMC シミュレーションのためのマクロモデルについて、最近の海外からの発表を紹介した。伝導性エミッションモデルとしては ICEM-CE はかなり実用に近づいている。イミュニティモデルについては、その誤動作や性能低下を表現する内部モデルの記述法など、まだまだ課題が残っており、さらなる議論が期待される。

参考文献

- [1] M. Ramdani, E. Sicard, A. Boyer, S. Ben Dhia, J.J. Whalen, T.H. Hubing, M. Coenen, O. Wada, "The Electromagnetic Compatibility of Integrated Circuits? Past, Present, and Future", IEEE Trans. EMC, Vol.51, 1, pp.78-100, Feb. 2009.
- [2] S.B. Dhia, M. Ramdani, E. Sicard (Editors), Electromagnetic Compatibility of Integrated Circuits, Chap. 5, Springer, New York, 2006.
- [3] Lochot C., Levant J.-L.: "ICEM: A New Standard for EMC of IC Definition and Examples", *Proc. of the IEEE Int. Symp. on EMC*, Boston, USA, 2003.
- [4] IEC/TR 62014-3 Ed. 1.0, "Electronic design automation libraries - Part 3: Models of integrated circuits for EMI behavioural simulation", Dec. 2002.
- [5] IEC 62433-2 Ed. 1.0, EMC IC modelling - Part 2: Models of integrated circuits for EMI behavioural simulation - Conducted emissions modelling (ICEM-CE), Oct. 2008.
- [6] J.-L. Levant, C. Marot, M. Meyer, M. Ramdani, "Solving ASIC decoupling with the ICEM-CE model", EMC Compo 09, Nov. 2009.
- [7] M. Meyer, C. Marot, J.-L. Levant, "ASIC decoupling optimization with ICEM-CE and genetic algorithm", EMC Compo 09, Nov. 2009.
- [8] S. Serpaud, J.-L. Levant, M. Meyer, S. Tran, "ICEM extraction methodology", EMC Compo 09, Nov. 2009.
- [9] M.-J. Kuo, T.-C. Lin A. Boyer, "Integrated Circuit Emission Model Extraction Based on Fuzzy Logic Systems", EMC Compo 09, Nov. 2009.
- [10] H.-H. Park, J.-H. Jung, T.-S. Jang, S.-T. Han, S.-H. Song, J.-J. Park, H.-B. Park, "Prediction of radiated EMI from PCB excited by switching noise of IC", *Microwave and Optical Technology Letters*, Vol.51, 10, pp.2262-2266, Jul. 2009.
- [11] Y. Villavicencio F. Musolino, F. Fiori, "Electrical Model of a Microcontroller for EMC Analysis", EMC Compo 09, Nov. 2009.
- [12] Y. Villavicencio F. Musolino, F. Fiori, "A Simulation-Based Black-Box Microcontroller Model for EME Prediction", *IEICE Trans. Commun.*, E93-B No.7, pp.1715-1722, Jul. 2010.
- [13] A. Gstoettner, M. Huemer, "Estimation of Current Profiles for Large Digital VLSI Modules in Early Design Phases", EMC Compo 2007.
- [14] T. Steinecke, M. Goekcen, D. Hesidenz, A. Gstoettner, "High-Accuracy Emission Simulation Models for VLSI Chips including Package and Printed Circuit Board", *IEEE Int. Symp. EMC*, Vol.3, pp.1060-1065, 2007.
- [15] T. Steinecke, M. Goekcen, J. Kruppa, N. Vialle, P. Ng, "Layout-Based Chip Emission Models Using RedHawk", EMC Compo 09, Nov. 2009.
- [16] H. Bishnoi, S. Li, D. Beetner, J. Whiles, P. Ng, H. Weng, D. Pommerenke, "Prediction of TEM-Cell Emissions from a Microcontroller Model", EMC Compo 09, 64, Nov. 2009.
- [17] S. Ludwig, L. Radic-Weissenfeld, W. Mathis, W. John, "Model Order Reduction of Integrated Circuit Conducted Emission Models" - EMC Compo, 2007.
- [18] S. Ludwig, L. Radic-Weissenfeld, W. Mathis, W. John, "Efficient Description of RLC-Macromodels with a Large Number of Independent Sources for Model Order Reduction", *Int. Symp. Electromagnetic Compatibility - EMC Europe 2008*, pp.1-5, 2008.
- [19] S. Ludwig, L. Radic-Weissenfeld, W. Mathis, W. John, "Passive and Reciprocal Network Description of Independent Sources for Efficient Model Reduction", *Int. Conf. Signals and Electronic Systems, ICSSES '08, Krakow*, Sep. 2008.
- [20] S. Ludwig, W. Mathis, "Model Reduction of Linear Networks with Nonlinear Elements", *European Conference on Circuit Theory and Design, ECCTD 2009*, pp.291-294, 2009.
- [21] T. Su, M. Unger, T. Steinecke, R. Weigel, "The DPI Immunity Behavior of Microcontrollers", EMC Compo 09, Nov. 2009.
- [22] J.-B. Gros, G. Duchamp, A. Meresse, J.-L. Levant, C. Marot, "An analog to digital converter ICIM-CI model based on design", EMC Compo 09, Nov. 2009.
- [23] F. Lafon, F. de Daran, M. Ramdani, R. Perdriau M. Drissi, "Immunity Modeling of Integrated Circuits: An Industrial Case", EMC Compo 09, Nov. 2009.
- [24] F. Lafon, F. de Daran, M. Ramdani, R. Perdriau M. Drissi, "Immunity Modeling of Integrated Circuits: An Industrial Case", *IEICE Trans. Commun.*, E93-B No.7, pp.1723-1730, July 2010.