

信号および電源品質改善のための 抵抗を用いたパッケージコモンモード共振の抑制

Damping of Package-common-mode Resonance Using Resistor for Improvement of Signal and Power Integrity

松嶋徹
Tohlu Matsushima

西本太樹
Taiki Nishimoto

久門尚史
Takashi Hisakado

和田修己
Osami Wada

京都大学大学院工学研究科
Department of Electrical Engineering, Kyoto University

1 まえがき

図1に示すようなLSIパッケージとプリント回路基板(PCB)に生じる寄生容量 C_{CM} がパッケージ-PCB間の接続部に存在するインダクタンス L_{Gvia1} と反共振(パッケージコモンモード共振)し[1], CMOS回路の出力ジッタが増加する[2]。今回、パッケージコモンモード共振を抵抗を用いて抑制する構造を考案し、効果を検証する。

2 パッケージコモンモード共振の抑制

パッケージコモンモード共振を引き起こす寄生容量はパッケージおよびPCBの両グラウンドで構成される平行平板によって生じる。層間が空気であるため、パッケージコモンモード共振の Q 値は高く、引き起こされるグラウンドバウンスは大きい[1]。 Q 値を低くするために共振ループに抵抗を挿入する方法について検討する。

図1に示すようにパッケージ最下層に V_{SS} とは異なる導体平板を配置し、この導体と V_{SS} 間に抵抗 R_{var} を挿入する。直流給電を含むパッケージコモンモード共振以外の周波数では、電源系を流れる高周波電流は L_{Gvia1} を経由してPCB上のグラウンド $V_{SS}@PCB$ に流れる。パッケージコモンモード共振は C_{CM} と L_{Gvia1} によって引き起こされるため、挿入した抵抗 R_{var} が電流経路に含まれる。このため、抵抗 R_{var} は非共振時には影響せず、共振時のみにダンピング抵抗として働く。

3 実験結果

前節の効果を検証するために試験パッケージおよびPCBを作製した。基板構成は参考文献[2]に示されているものであるが、パッケージ最下層に非接地導体を有し、パッケージ最上層に抵抗 R_{var} 配置用のパッドがある。

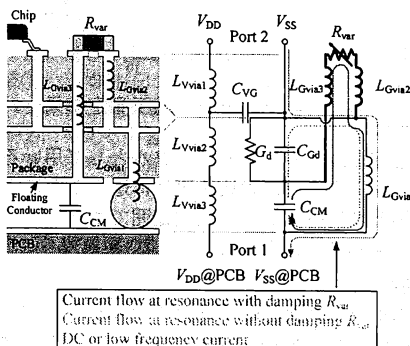


図1 抵抗によるパッケージコモンモード共振の抑制

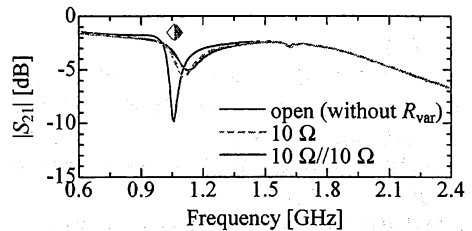


図2 抵抗によるパッケージコモンモード共振の抑制

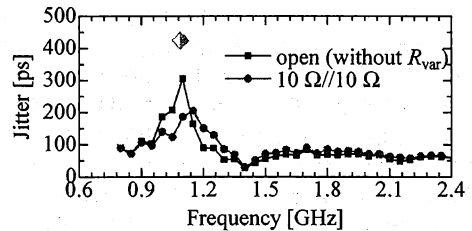


図3 ジッタの低減

パッケージおよびPCBの V_{DD} - V_{SS} 間をそれぞれポートとし、2ポート S パラメータ測定を行った。結果を図2に示す。約1.1 GHzにパッケージコモンモード共振が観測され、抵抗を付加した基板では Q 値が低下していることが分かる。抵抗を付加しない(open)場合、10 Ω 付加した場合、10 Ω を並列に付加した場合ではそれぞれ Q 値は22.8、5.33、4.06となっており、 Q 値を最大82.2%程度低下できた。

次にDPI法に準拠した方法で、電力一定のノイズを試験基板に印加した際のCMOSインバータの出力信号ジッタを測定した。測定結果を図3に示す。パッケージコモンモード共振周波数では最大306 psであったジッタが、抵抗を付加することにより206 psとなり信号品質が改善した。

4 まとめ

パッケージグラウンド-PCBグラウンド間に挿入した抵抗によりパッケージコモンモード共振を抑制可能であることを示した。今後はアンダーフィル等を有効に利用する手法について検討する。

参考文献

- [1] 松嶋他, 信学技報, EMCJ2011-34, pp.1-6, June 2011
- [2] T. Matsushima, et. al., APEMC2012, pp.85-88, Singapore, May 2012.