

氏 名	庄 野 克 房
	しょう の かつ ふさ
学 位 の 種 類	理 学 博 士
学 位 記 番 号	論 理 博 第 153 号
学 位 授 与 の 日 付	昭 和 41 年 9 月 27 日
学 位 授 与 の 要 件	学 位 規 則 第 5 条 第 2 項 該 当
学 位 論 文 題 目	The Negative Resistance and Current Oscillation in the Forward Direction of Si PIN-Diodes (シリコン PIN 型ダイオードの順方向における負性抵抗と電流振動)
論 文 調 査 委 員	(主 査) 教 授 高 橋 勲 教 授 内 田 洋 一 教 授 富 田 和 久 教 授 松 原 武 生

論 文 内 容 の 要 旨

主論文において、まず、pin-diode の真性領域 (i-region) の比抵抗 (ρ) を出来るだけ高く、しかも carrier の life time (τ) の長いものを得ることに努力が払われている。通常 ρ を高くすることと τ を長くすることとは両立し難いことであるが、申請者は、この困難に打ち勝って、 $\rho \approx 10^5 \Omega \text{ cm}$, $\tau \approx 20 \sim 70 \mu \text{ sec}$ のものを作ることに成功した。

この様な τ は 100μ 程度の diffusion length (L) を与える。i-region の幅 (W) は種々の値に調節され、W と L との関係において、電圧電流 (VI) 特性が dc-method で調べられた。すなわち、W が L の約 2 倍より短い場合には通常の diode 特性と変らない、W が L の数倍の領域においては電流振動が観測される、 $6L \leq W \leq 12L$ においては負性抵抗が観測される。

さて第三の場合において、負性抵抗の現われる threshold voltage (V_T) 迄、すなわち off-state 領域は、3 個又は 4 個の部分に分かれる。すなわち、試料—1 ($\rho = 0.9 \sim 1.0 \times 10^5 \Omega \text{ cm}$, $\tau = 30 \mu \text{ sec}$) に対しては ohmic current region, diffusion current region, second ohmic current region, avalanche breakdown (avalanche injection) region, また試料—2 ($\rho = 2.5 \times 10^5 \Omega \text{ cm}$, $\tau = 50 \mu \text{ sec}$) に対しては ohmic current region, $I \propto V^{1/2}$ region, avalanche breakdown (ionization multiplication) region である。

V_T は W と共に exponentially に増加し、threshold current (I_T) は $10 \sim 20 \mu \text{ A}$ の値で experimental error の範囲内では殆ど一定と考えられる。負性抵抗の現われた後、すなわち、on-state においては、VI 特性は殆ど一定で sustaining voltage (V_M) は通常の pn-diode の voltage drop 程度 (約 1 volt), sustained current は I_T より僅かに大きい程度である。

次に試料—1 について負性抵抗が詳細に検討された。そのために、VI 特性の外に、diode 側面において ni-junction-region, i-region, ip-junction-region における電位分布をも測定した。その結果 off-state の VI 特性は次の様に解析される。

(1) $V \leq 200 \text{ mV}$ では potential drop は主に ni-junction-region と ip-junction-region とに存在し、電流は short pin-diode に関する Sah, Noyce and Shockley の表式で与えられる、diffusion によるものである。この表式は W が L の約2倍より短い時正確に満たされる。

(2) $200 \text{ mV} \leq V \leq 2 \text{ volt}$ では potential drop は主に i-region に存在し、VI 特性は ohmic である。

(3) $2 \text{ volt} \leq V \leq 8 \text{ volt}$ では電流は先ず Lampert の double injection theory から定まる、 V^2 に比例するものとなるが、負性抵抗の現われる近くでは i-region の potential drop は飽和し、ni-junction-region, ip-junction-region における potential drop は増加し始め、injection current に続いて、diffusion による電流が現われる。これは long pin-diode に関する Herlet and Spence の表式で与えられる。この表式中の i-region の applied voltage の減少分 (V_B) が計算され、実験とよく一致する。on-state の VI 特性は (1) と同じ表式で与えられるもので、applied voltage は約 1 volt である。

off-state においては、 W は L の10倍程度であるが、on-state の L は W と同じ位であるから、off-state の L の10倍位になる様に思われる。しかるに、 $L \propto \tau^{1/2}$ であるから、on-state の τ は off-state の τ の100倍位になることになる。従って、負性抵抗の mechanism は次の如く考えられる。すなわち、i-region の carrier density が増加し、recombination center density に殆ど等しくなり、recombination center が fill up されると、life time は非常に長くなる、この life time は high injection level の life time である。

申請者の場合、この high level life time が low injection level の life time の約100倍になり、long pin-diode より short pin diode に移行すると考えられるのである。

V_T は W/L に依存して、1~200 volt の範囲に変化するのであるが、i-region に gate を設け、gate bias (V_G) により V_T を変えることが出来る。

diode の turn-on process は次の二段階よりなるものである。すなわち、第1は carrier injection による電流を I_T まで増加すること、第2は recombination centers の filling up を全 i-region に拡げることである。

次に電流振動について、この振動は VI 特性が Lampert 理論から deviate した領域で現われる。その周波数は数 Mc/sec であり、applied voltage に無関係である。又 W は周波数を定める major factor でない。恐らく high level life time から定まるものと思われる。この deviate した領域の VI 特性は ohmic の傾向が見られる。従って別の recombination process がおこり、その life time が high level life time であると想像される。発生する電流振動の周期はこの life time に近いものと思われる。

参考論文その1は、Si p-n-junction の順方向電流に関する Sah, Noyce and Shockley の prediction を実験的に確かめたもの、その2は、二重拡散法により十分不純物を拡散された Si-wafer の逆方向の breakdown は Zener breakdown でなく、avalanche breakdown であることを調べたもの、その3、4は、Pb Te の異常に大きい carrier mobility を説明するためには誘電率が400以上であることが必要であるが、pn-junction の barrier capacitance より測定して、400附近であることを示したものである。

論文審査の結果の要旨

半導体素子の研究は、物理学的に非常に興味のある課題である。しかも、Si について言えば、比抵抗 $\rho < 10^{-2} \Omega \text{ cm}$ の不純分の多い範囲は、Ge が Esaki-diode に利用されている程には、開発されておらず、又 $\rho > 10 \Omega \text{ cm}$ の高純度の範囲は未開拓の分野である。比抵抗を高くすることと carrier の life time (τ) を長くすることとは両立し難いのであるが、申請者が $\rho \approx 10^5 \Omega \text{ cm}$, $\tau = 20 \sim 70 \mu \text{ sec}$ の真性領域 (i-region) を作ることに成功したことは一つの成果である。この様な τ は 100μ 程度の diffusion length (L) を与える。pin-diode の i-region の幅 (W) を L の数倍から10数倍に選ぶと、拡散によっておこる電流と電界によっておこる電流との関連から、新しい現象が期待出来る。

W と L との関係で、電圧電流 (VI) 特性が通常の diode のもの、電流振動を伴うもの、負性抵抗を伴うものに区別出来たことは新知見である。

負性抵抗については、今迄に Lampert の double injection theory に基づいて Holonyak の行なった実験があるが、申請者の観測した負性抵抗は long pin-diode から short pin-diode に移行するという新しい機構に基づくものである。

申請者は pin-diode の側面の電位分布をも測定し、拡散による電流と電界による電流とを分離して、recombination centers の数に相当する程度の carriers が注入される時、電流が増すのに diode の applied voltage が減少すること、すなわち、負性抵抗の現われること、しかも applied voltage の減少分の計算値が実測値とよく一致することを示した。更に i-region に局部的に carriers を注入して recombination centers の filling up を行なうと、その filling up が i-region 全体に拡がって、低い threshold voltage (V_T) で負性抵抗の現われることを予想して、i-region に gate を設け、実験を行なって、満足すべき結果を得たのである。Ge の tunnel 効果を利用する Esaki-diode の負性抵抗は公知であるが、これと比較すると、申請者の負性抵抗は switching の速さにおいてはおとっているが、Esaki-diode の off-state と on-state との電圧振幅が 0.6 volt という小さい値であるのに対し、申請者ののは 0.8 volt から数百 volt まで、W/L の比で適当に選べるという利点がある。

電流振動については、最近 microwave の領域に Gunn-Oscillator や Read-diode が発見されているが、これらは bulk としての i-region に関係した現象である。しかし、申請者の周波数が数 Mc/sec であって、i-region に注入された carrier が其所を通過して p- 又は n-region に達し、其所で再結合するまでの時間より、i-region の transit time が十分短い場合、carriers が p- 又は n-region にたまり、其所での life time を周期として電気振動がおこる所の p- 又は n-type の性質に依存するものであることを暗示している。

参考論文は、何れも半導体内の重要な問題を実験的に解明したものである。

これを要するに、申請者の論文は Si の真性半導体領域の比抵抗を出来るだけ高くし、しかも、carrier life time を出来るだけ長くすることに成功して、新しい発展の道を開き、又 Si pin-diode の i-region の幅と diffusion length との関連により、新しい機構の負性抵抗と電流振動とを発見して、新知見を提供し、併せて応用への基礎づけをも行ない、固体電子学の分野に重要な寄与を与えたものである。

よって，本論文は理学博士の学位論文として価値があるものと認める。