

氏 名	た な か かつ のり 田 中 克 典
学位(専攻分野)	博 士 (情 報 学)
学 位 記 番 号	情 博 第 152 号
学位授与の日付	平 成 17 年 3 月 23 日
学位授与の要件	学 位 規 則 第 4 条 第 1 項 該 当
研究科・専攻	情 報 学 研 究 科 社 会 情 報 学 専 攻
学位論文題目	Studies on Logic Circuit Simplification Based on Permissible Functions (許容関数に基づく論理回路簡単化に関する研究)

論文調査委員	(主 査) 教 授 石 田 亨	教 授 中 村 行 宏	助教授 岩井原瑞穂
--------	--------------------	-------------	-----------

論 文 内 容 の 要 旨

本論文は、情報化社会において重要な役割を担っている集積回路設計において、要求性能・性質の多様化への対応と高い生産性を実現するために、論理設計・最適化を対象とし、許容関数の概念に基づき要求性能・性質の反映が可能な新しい回路簡単化技術を提案することによる、実用範囲内の時間での論理回路簡単化能力の最大化について述べたものである。論文は、6つの章により構成されている。

第1章は序章であり、本研究の目的とアプローチ、また研究の背景、そして本論文の構成を述べている。上流工程での高い設計結果再利用性の実現と下流工程で具体化される設計回路の性能・性質の考慮が可能な論理設計の工程においての、回路簡単化手法の提案を行う。研究の背景として、論理設計に関する先行研究について述べ、許容関数の概念に基づく論理簡単化手法であるトランスダクション法の利点について述べている。

第2章では、本論文で用いられる用語と記号の定義を行い、許容関数に基づく論理回路簡単化手法であるトランスダクション法と、許容関数の発展的概念である分離関数対集合 (SPFD) について述べている。論理回路の簡単化は、回路で実現する論理関数を維持しつつ、結線操作などの回路変形を繰り返すことにより行われる。許容関数や SPFD は、回路で実現される論理関数を維持したままでの回路変形の可能性を判定するための概念として用いられる。許容関数や SPFD の利用による回路変形の柔軟性により、実装技術に対応した回路に変形できるため、高い再利用性が実現される。許容関数や SPFD に基づいて回路変形可能箇所が複数発見された場合には、要求性能・性質に応じて、設計者により定義される評価関数に基づき選択される。評価関数を用いることにより、下流工程での設計結果への回路変形の影響を推定することができるため、要求性能・性質の実現が容易である。

第3章では、拡張許容関数集合 (SSPF) の概念と計算手法、それに基づく回路簡単化手法を提案している。従来のトランスダクション法では、簡単化能力重視の最大許容関数集合 (MSPF) と、時間重視の部分集合 (CSPF) の2種類が用いられてきた。SSPF は、CSPF に近い時間節約と MSPF に近い簡単化能力を実現する新しい種類の許容関数集合である。実験の結果、SSPF による簡単化は MSPF と同程度の能力を持ちつつ、所要時間は CSPF の数倍程度に抑えられ、簡単化能力と時間のトレード・オフは十分に良好であることが示されている。

第4章では、許容関数に基づくスイッチ型論理回路簡単化手法について述べている。論理回路の最小構成要素はスイッチ型論理素子であり、スイッチ型論理回路を簡単化することにより、ゲートを単位とした論理設計結果のさらなる改善が期待できる。スイッチ型素子の双方向信号伝達可能という特徴を利用することで、少ない素子での複雑な論理関数実現が可能となるが、設計の複雑さから、組織的手法は従来ほとんど提案されてこなかった。それに対しこの章では、双方向性に対応した許容関数計算手法と、許容関数を用いたスイッチ型回路変形条件を提案している。実験の結果、半世紀にわたり最小と主張されてきた回路よりも少ない素子での回路が提案手法により発見され、面積削減に有効であることが示された。

第5章では、LUT 型 FPGA 論理回路の遅延最適化手法を提案している。LUT は任意の論理演算を実現できるという特

徴を持ち、複雑な論理演算の実現が可能なゲートと見なすことができる。SPFDは、この特徴を利用して、LUT型FPGA回路の高度な論理最適化を実現するための概念である。一般に冗長結線の追加が既存結線を削除可能にすることが知られているが、SPFDによる論理単純化では結線追加は行われない。そこで、SPFDに基づく結線追加条件を示し、それを用いた遅延最適化手法を提案した。実験の結果、提案手法による初期回路からの遅延削減が従来法の1.3倍と非常に大きく、動作速度向上に有効であることが示された。

第6章は結論であり、本文で得られた成果について要約している。また、今後の研究の方向性を示唆している。

論文審査の結果の要旨

本論文は、情報化社会の基盤において中核を担う集積回路の高性能化と生産性向上のため、再利用性の高い上流工程と、回路性能・性質が具体化される下流工程の中間に位置する論理設計工程に焦点を当て、許容関数に基づく回路単純化技術を提案したものである。得られた主な成果は次の通りである。

- (1) 従来手法である単純化能力重視の最大許容関数集合(MSPF)と時間重視の部分集合(CSPF)に対して、比較的短い時間で高い単純化能力を実現する新しい許容関数集合である、拡張許容関数集合(SSPF)を提案した。実験の結果から、SSPFによる単純化能力はMSPFに近く、時間はMSPFよりもむしろCSPFに近いことが示された。単純化能力と時間の間のトレード・オフが良好であり、回路単純化で有用な新しい許容関数集合の選択肢を提供した。
- (2) スイッチ型論理回路を許容関数に基づき単純化するための手法を提案した。最小論理素子で構成されるスイッチ型素子は双方向信号伝達可能という特徴を持ち、その特徴を利用することによる許容関数に基づく単純化を行うことで面積を低減する。実験の結果、提案手法によりこれまで最小とされてきた回路よりも少ない素子数による回路が得られた。最小論理素子を直接扱うことにより、ゲート単位よりも高度な回路性能向上が可能となった。
- (3) 一定数以下の入力に対する任意の論理演算が実現可能であるという特徴を利用した、許容関数の発展概念である分離関数対集合(SPFD)に基づく、LUT型FPGA論理回路の遅延最適化手法を提案した。従来のSPFDによる単純化手法では提案されていなかった、既存結線の冗長化のための結線追加を効果的に適用するための条件を導出し、それに基づく遅延最適化手法を提案した。実験の結果、提案手法が従来の手法を上回る遅延最適化能力を示した。既存結線の冗長化のための結線追加を一般化し、論理回路単純化能力を向上させた。

以上、本論文では許容関数に基づき高性能回路設計を実現する論理回路単純化手法を提案するとともに、評価用回路に対して提案手法を適用することによってその高い有用性を示しており、実用範囲内の時間での論理回路単純化能力の極限へ接近している。情報化社会の基盤を築く研究として、学術上、実際上寄与するところが少なくない。

よって、本論文は博士(情報学)の学位論文として価値あるものと認める。また、平成17年2月3日に実施した論文内容とそれに関連した試問の結果合格と認めた。