

氏 名	やま した しげる 山 下 茂
学位(専攻分野)	博 士 (情 報 学)
学 位 記 番 号	論 情 博 第 23 号
学位授与の日付	平 成 13 年 7 月 23 日
学位授与の要件	学 位 規 則 第 4 条 第 2 項 該 当
学位論文題目	Studies on Logic Synthesis Methods for Look-Up Table based FPGAs (表参照型 FPGA 向けの論理合成手法に関する研究)

論文調査委員	(主 査) 教 授 上 林 彌 彦	教 授 守 屋 和 彦	教 授 中 村 行 宏
--------	----------------------	-------------	-------------

論 文 内 容 の 要 旨

本論文は、近年注目されている機能が容易に変更可能なデバイスである LUT (Look-Up Table) 型 FPGA (Field Programmable Gate Array) 向けの論理合成技術について述べたもので、7章からなっている。

第1章は序論で、本研究の目的と概要、従来手法などについて述べられている。まず、研究の背景として、FPGA の適用されるアプリケーションについてのサーベイが述べられている。次に従来の FPGA 向けの論理合成手法の問題点を指摘している。

第2章では、本論文の基礎となる事項が述べられている。具体的には、FPGA のアーキテクチャについて述べられている。また、論理合成技術に必須である許容関数の概念についても述べられている。

第3章では、回路変換を利用する設計手法であるトランスダクション法を LUT の回路に適用する手法について述べられている。トランスダクション法では、基本ゲートによる回路に対して、機能を変化させずに回路規模を小さくすること(回路の簡単化)が行われる。LUT は従来の素子と違い内部の論理を自由に変更できるため、この性質を積極的に利用することにより、トランスダクション法を単に行う方法よりも変換能力の高い手法を提案している。また、設計システムにどのように統合すべきかについても論じられている。

第4章では、論理関数の新しい自由度の表現方法について述べられている。従来から論理合成の分野では、論理関数の自由度をドントケアという概念で表現していた。ここでは、ドントケアと全く違う「2つの関数を区別する」という概念により、SPFD (Sets of Pairs of Functions to be Distinguished) と呼ぶ関数対の集合を用いる方法を提案している。SPFD の概念はいろいろな応用が考えられるが、LUT の回路に自然に応用することが可能で、SPFD を用いた LUT の回路の簡単化手法についても述べられている。また、SPFD の効率的な計算方法や SPFD を用いた回路変換の正当性についての証明なども論じられている。また、SPFD の自由度の表現能力についての従来手法との比較もされている。

第5章では、与えられた論理関数 $f(X)$ を $\alpha(g_1(X^1), g_2(X^2))$ という形に分解する手法 (Bi-Decomposition と呼ばれる) について効率的な手法を提案している。LUT の回路を合成するには、与えられた関数 $f(X)$ をより入力変数の少ない複数の関数に分解することが必須となるが、通常 $f(X) = \alpha(X^F, g(X^B))$ という分解 (Roth-Karp 分解と呼ばれる) が用いられている。ここでは Bi-Decomposition の方が、Roth-Karp 分解を用いる場合よりも良い結果を与える例を示している。そして、Bi-Decomposition において X^1 と X^2 に含まれる変数の数が最小となるような分解を効率良く見つける手法を提案している。この手法を既存の手法と併用することによって、より良い LUT の回路を合成することが可能になると考えられる。

第6章では、複数の分解手法を組み合わせる LUT の回路合成するフレームワークについて論じている。LUT の回路を関数分解を用いて合成する場合、通常一つか二つの関数分解手法を用いることが多い。そのような手法とは異なった考え方で、多くの分解手法を組み合わせる回路を合成するフレームワークを提案している。また、実際にそのシステムのプロトタイプについても述べられている。提案している手法は、多くの分解手法から最適であると思われるものを選択するために過

去の設計データベースを利用するという枠組みを取り入れ、拡張性の高いものとなっている。ベンチマーク回路を用いた合成結果と種々の手法との比較も述べられ、そのことから開発した手法で世界でもトップレベルの結果を得られていることが示されている。また、配置配線ツールと統合して実際の FPGA の設計データを合成するシステムも作成し、その実験結果により開発したシステムが配置配線まで含めた設計においても有効であることが示されている。

第7章は結論で、本論文の内容がまとめられている。

論文審査の結果の要旨

本論文は、近年注目されている機能が容易に変更可能なデバイスである LUT (Look-Up Table) 型 FPGA (Field Programmable Gate Array) 向けの論理合成技術に関して研究をした成果をまとめたものであり、得られた成果は以下の通りである。

1. 回路変換を利用する設計手法であるトランスダクション法を LUT の回路に適用する手法について提案した。LUT は従来の素子と違い内部の論理を自由に変更できるためこの性質を積極的に利用することにより、トランスダクション法を単に行うよりも変換能力の高い手法を適用することが可能となった。
2. 論理関数の自由度を従来はドントケアという概念で表現していたが、新しく「2つの関数を区別する」という概念により、SPFD (Sets of Pairs of Functions to be Distinguished) と呼ぶ関数対の集合を用いて表現する手法を提案した。この概念を利用することにより、従来手法よりも回路簡単化手法などの性能が向上した。
3. 与えられた論理関数 $f(X)$ を $\alpha(g1(X1), g2(X2))$ という形に分解する手法 (Bi-Decomposition と呼ばれる) について効率的な手法を提案した。この手法を用いることにより、特に段数の少ない回路合成が可能となった。
4. 複数の分解手法を組み合わせる LUT の回路合成するフレームワークとなる手法を開発した。開発した手法は、多くの分解手法から最適であると思われるものを選択するために過去の設計データベースを利用するという枠組みを取り入れ、拡張性の高いものとなっている。ベンチマーク回路を用いた合成結果で種々の手法との比較を行い、開発した手法により世界でもトップレベルの結果が得られることを示した。

以上、本論文は、LUT 型 FPGA 向けの論理合成のための種々の新しい手法を提案しベンチマーク実験等でその有効性が検証され、学術的にも実用上でも極めて有意義であるといえる。

よって、本論文は博士(情報学)の学位論文として価値あるものと認める。

また、平成13年6月1日に実施した論文内容とそれに関連した試問の結果合格と認めた。