

氏 名	ル 路 ケイ 奎 メイ 明
学位(専攻分野)	博 士 (工 学)
学 位 記 番 号	工 博 第 1620 号
学位授与の日付	平 成 9 年 3 月 24 日
学位授与の要件	学 位 規 則 第 4 条 第 1 項 該 当
研究科・専攻	工 学 研 究 科 電 子 工 学 専 攻
学位論文題目	Development of Advanced Content Addressable Memories And Their Applications (高機能連想メモリの開発とその応用)
論文調査委員	(主 査) 教 授 田 丸 啓 吉 教 授 矢 島 脩 三 教 授 富 田 眞 治

論 文 内 容 の 要 旨

大規模集積回路技術の進歩により、連想メモリ (CAM) の応用分野の拡大が可能になってきた。しかし従来の CAM の機能では各種の応用に必ずしも最適ではなく、性能も十分でなかった。本論文は特定の応用分野のデータ処理に最も適合するように構成された高性能連想メモリの研究成果をまとめたもので、6 章から成っている。

第 1 章は序論に相当し、この研究の基本的な概念と背景を述べて、論文の研究内容を明らかにしている。

第 2 章はソーティング用の CAM について述べている。従来の CAM によるソーティングでは最大／最小値検索を語数だけ繰返す操作を行うが、この操作回数を減らすため、オンリーワン検出法と同一パターン検出法という 2 種類の処理を導入し、これらを組合せたハイブリッドソート法を考案して、その機能を実現する回路を組込んだ新しい高速ソート用 CAM(RSCAM) の構造を明らかにした。性能を評価した結果では従来の CAM に比べてステップ数で約 20% 削減、処理時間ではワークステーションに比べて 4 倍、マスクパターンの座標検索のような特殊な問題では 40 倍の高速化が可能であることを示した。

第 3 章では LSI のデザインルールチェック (DRC) の図形演算用 CAM について述べている。従来の計算機上の DRC ではスリットを順に操作するスリット法が使用されているが、本論文では並列スリット法を考案し、この操作を実現する 6 個の CAM ブロックとフラグ操作部からなる新しい DRC 用 CAM の構造を示した。ワークステーションとの比較による性能評価をした結果、図形の論理演算のような最も適した処理では数十倍から 100 倍、間隔チェックのような不得手の処理では 10 倍程度の処理速度の向上が明らかになった。

第 4 章では浮動小数点数の表示方法の一つである URR 表示と通常の表示との間の変換に使用する CAM アレイコンバータ (CAM-BAC) について述べている。変換には分離と結合の前処理が必要であり、この処理のために CAM セルとデータ転送ユニットを 2 次元アレイ状に配置した 2 組の CAM アレイと周辺回路から構成された新しい CAM ベースのアレイ変換回路を考案した。設計上の速度評価をし

た結果 CAM を使用しない方法に比べて約 7 倍の速度向上が示された。

第 5 章では CAM をネスト構造のループ処理に適用するときの問題点を検討し、新しく仮想的な連想プロセッサ (HAPP) を考案した。HAPP は 4 語の CAM をもつ多数の演算ノードから構成され、各ノードにはループから作成したデータフローグラフの演算順序を指定する制御情報と計算結果が入り、汎用計算機の指示で必要なデータの検索を行うことにより可能な並列演算を行う。HAPP はデータアクセス時間の点で従来形の計算機より有利なことを示した。

第 6 章は結論で、研究内容をまとめるとともに将来への課題について述べている。

論文審査の結果の要旨

大規模集積回路 (LSI) 技術の進歩により、連想メモリ (CAM) の応用分野の拡大が可能になってきた。CAM の開発の歴史は古いが、従来形の CAM の機能では各種の応用に対して必ずしも最適ではなく、性能も十分ではなかった。本論文は LSI の進歩を考慮して、特定の応用分野のデータ処理に最も適合するように構成された高性能専用連想メモリの研究成果をまとめたもので、得られた主な成果は次のとおりである。

1. ソーティングを高速に行うため、演算回数を削減したハイブリッドソート法を考案し、これを実現する回路を組み込んだ高速ソート用 CAM を設計し、演算ステップ数で 20% の削減を実現した。
2. LSI のレイアウト図形の演算を高速に行うための並列スリット法を考案し、これを実現するため 6 個の CAM ブロックからなる新しい CAM 構成を設計し、処理速度が逐次処理形の 10 ないし数十倍になることを示した。
3. 浮動小数点の表示方法の一つである URR 表示と通常の表示との間のフォーマット変換に使用するため CAM セルの 2 次元アレイをもつ CAM アレイコンバータを考案し、CAM を使用しない方法に比べて約 7 倍の速度向上が可能であることを示した。
4. ネスト構造のループを展開して並列に実行するための CAM 構造をもつ仮想連想プロセッサを考案し、汎用計算機と結合して動作させると従来形の計算機よりメモリアクセス時間の点で有利であることを示した。

以上要するに本論文は、応用分野に最も適合する高性能専用連想メモリの構成を提案したもので、学術上、實際上寄与するところが少なくない。よって本論文は博士 (工学) の学位論文として価値あるものと認める。また、平成 9 年 1 月 22 日、論文内容とそれに関連した事項について試問を行った結果合格と認めた。