

GaN 系半導体の結晶評価とデバイス作製技術

NTT フォトニクス研究所 塩島 謙次

〒243-0198 神奈川県厚木市森の里若宮 3-1

Tel: 046-240-2787, Fax: 046-240-4773, e-mail: shiojima@aecl.ntt.co.jp

1. はじめに

GaN 系半導体材料は青色から紫外にわたる短波長域発光・受光デバイスとして実用化に成功し、信号機、フルカラーディスプレイ等として身近な存在になってきた。光デバイスに遅れをとったが、近年、従来半導体材料の物性限界を越える高出力・高温電子デバイスとしても GaN の研究開発が進んでいる。本報告では、結晶の評価から、プロセス技術、素子特性までの幅広い分野で GaN のもつ特徴、研究開発の現状について従来半導体材料と比較しながら解説する。

内容は、はじめに GaN 結晶の物性について説明し、物性値から期待される優れたデバイス性能について述べる。次に、結晶成長法について説明し、実際に結晶性を評価した例を示す。デバイス作りには電極形成が不可欠である。n 形 GaN に電極を形成し、結晶欠陥と電極の電気的特性とを結びつけて評価した結果を示す。最後に、GaN FET の構造、プロセスについて解説し、短ゲート FET を試作し、直流、高周波特性を評価した結果を示す。

2. GaN の物性⁽¹⁾

2-1 結晶構造

図1に半導体材料を構成する元素の周期律表を示す。従来半導体材料(Si, GaAs, InP, ZnSe 等)はIV族単体またはIII-V、II-VI族化合物から構成されている。この意味では GaN, AlN, SiC, ZnO, ダイヤモンド等のワイドギャップ半導体材料も同じ範疇に入る。しかし、これらの材料は窒化物、炭化物、あるいは酸化物を形成している。すなわち、第2周期の軽元素を含んでいる。軽元素は原子半径が小さく、強い結合エネルギーをもつ。その結果、格子定数が小さく、バンドギャップが大きく、融点の高い結晶を構成する。従来半導体である GaAs, InP は閃亜鉛(ジンクブレンド)構造をとり立方晶である。格子定数は立方体の一辺の長さで表される。一方、GaN はウルツァイト構造で六方晶に属する。格子定数は底辺の六角形の一辺の長さ、それに垂直な方向(c軸方向)の単位周期とで表される。両構造において各原子からは4本のボンドが延び、近接原子を結合している。近接する2つの原子からボンドが延びる方向に注目すると、ウルツァイト構造では鏡対象になっているが、ジンクブレンド構造では 60 度ねじれている。

立方晶 GaN も成長可能であるがエネルギー的により安定である六方晶 GaN の方が成長し易いため、この構造をもった結晶が電子デバイスに用いられている。

六方晶 GaN 構造において、底辺に平行な一対の Ga と N で構成されている面を基本構成要素と考えると、c 軸方向に ABAB... の積層をなしていることが分かる。2つの構成要素で1周期を成している六方晶なので 2H と表記される。GaN はイオン結合性が強いいため一番単純なこの構造をとる。

ちなみに、SiC は GaN と異なり共有結合性が強く、6H、4H、3C 等の多様なポリタイプをもつ。その数は 200 以上である。結晶成長の条件を厳密に制御しないと、幾つかのポリ

	II	III	IV	V	VI族	
2		B	C	N	O	軽元素
3		Al	Si	P	S	従来半導体材料
4	Zn	Ga	Ge	As	Se	
5	Cd	In	Sn	Sb	Te	
周期						

図1に半導体材料を構成する元素の周期律表。

タイプが混在する恐れがあり、SiC 結晶を困難にしている一つの要因でもある。

2-2 電子デバイス応用に重要な特徴

表1に Si, GaAs, 6H-SiC, GaN の物性定数をまとめた。図2はワイドギャップ半導体をもつ特徴的な性質が電子デバイス応用にどのように生かされるかをまとめたものである。以下にそれぞれの特徴を半導体間で比較しながら解説する。

半導体材料の真性キャリア濃度はバンドギャップに依存する。真性キャリア濃度とは熱により電子が価電子帯から伝導帯に励起され発生するキャリアである。室温ではこの濃度は十分に低い、温度上昇と共に増加する。半導体の導電制御はドナー、またはアクセプター形の不純物をドーピングすることにより行われる。動作温度が上昇するにしたがい、真性キャリア濃度が増加し、不純物のドーピング濃度に近くなるとデバイス動作は正常に行われない。バンドギャップが大きい物質の方が高温動作で有利であることは明らかである。キャリア濃度の目安として、 10^{15} cm^{-3} を考えると、GaAsで500℃、GaNで1000℃程度の動作温度が推測される。

パワーデバイスでは給電した電力の半分近くが熱として失われるため、放熱は重要な課題である。試料の実装法、パッケージ、さらには冷却法(水冷、空冷)に影響を与える。SiC がもつ大きな熱伝導率は大変魅力的である。よって、SiC はそれ自体でデバイス作製行われるだけでなく、GaN エピ成長用基板としても用いられている。

パワーデバイスにおけるもう一つの重要なパラメータは耐圧である。SiC, GaN は Si, GaAs に比べ絶縁破壊耐圧が一桁大きい。高い電界が印加出来るということは、デバイス設計を行う上で2つの方向にメリットがある。一つは、デバイスの寸法を固定した場合、より高い電圧が印可できるということである。もう一つは電源電圧を固定した場合、より微細なデバイスを作製できることである⁽²⁾。一例を挙げると、パワーMOS 構造を考えた場合、耐圧とオン抵抗(電力損失)はトレードオフの関係にある。絶縁破壊耐圧の増加により両者を同時に向上させることが出来る⁽³⁾。

続いて、デバイス的高速性に目を向ける。SiC、GaN の電子移動度は Si にも及ばないが、電子飽和速度は高い。移動度は低電界、飽和速度は高電界におけるキャリアの動き易さを示す。パワーデバイス等の高電界がかかるデバイス応用を考えると、GaAs を凌ぐ高周波特性が期待できる。

デバイス構造は SiC と GaN とで大きく異なる。GaN デバイスでは、Al, In との混晶半導体が GaN 上にヘテロエピ成長出来ることから、高電子移動度トランジスタ(HEMT)が主流である。一方、SiC は熱酸化により高品質な酸化膜の形成、イオン注入による導電層の形成が可能である。Si のプロセス技術を踏襲する形で MOS FET, MESFET, 静電誘導トランジスタ、サイリスタ等の開発が進んでいる。耐圧数 kV のショットキーダイオードが商品化されている。

SiC, GaN 系材料は構成元素、ドーパントに As を含まず、環境に優しい半導体であり、今後、注目される特徴であろう。

表1、各種半導体の物性定数。

	Si	GaAs	6H-SiC	GaN
禁制帯幅 [eV]	1.11	1.43	2.86	3.39
密度 [g/cm ³]	2.328	5.32	3.2	6.15
格子定数 [Å]	5.43	5.653	a=3.081 c=15.09	a=3.189 c=5.185
誘電率	11.9	12.9	10.0	8.9 9.5
電子移動度 [cm ² /Vs]	1500	8500	450	1000(bulk) 2000(2DEG)
破壊耐圧 [V/cm]	3×10^5	4×10^5	2.5×10^6 2.0×10^6	$> 5 \times 10^6$
熱伝導率 [W/cmK]	1.51	0.54	4.9	1.5
電子飽和速度 [cm/s]	1.0×10^7	2.0×10^7	2.0×10^7	2.5×10^7

ワイドギャップ半導体の特徴(電子デバイス応用)

1. バンドギャップ大、熱伝導率大
高温動作、大出力
2. 絶縁破壊耐圧大
高耐圧、素子の微細化
3. 電子飽和速度大、速度オーバーシュート効果大
高周波デバイス
4. GaN : (主に Al, In) 混晶、ヘテロ界面形成が可能
キャリアの閉じ込め、2DEG による高い移動度
ピエゾ効果大によるキャリアの誘起
SiC : 熱酸化による酸化膜の形成
MOS 構造、Si 技術の踏襲
5. 環境に優しい

図2、電子デバイス応用におけるワイドギャップ半導体の特徴。

3. GaN 結晶の作製と評価

3-1 GaN 結晶の成長技術⁽⁴⁾

GaN は融点が非常に高く、また窒素の平衡蒸気圧が極めて高いため、融液からのバルク結晶の引き上げは困難である。このため、異種基板上にエピタキシャル結晶成長する手法が一般的に用いられている。成長温度が高く、腐食性の高いアンモニアガスを原料として用いるため、化学的に安定なサファイア、または SiC 基板が一般的に使用されている。サファイア基板は安価で大口径化も容易である。しかし、熱伝導性は SiC に比べ劣っている。高出力を要求されるアプリケーションにおいては、基板上的作りつけたデバイスからの放熱を良くするために、基板を薄層化する等の工夫が必要である⁽⁶⁾。一方、SiC は熱伝導性に非常に優れているが、現状では高価で、大口径化は困難である(3インチ径までが市販)。また、GaN との格子不整合はいずれの基板を用いても大きく(サファイアで 15%、SiC で 3%)、良好な結晶を得るには低温堆積緩衝層の介在が不可欠である。

GaN の結晶成長法として、MOCVD、分子線エピタキシー(MBE)、HVPE 法が挙げられる。この中で MOCVD 法が現在、主流として用いられている。GaAs, InP 等の従来 III-V 化合物半導体の成長時に比べ、GaN の成長温度は約 1000°C と高い。原料は N 用にアンモニア、Ga 用にトリメチルガリウム、トリエチルガリウムが用いられている。400-500°C の低温でアモルファス AlN、または GaN 薄層(10-20nm)を堆積した後、成長温度まで昇温し、固相成長させる。高密度な柱状の成長核が形成され、これらを種として本成長を行う。成長の過程で結晶同士が合体を繰り返し、大きな単結晶が形成される^(6,7)。

MBE 法では N 原料にアンモニア、窒素ガス、Ga 原料に金属ガリウムが用いられている。成長温度は 800°C 程度である。当初、低温堆積緩衝層表面の極性制御が十分でなく MOCVD に遅れをとったが、最近では MOCVD 成長 GaN 上に成長した AlGaIn/GaN 構造の移動度は MOCVD を凌ぐ値が報告されている^(8,9)。

HVPE 法は Ga 原料と HCl ガスを反応させ GaCl を生成し、アンモニアと共に基板表面に供給し、1000°C 程度で高温で分解、成長する手法である。結晶性は上記の手法に劣るものの、成長速度が数 100 $\mu\text{m/h}$ と大きいいため、成長した GaN を基板から切り離し、ホモエピ成長用フリースタANDINGバルク結晶とする技術も注目されている⁽¹⁰⁾。

通常、サファイア基板を用いて MOCVD 法で成長した GaN 膜には 10^8 cm^{-2} オーダーの転位が含まれている。更なる転位の低減のために、ELO(Epitaxial Lateral Overgrowth)等の成長技術が検討されている^(11,12)。

3-2 結晶の評価例⁽¹³⁾

ここでは我々が実際に GaN 中の転位を観察した結果について述べる。サファイア基板に MOCVD 法を用いて n-GaN を 2.1 μm 成長した。キャリア密度は $5.8 \times 10^{17}\text{ cm}^{-3}$ 、移動度は 407 cm^2/Vs である。この基板の as-grown での表面を AFM(atomic force microscopy)で観察した結果を図3に示す。波状の原子ステップが観察され、結晶成長がステップフローに近い良好な状態で行われたことが判る。ステップに加え、ダーク

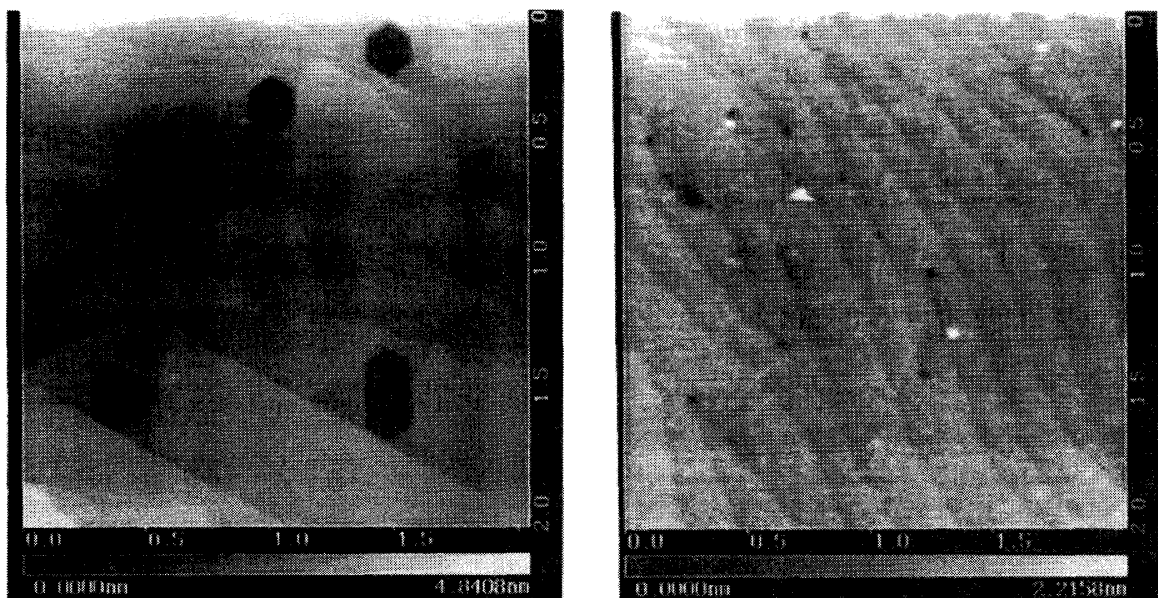


図 3、as-grown GaN 表面の AFM 像(2x2 μm)。 図 4、KOH エッチングした GaN 表面。

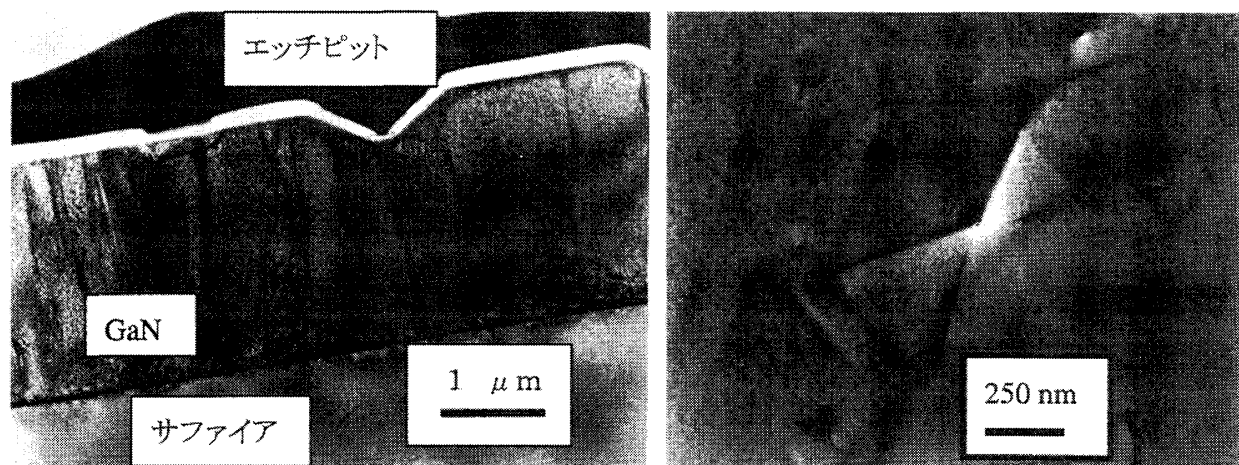


図 5、(a)GaN の断面 TEM 像、および(b) エッチピットを中心とした平面 TEM 像。

スポットがいくつか観察される。ダークスポットはステップを終端しており、密度は $3.1 \times 10^8 \text{ cm}^{-2}$ である。これらのダークスポット刃状成分とらせん成分を合わせてもつ混合転位として知られている⁽¹⁴⁾。図4は 360°C 、1 分間の KOH 処理を行った後の GaN 表面の AFM 像である。KOH エッチングはC軸方向に速度が遅い異方性エッチングである。そのため、波状をしていたステップが、六角形の一边の方向に揃う $\langle 11\text{-}20 \rangle$ 。ダークスポット近傍は選択的にエッチングされ、六角錐を形成する。この程度にまで大きくなると AFM を用いなくても金属顕微鏡で観察可能である。エッチピットと転位との相関を明らかにするため、断面、及び平面 TEM(transmission electron microscopy) 観察を行った結果を図5(a),(b)にそれぞれ示す。六角錐の頂点の部分から転位が延びていることが明瞭に判る。TEM による詳細な観察結果から、刃状転位はピットを形成せず、少なくともらせん成分を有する転位(混合、およびらせん転位)がピットを形成することが判った。

4. 結晶性と電極特性との相関⁽¹⁵⁾

電極形成はデバイス作製において不可欠で重要な技術である。GaN 結晶はイオン結合性が強く、n-GaN のショットキー障壁高さ($q\phi_B$)は概ね電極金属の仕事関数に比例することが知られている⁽¹⁶⁾。しかし、これまでに報告されている $q\phi_B$ の値は研究機関により大きなばらつきがある。この原因として、GaN の結晶性、及び表面処理技術の違いが考えられる。われわれは GaN 結晶に高密度で存在する転位に注目し、電極特性との相関をとることを試みた。GaN の転位密度が 10^8 cm^{-2} であることから、転位間の間隔($\sim 1 \mu\text{m}$)より径の小さい電極を配置し、電極面内の転位の有無と電流—電圧(I-V)特性を対応づけることを発案した。さらに電極の評価には導電性プローブを用いた AFM 測定を行うことも考案した。

4-1 実験系

図6に測定に用いた素子構造を示す。サファイア基板上に MOCVD 法で n-GaN(キャリア密度 $6 \times 10^{17} \text{ cm}^{-3}$ 、厚さ $2.1 \mu\text{m}$)を成長した。転位密度は $3 \times 10^8 \text{ cm}^{-2}$ であった。GaN 表面に比較的大きな面積で Ti/Au オーミック電極を形成し、次に、直径 $0.35 \mu\text{m}$ のショットキー電極をアレイ状に形成した。図7

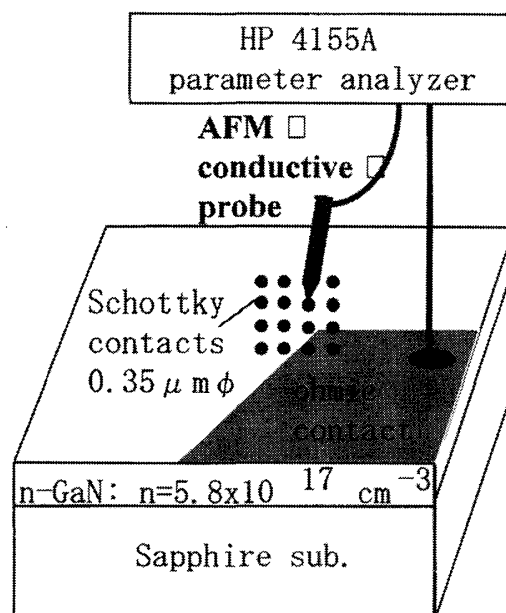


図 6、サンプルと測定系。

(a)はアレイ状ショットキー電極の AFM 測定である。右下の部分が一オミック電極である。導電性プローブの先端を電極に接触し、各の電極の I-V 特性を測定した。その後、酸により全ての電極を除去し、再び同じフレームで AFM 観察を行った結果が (b) である。電極の跡形が残り、さらに電極内部でもステップ、及び転位（ダークスポット）が観察できた。よって、I-V 特性と転位の有無、更には電極面内の総ステップ長さとの相関

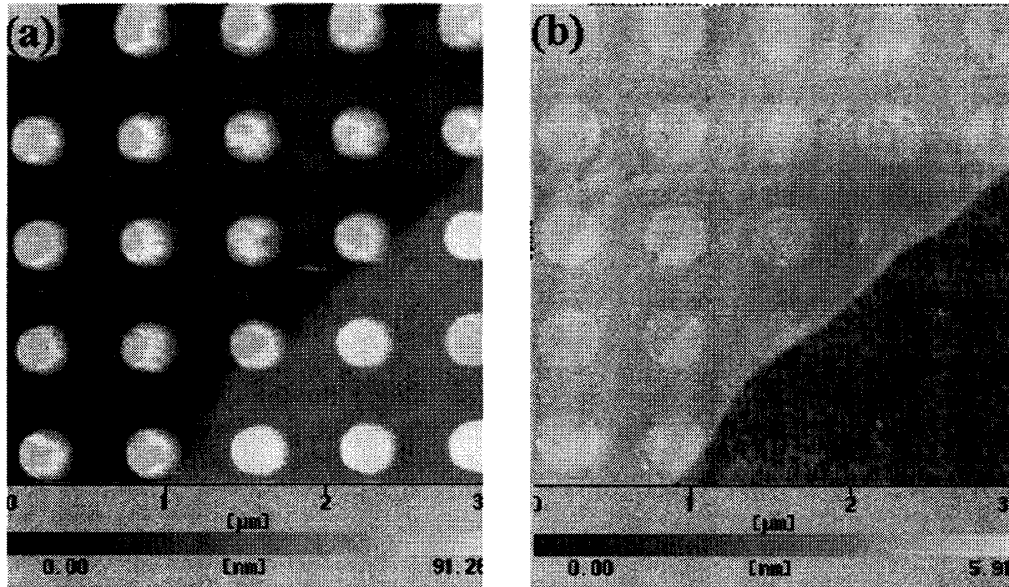


図 7、(a)電極アレイの AFM 像、(b) 電極除去後の GaN 表面。

が一对一でとることができた。

4-2 測定結果

図8は I-V 特性の特徴を示す値である、ショットキー障壁高さ、理想因子 (n 値)、逆方向電流と転位の有無、およびステップ長さとの相関をまとめたものである。図より明らかに、相関がないことが判る。n-GaN 中の転位はバンドギャップ中央付近に準位を作り、バンドを持ち上げるため、転位芯近傍に空乏領域が形成されることが知られている⁽¹⁴⁾。しかし、本実験で用いた実 FET デバイスに近いキャリア密度、電極サイズでは空乏領域により失われる金属-半導体界面の面積は無視できることが判った。このことは、FET のゲート電極の微細化を進める上で、転位の有無による不均一性を考慮しなくても良いという知見を与えるものである。

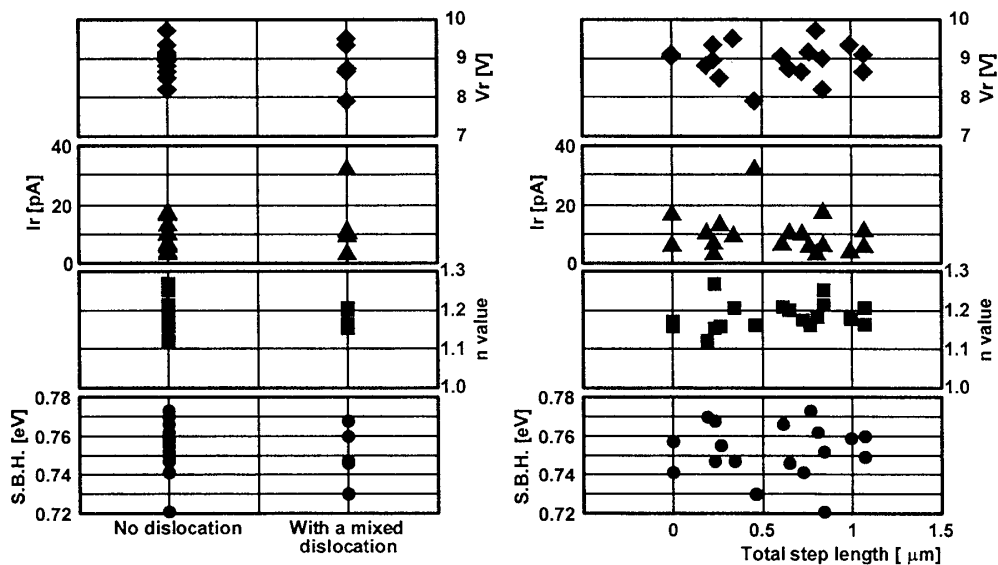


図 8、I-V 特性と混合転位、および電極面内の総ステップ長さの相関。

5. GaN FET の作製⁽⁴⁾

5-1 デバイス構造の変遷

GaN では高濃度のp形結晶を得ることが困難なため、バイポーラトランジスタ構造よりFET構造が研究開発の中心となっている。GaN系電子デバイスの構造はAlGaIn/GaN HEMT に集約されてきた。図9を用いてその変遷を説明する。

1993年にAsif KhanらがMESFET(metal semiconductor FET)の動作を発表している⁽¹⁷⁾。サファイア基板上にMOCVDで600nmのn-GaN層を成長し、イオン注入により素子間分離を行い、FETを作製した。また、彼らはゲート電極下にSiN膜を介在させたMOSFETも同年発表している⁽¹⁸⁾。

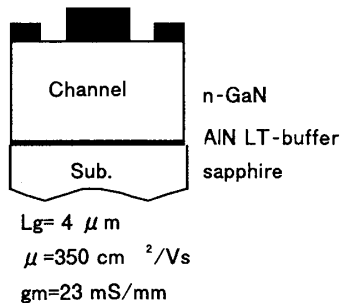
これらのような厚いn-GaN層でチャンネルを形成した構造では良好なピンチオフ特性は得られておらず、低温バッファ層/GaN界面付近に高密度に存在する転位ループの影響も回避できない。よって、GaN層上によりバンドギャップの大きいn-AlGaIn(厚さ25nm)を成長し、2DEG(2次元電子ガス)構造を形成した⁽¹⁹⁾。2DEG構造をとることにより、移動度の増加とキャリアを界面に閉じ込めることが実現出来る。さらに、GaNはイオン結合性の強い六方晶構造をとるため、自己分極、ピエゾ分極効果を示す。この影響でAlGaIn/GaN界面に $1 \times 10^{13} \text{ cm}^{-2}$ に近いキャリアがドーピング無しで誘起される⁽²⁰⁾。これは通常III-V化合物半導体材料に見られない、GaNの特徴であり、この構造が一般的に用いられている理由である。

さらなる結晶成長技術の向上により、2DEG界面の移動度・電子濃度積の増加、半絶縁GaN層(以前はドナー形残留不純物、欠陥の存在によりノンドープでもn形)の介在によるバッファリークの改善がなされ、100mS/mmを越える相互コンダクタンス(gm)が1996年に報告された⁽²¹⁾。

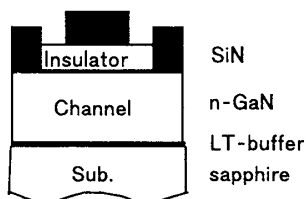
パワーデバイス応用を意識して、サファイア基板の代わりにSiC基板を用い、放熱性を向上する構造も研究が進んでいる。SiCバルク結晶作製技術の向上に伴い、n形だけでなく半絶縁SiC基板も市販されるようになった。基板との浮遊容量を減らし、デバイスの高周波化を図る検討も行われている。

Evolution of GaN FET

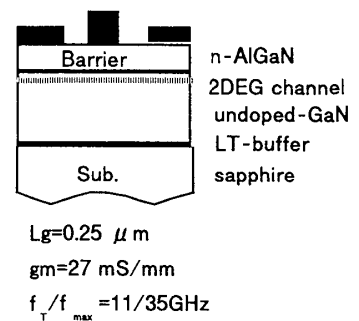
GaN MESFET
Khan et al. (1993)



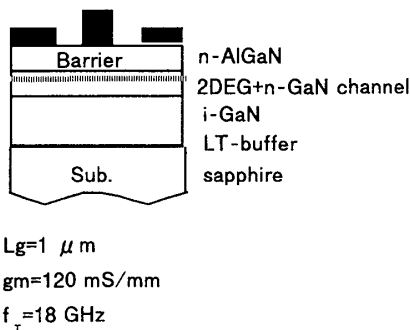
GaN MISFET
Khan et al. (1993)



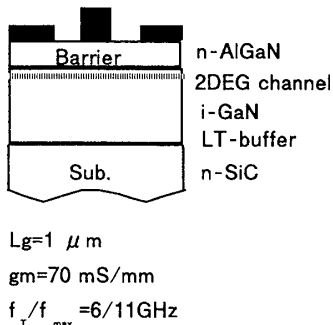
AlGaIn/GaN HFET
Khan et al. (1994)



AlGaIn/GaN Channel Doped- HFET
Chen, Khan et al. (1996)



AlGaIn/GaN CD- HFET on n-SiC
Binari et al. (1997)



AlGaIn/GaN CD- HFET on SI-SiC
Sullivan et al. (1998)

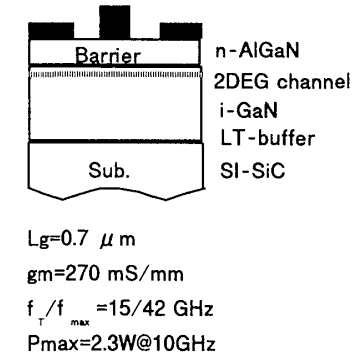


図9、GaN FET 構造の変遷。

5-2 GaN FET プロセス技術の特徴⁽²⁾

この項では GaN プロセス技術の特徴を従来 III-V 半導体の場合と比較しながら述べる。

基本的に GaN プロセスには GaAs ラインの流用が可能である。現在、市販 GaN のエピウエハー径は2インチが主流である。3, 4インチ径ウエハーも報告されており、GaAs ラインの適応範囲内である。サファイア、SiC 基板は機械的強度が強く、取り扱いが容易である。しかし、基板が透明であるため、ウエハーの検出に工夫が必要である。また、基板と GaN 膜とのフィルムストレスにより基板が反り、ステッパーの許容範囲を超えることが大口径化への問題点と指摘されている。

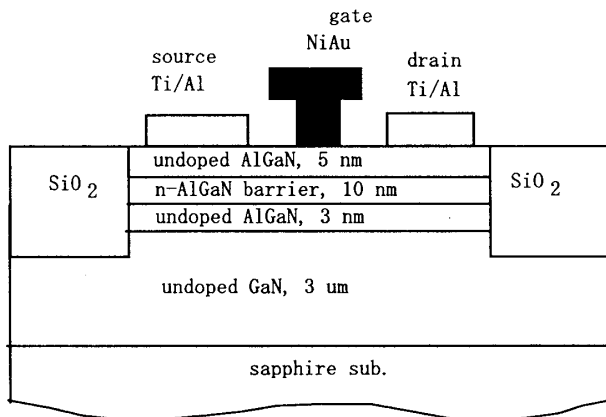
不純物拡散、イオン注入による導電層の形成は困難であり、エピタキシャル成長でチャネル層を形成する構造が広く採用されている。

GaN 結晶は室温であらゆる溶液にエッチングされないため、素子間分離にはドライエッチング、イオン注入、熱酸化が用いられている。ドライエッチングは塩素ガスを主にしたアルゴン、メタンなどの混合ガスを用いて行われる。エッチング速度が遅いため、プラズマ密度の大きい、ECR(electron cyclotron resonance)、ICP(inductively coupled plasma)が用いられている。イオン注入法では酸素が GaN 中でドナーになるため、窒素、またはプロトンの注入が行われている⁽²²⁾。

GaN はイオン結合性の大きな物質であるため、GaN 上に形成した電極の障壁高さはおおむね堆積した金属の仕事関数に依存する⁽¹⁶⁾。よって、オーミック電極には仕事関数の小さい Ti/Al が、ショットキー電極には仕事関数の大きい Ni,Pt,Pd が好んで用いられている。

5-3 AlGaIn/GaN HEMT の作製と評価⁽²³⁾

図10に試作した AlGaIn/GaN HEMT の断面構造及びプロセスフローを示す。サファイア(0001)基板上に有機金属化合物物気相成長法(MOCVD)でアンドープ GaN 層 (厚さ $3\mu\text{m}$)、アンドープ $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ バリア層 (厚さ 3nm)、 $\text{n-Al}_{0.25}\text{Ga}_{0.75}\text{N}$ キャリア供給層 (厚さ 10nm)、アンドープ $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ コンタクト層 (厚さ 5nm)から成るエピ構造を成長した。チャネルのシート抵抗は $450\ \Omega/\square$ 、移動度 $1100\text{cm}^2/\text{Vs}$ 、シートキャリア濃度 $1.0\text{--}1.1\times 10^{13}\text{cm}^{-2}$ であった。



Fabrication

- 1: Ti/Al metallization for ohmic contacts
- 2: RTA at $800\ ^\circ\text{C}$ for 30 s
- 3: Device isolation by ECR RIE using Cl_2
- 4: SiO_2 deposition on etched surface
- 5: Ni/Au metallization for gate Schottky contacts
- 6: Formation of pad electrodes

図10 AlGaIn/GaN HEMT の断面構造、及びプロセスフロー

次にデバイスプロセスについて述べる。

GaN 基板は有機洗浄、パフアフッ酸処理を行った後、Ti/Al オーミック電極を蒸着、リフトオフした。ランプアニールにより熱処理を行い、オーミック特性を確認した。素子間分離は塩素ガスを用いた電子サイクロトロン共鳴反応性イオンエッチング (ECR-RIE) で行った。ほぼチャネルの深さまでエッチングを行った。FET のチャネル間の分離については問題はないが、エッチングした表面にエッチングのダメージにより薄い導電層が形成されることが知られている⁽²⁴⁾。この導電層に直接パッド電極が形成されることを避けるため、エッチングした表面にシリコン酸化膜を堆積した。続いて3層レジストを用いた電子ビーム描画法でゲートパターンを形成し、Ni/Au ゲート電極を蒸着、リフトオフした。ゲートの断面はT字状で、 L_g は $0.2\text{--}0.7\mu\text{m}$ である。最後に、Ti/Au パッド電極(図1には示していない)を形成した。ソース-ドレイン間距離は $2\mu\text{m}$ である。チャネル表面はパッシベーションしていない。

図11は短ゲート AlGaIn/GaN HEMT の典型的な I-V 特性である。 L_g は $0.3\text{--}0.35\mu\text{m}$ 、ゲート

幅(W_g) は $20\ \mu\text{m}$ である。良好なピンチオフ、および飽和特性が確認できた。最大ドレイン電流は $740\ \text{mA/mm}$

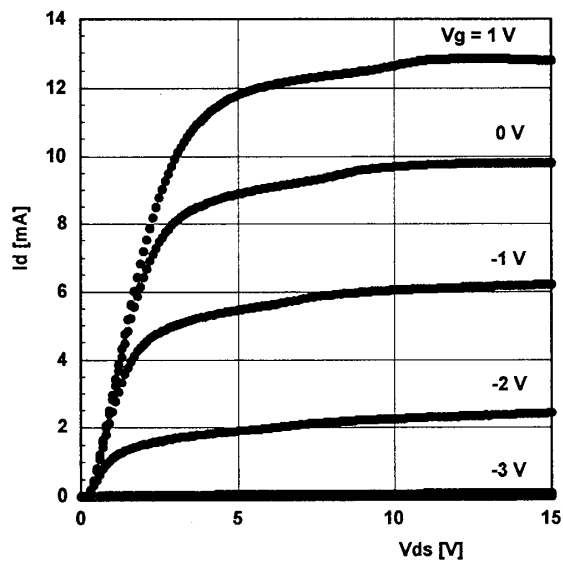


図11 AlGaIn/GaN HEMT の典型的な I-V 特性($W_g=20\ \mu\text{m}$)

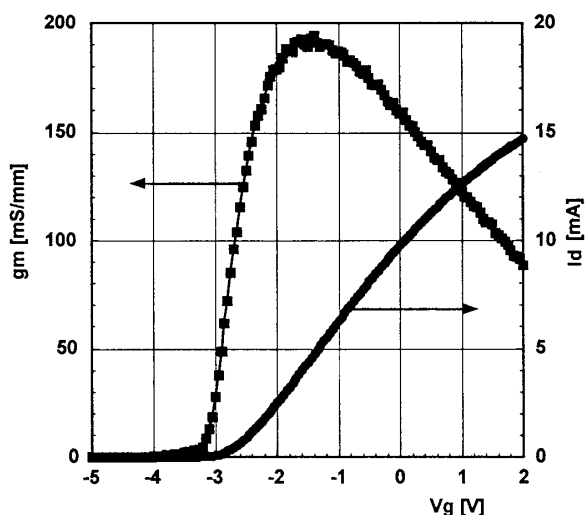


図12 g_m とドレイン電流のゲート電圧依存性 ($W_g=20\ \mu\text{m}$)

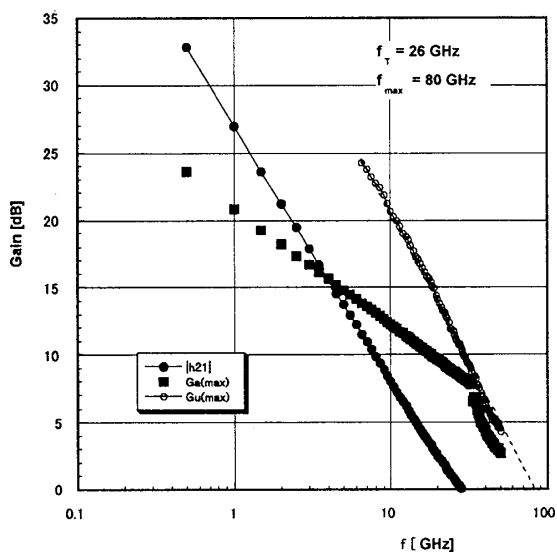
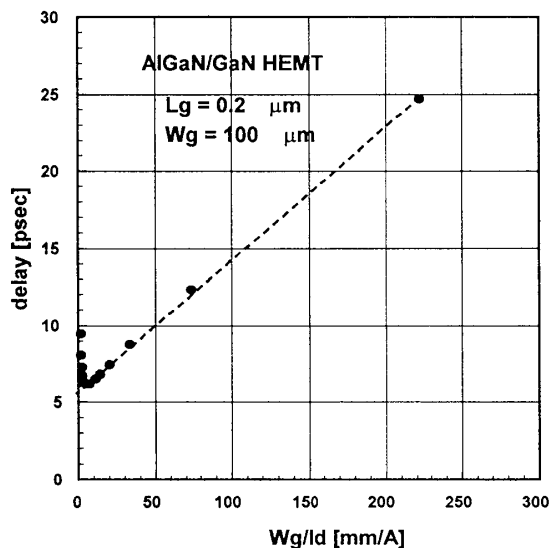


図13 高周波特性($W_g=100\ \mu\text{m}$)。 図14 遅延時間解析の結果。



mA/mm であった。ドレイン電圧(V_{ds})が 7V 付近でわずかなキックが見られるがこの原因は現在のところ明確ではない。本構造ではリセスエッチング等のソース抵抗を低減する工夫⁽²⁵⁾は行っていないが、transmission line model (TLM)法より求めたオーミック電極の接触抵抗は $1\ \Omega/\text{mm}$ 以下と低く、ドレイン電流の立ち上がりも良好である。

図12は V_{ds} が 15V におけるドレイン電流(I_d)、及び相互コンダクタンス(g_m)のゲート電圧依存性である。典型的な HEMT の特性が確認できた。しきい値電圧は -3V であった。 g_m はシングルピークの形状をなしており、最大値は $195\ \text{mS/mm}$ と比較的大きな値が得られた。

図13に FET($L_g=0.2\ \mu\text{m}$, $W_g=100\ \mu\text{m}$, $g_m=101\ \text{mS/mm}$)の高周波特性を $V_{ds}=15\ \text{V}$ で測定した結果を示す。電流利得 $|h_{21}|$ は周波数と共に単調に減少し、 $f_T=26\ \text{GHz}$ を得た。単方向性利得の周波数依存性から最大発振周波数(f_{max})は $80\ \text{GHz}$ を得た。

FET のキャリア輸送特性を評価するために遅延時間解析を行った。 f_T 及び I_d の直流成分を異なるバイアス条件で測定した。 V_{ds} を $15\ \text{V}$ で一定とし、 V_g を $-6.5\ \text{V}$ から $+1\ \text{V}$ まで変化させた。総遅延時間(τ_{total})をドレイン電流密度の逆数に対してプロットした結果を図14に示す。ここで、総遅延時間は

$$\tau_{total} = 1/(2\pi f_T) \quad (1)$$

により求めた。 W_g/I_d が減少 (I_d が増加) するにつれ τ_{total} が単調に減少した。 $I_d=14.4\ \text{mA}$ において、 τ_{total} が極小値に達した(最大 $f_T=26\ \text{GHz}$)。さらに I_d が増加すると、ゲートの順バイアスが大きくなり g_m が低下し、 τ_{total} が急激に増加する。 $W_g/I_d=0$ における τ_{total} の外挿値からチャネルチャージ時間 τ_{cc} を除去し、大まかに走行時間(τ_{tran})を知ることが出来る⁽²⁶⁾。 τ_{tran} の外挿値は $5.5\ \text{ps}$ であり、キャリア速度に直すと $3.6 \times 10^6\ \text{cm/s}$ である。

これまでに報告されている主な AlGaIn/GaN HEMT の高周波特性を f_T 対 L_g の形でプロットしたものを図15に示す。図中に

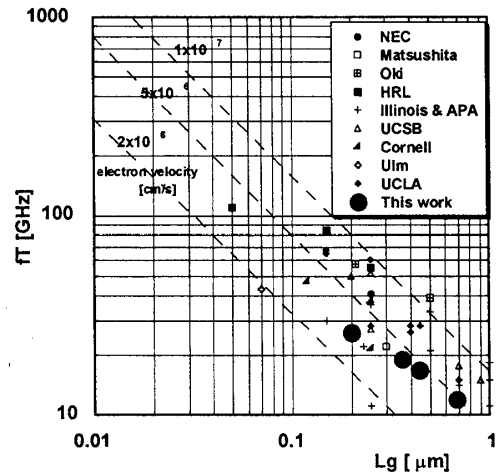


図15 AlGaIn/GaN HEMT の高周波特性

$$V_s = 2\pi f_T L_g \quad (2)$$

より求めた電子速度を示した。エピ基板、プロセス等の違いにより測定結果はばらついているが V_s の実験値は $1 \times 10^7\ \text{cm/s}$ に達している。本検討の結果もこのばらつきの範疇に属することが分かる。

6. まとめ

最後に、それぞれの半導体デバイスの住み分けを周波数、出力電力を基準として図16に示す。材料そのものの特徴でより高出力に特性を押し上げていることが分かる。SiC は比較的 low 周波で大容量が必要な用途(インバーター、電源、電力制御、自動車電装品等)の省エネルギー、小型化に期待されている。GaN 系電子デバイスはマイクロ波、ミリ波帯の無線、衛星通信用パワーアンプに期待されている。

本解説でワイドギャップ半導体材料がもつ優位性は十分示せたと思うが、しかし、その開発現状は実用化に向け従来半導体デバイスと凌ぎを削っている段階である。今後この分野が大きく進展するためには、GaN 系青色発光素子のような絶対的な市民権を得るアプリケーションの出現が必要に思われる。

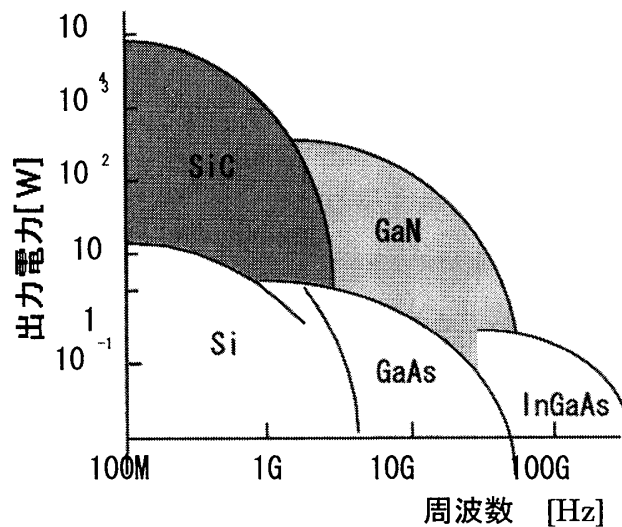


図 16、デバイスの適応範囲。

参考文献

- (1) 塩島 謙次, “ワイドギャップ半導体材料の特徴---電子デバイス応用---”, 電気学会論文誌電子情報システム部門誌C部門、Vol. 122-C, p. 6 (2002).
- (2) Y. Ohmo and M. Kuzuhara: IEEE Tran. ED, 48, 517 (2001).
- (3) 八尾勉: OHM, 97/4, 43 (1997).
- (4) 塩島 謙次, “GaN 系電子デバイスの現状”, 電気学会論文誌電子情報システム部門誌C部門、Vol. 122-C, p. 2 (2002).
- (5) N. Hayama, Y. Okamoto, K. Kasahara, T. Nakayama, Y. Ohono, H. Miyamoto, Y. Ando and M. Kuzuhara: Extended abstract of SSDM in Tokyo 62 (2001).
- (6) I. Akasaki et al: J. Crystal Growth, 98, 209 (1989).
- (7) K. Hiramatsu et al: J. Crystal Growth, 115, 628 (1991).
- (8) C. R. Elsass et al: Appl. Phys. Lett. 74, 3528 (1999).
- (9) J. B. Webb et al: Appl. Phys. Lett. 75, 953 (1999).
- (10) 住友電工HP : http://www.sei.co.jp/welcome_s.html.
- (11) T. S. Zheleva, O-H Nam, M. D. Bremser, and R. F. Davis, Appl. Phys. Lett. 71, 2638 (1997).
- (12) A. Usui, H. Sunakawa, A. Sakai, and A. Yamaguchi, Jpn. J. Appl. Phys., Part 1 36, L899 (1997).
- (13) K. Shiojima, "Atomic force microscopy and transmission electron microscopy observations of KOH-etched GaN surfaces", Journal of Vacuum Science and Technology, B18(1), p.37 (2000).
- (14) P. J. Hansen, Y. E. Strausser, A. N. Erickson, E. J. Tarse, P. Kozodoy, E. G. Brazel, J. P. Ibbetson, U. Mishra, V. Narayanamurti, S. P. DenBaars, and J. S. Speck, Appl. Phys. Lett., 72, 2247 (1998).
- (15) K. Shiojima, T. Suemitsu, and M. Ogura, "Correlation between current-voltage characteristics and dislocations for n-GaN Schottky contacts", Applied Physics. Letters, 78 p. 3636 (2001).
- (16) A. C. Schmitz, A. T. Ping, M. A. Khan, Q. Chen, J. W. Yang, and I. Adesida, J. Electronic Materials 27, 255 (1998).
- (17) M. Asif Khan, J. N. Kuznia, A. R. Bhattarai and D. T. Olson: Appl. Phys. Lett. 62, 1786 (1993).
- (18) M. A. Khan, J. N. Kuznia, A. R. Bhattarai and D. P. Olson: Proc. Mater. Res. Soc., 281, 769 (1993).
- (19) M. A. Khan, J. N. Kuznia, D. T. Olson, W. J. Schaff, J. W. Burm and M. S. Shur: Appl. Phys. Lett., 65, 1121 (1994).
- (20) J. P. Ibbetson, P. T. Fini, K. D. Ness, S. D. Ness, S. P. DenBaars, J. S. Speck and U. K. Mishra: Appl. Phys. Lett., 77, 2520 (2000).
- (21) Q. Chen, M. Asif Khan, J. W. Yang, C. J. Sun, M. S. Shur and H. Park: Appl. Phys. Lett., 69, 794 (1996).
- (22) S. J. Pearton, J. C. Zolper, R. J. Shul and F. Ren: J. Appl. Phys., 86, 1 (1999).
- (23) 塩島 謙次, 重川 直輝、末光 哲也, “短ゲート AlGaIn/GaN HEMT の作製と電氣的・光学的評価” 電気学会電子情報システム部門誌、平成 14 年 8 月号掲載予定。
- (24) B. Molnar, C. R. Eddy, K. Doverspike, J. Appl. Phys. 78, 6132 (1995).
- (25) J. Burm, W. J. Schaff and L. F. Eastman, Inst. Phys. Conf. Ser. 145, 605, (1995).
- (26) N. Moll, M. R. Hueschen, and A. Fischer-Colbrie: IEEE Trans. Electron Devices, 35, 879 (1988).