

京都大学	博士（工学）	氏名	馬 淵 雄 一
論文題目	A Study on Electromagnetic Interferences Related to Power Supplies for Micro-controllers in Electronic Control Units (電子機器に実装されたマイコンの電源系における電磁干渉に関する研究)		
(論文内容の要旨) 本研究は、電子機器に搭載されるマイクロコントローラ（Micro-controller：マイコン）の動作が原因で生じる電源系高周波雑音による電磁干渉（Electromagnetic Interference：EMI）の発生機構を明らかにするとともに、その解析および測定による効率的な評価・低減手法について論じた結果をまとめたものであり、7章から構成されている。 第1章は序論であり、研究の背景として、マイクロコントローラ搭載機器の高速・高密度実装化に伴い発生する電源系 EMI 関連の課題、すなわち(1)同時切り替えノイズ（Simultaneous Switching Noise：SSN）、(2)伝導ノイズ、および(3)コモンモードノイズについて、従来の研究を説明している。(1)(2)に関しては、解析評価技術に関する研究の変遷を述べるとともに、従来研究の課題を明らかにし、(3)に関しては、従来の測定評価技術および対策技術の適用限界について説明している。さらに、これら課題に対する本研究の位置付けおよび目的を示している。 第2章では、新規に開発した SSN 解析評価技術について述べている。機能の異なる複数の半導体チップを内蔵する Multi-chip Module（MCM）は新しいパッケージ形態であり、デバイスが高密度に実装されるため、パッケージ内部の導体形状は一つのチップのみが内蔵されるパッケージに比べ複雑となる。このため、従来の解析技術では MCM 全体の導体形状を考慮した SSN 評価が困難であった。そこで、パッケージおよびプリント回路基板（Printed Circuit Board：PCB）に対する新しい等価回路モデル化手法を提案した。本手法は、等価回路のインダクタンスおよび抵抗成分を従来手法よりも少ない素子数で表現可能である。この手法を用い MCM 全体の導体を考慮して SSN を評価した結果、雑音電圧波形ピーク値は実測に対し 0.1V 以内で一致し、提案する評価手法は MCM の配線設計に適用可能な解析精度を有していることを示した。これにより、低コストかつ短期間で、SSN を抑制した MCM 開発が可能となる。 第3章では、マイクロコントローラの動作により発生し EMI の要因となる、電源系伝導ノイズ（高周波電流）の解析評価技術について述べている。高周波電流の発生源としての、マイコンのマクロモデルの研究開発がなされている。高周波電流解析へ適用するための、マクロモデル自体の精度の検証は進んでいるが、電子機器開発において、低 EMI 実装を実現する設計への適用は、十分なされていない。これは、マイコンが実装される PCB が複雑な導体形状を有するため、そのモデル化が困難であることが一因である。そこで、第2章で提案した等価回路モデル化手法を適用し、実際の電子機器における高周波電流評価技術を開発した。複数の電源端子を有するマイコンに対し、チップ単体のマクロモデルを抽出し、これと PCB およびパッケージの等価回路モデルとを組み合わせることで、マイコンの動作により発生し PCB 上を伝導する高周波電流			

量を定量的に評価する。開発した評価技術は、バイパスコンデンサの実装位置や個数、PCB の配線形状に依存する高周波電流の伝導量を 5dB 以内で予測可能であり、設計に適用するための精度を有していることを示した。これにより、伝導ノイズに対しても、低 EMI である電子機器の開発を低コストかつ短期間で行うことが可能となる。

第 4 章では、電子機器からの不要電磁放射の主要因であるコモンモードノイズに対する、新しい評価手法の提案について述べている。IEC の国際規格で定める測定手法 (CISPR25 current probe method) では、電子機器に取り付けられたワイヤハーネスを流れるコモンモード電流を測定する。しかし、この手法では、ワイヤハーネスの共振および反共振により、電子機器単体でのコモンモードノイズを評価することが困難である。さらに、電波暗室内で測定しなければならず、容易に評価できない。これに対し本章では、Workbench Faraday Cage と Hybrid Balun を組み合わせた、新しいコモンモードノイズ評価手法を提案している。本手法は、ワイヤハーネスを用いないため、その共振・反共振による影響を受けることなく、電子機器単体のコモンモードノイズの評価が可能である。さらに、電波暗室を必要とせず、机上での評価が可能である。本研究では、本提案手法が従来手法である CISPR25 と強い相関があることを理論的に示し、また実測により検証した。本提案手法を用いることで、電子機器の EMI 低減設計を効率的に行うことが可能となる。

第 5 章では、2 層基板を用いた低コスト電子機器に対しても効果的にコモンモードノイズを低減可能な、新しい実装方法を提案している。従来の研究で提案されたコモンモードノイズ低減手法は、基本的に回路基板 (PCB) の電源/グラウンド配線系を理想に近づけること、すなわちグラウンド配線幅の十分な確保や電源/グラウンド層の構成の対称化、電源/グラウンド配線の平衡度の一定化等がある。しかし、2 層基板では、これらの手法を実装する十分なスペースを確保することが困難である。本研究では、車載電子機器等で特に重要となる FM ラジオ周波数帯域において、PCB 電源配線系がコモンモードノイズの基準となる参照グラウンドに対する寄生容量とインダクタンスからなるブリッジ回路に近似できることを見出した。さらに、このブリッジ回路のインピーダンスをバランスさせることで、コモンモードノイズを抑制できることを理論的に示し、実測により検証した。本手法は、2 層基板にも容易に適用可能である。これにより、低コスト電子機器の効果的な低 EMI 化が可能となる。

第 6 章では、マイクロコントローラのパッケージレベルでのコモンモードノイズ低減手法を提案している。第 5 章で検討したブリッジ回路をチップ素子のインダクタおよび容量で構成し、この回路を内部に実装したパッケージを新たに開発した。パッケージ内チップインダクタによりブリッジ回路のインピーダンスをバランスさせることで、コモンモードノイズを最小化できることを実験的に示した。さらに、ブリッジ回路のインピーダンスをバランスさせるためのインダクタンス値が、PCB の導体配線等に影響されることを抑制する実装構造についても検討し、その効果を実測により検証した。本研究で開発したパッケージにより、コモンモードノイズを抑制した電子機器が、これまでよりも容易に開発できることが見込まれる。

第 7 章は結論であり、本論文で得られた成果について要約するとともに、今後取り組むべき課題と将来の展望について述べている。

(論文審査の結果の要旨)

本論文は、電子機器に搭載されるマイクロコントローラ (Micro-controller: マイコン) の動作が原因で生じる電源系高周波雑音による電磁干渉 (Electromagnetic Interference: EMI) の発生機構を明らかにするとともに、その解析および測定による効率的な評価・低減手法を提案した結果をまとめたものであり、得られた主な成果は次のとおりである。

1. 機能の異なる複数の半導体チップを内蔵するマルチチップモジュール (Multi-chip Module: MCM) の同時切り替えノイズ (Simultaneous Switching Noise: SSN) の解析評価技術として、パッケージおよびプリント回路基板 (Printed Circuit Board: PCB) の新しい等価回路モデル化手法を提案した。本手法により MCM 全体の導体を考慮した解析を行い、従来手法よりも少ない等価回路素子数で雑音電圧波形のピーク解析値が実測に対し 0.1V 以内で一致する結果を得た。
2. マイクロコントローラ搭載 PCB の電源系伝導ノイズすなわち高周波電流の新しい解析評価技術として、複数の電源端子を有するマイクロコントローラについて、パッケージを含まないマイクロコントローラのチップ単体のマクロモデルを抽出し、これと前項で提案した手法を適用した PCB およびパッケージの等価回路モデルと組み合わせ、高周波電流量を定量的に評価した。本手法は、バイパスコンデンサの実装位置・個数や PCB の配線形状に依存する高周波電流の伝導量を 5dB 以内で予測可能であり、製品レベルの電子機器設計に適用するに足る十分な精度を有していることを示した。
3. 電子機器からの不要電磁放射の主要因であるコモンモードノイズに対して、Workbench Faraday Cage と Hybrid Balun を組み合わせた評価手法を提案し、従来手法である CISPR25 準拠の測定法と強い相関があることを理論的に示し実測により検証した。本提案法は CISPR25 で問題であったワイヤハーネスの共振・反共振による影響を受けず、電波暗室を必要とせず机上での電子機器単体のコモンモードノイズの評価が可能である。
4. 車載電子機器で特に重要となる FM ラジオ周波数帯域において、2 層基板を用いた低コスト電子機器に対しても効果的にコモンモードノイズを低減可能な、新しい実装方法を提案した。PCB 電源系配線が参照グラウンドに対する寄生容量とインダクタンスからなるブリッジ回路に近似できることを見出し、このブリッジ回路のインピーダンスをバランスさせることでコモンモードノイズを抑制できることを理論的に示し、実測により検証した。
5. 前項で検討したブリッジ回路をマイクロコントローラのパッケージ上でチップインダクタおよび容量で構成する方法を提案し、パッケージ内でバランスを制御することによりコモンモードノイズを最小化できることを実験的に示した。

以上、本論文は、電子機器に搭載されるマイクロコントローラによる電源系高周波雑音の効率的な評価手法および新規な電磁干渉低減手法の開発を行ったものであり、学術上、實際上寄与するところが少なくない。よって、本論文は博士 (工学) の学位論文として価値あるものと認める。また、平成 23 年 1 月 18 日、論文内容とそれに関連した事項について試問を行った結果、合格と認めた。