

EMC 設計を支援する高速 EMI シミュレータの開発とその応用

Development and Application of High-Speed EMI Simulators for Supporting EMC Design

豊田 啓孝

古賀 隆治

五百旗頭 健吾

和田 修己[†]

Yoshitaka Toyota

Ryuji Koga

Kengo Iokibe

Osami Wada[†]

岡山大学 大学院自然科学研究科

Graduate School of Natural Science and Technology, Okayama University

[†]京都大学 大学院工学研究科[†]Graduate School of Engineering, Kyoto University

1. はじめに

高速動作するデジタル回路では、同時スイッチングノイズによるプリント回路基板からの放射性の電磁干渉 (Electromagnetic Interference: EMI) が問題となる。最近では、無線通信機能を搭載した小型電子機器において、デジタル回路と RF/アナログ回路が同一回路基板内に高密度実装され、自家中毒と呼ばれるシステム内電磁干渉問題が発生している。

電子機器は、不要電磁波を放出せず、また、到来する電磁波により性能劣化しないという電磁環境両立性 (Electromagnetic Compatibility: EMC) を実現しなければならない。定められた EMC 規格で製品の電磁放射は制限されるため、設計の初期段階でこの放射量を正確に求められれば EMC 品質の向上や開発周期の短縮につながる。しかし、製品全体を対象にした電磁界シミュレーションは、放射量を正確に求められる反面計算時間が膨大となるため、何度も繰り返すことは困難である。

図 1 に示すように、EMI の発生は、ノイズ源、結合経路、アンテナから構成される高周波回路として捉えられる。我々は、この回路が線形で近似できるとの仮定に基づき、計算時間の短い「軽い」計算モデルの開発を目指している。紙面の都合上、電源系共振に起因する不要電磁波伝搬を対象として説明する。

2. 高速シミュレータによる EMC 設計の必要性

設計の初期段階で EMC 設計、すなわち、EMC 特性を考慮しながら回路基板設計を行うには、回路設計者を支援する高速 EMI シミュレータの開発が不可欠である。この EMC 設計により、低コスト・高信頼の電子機器開発プロセスが実現する。

電子機器設計の 2 本柱は、回路動作に直接関わる『回路設計』と熱対策や機器形状を決める『構造設計』である。これらと比較すると、基板上に回路を具体化する『回路実装設計』は 2 番手のため、EMC 特性に与える影響は大きいが十分な時間とコストを充てにくい。開発の終わりになるほどノイズ対策は難しくなり、対症的に低コストの対策を施しているのが現状である。

EMC 特性を考慮した設計初期段階のシミュレーションでは、繰り返し計算が必要となるため「軽い」計算モデルが不可欠である。これは、EMC 特性の評価がシステム全体、少なくともサブシステム間、の電磁界シミュレーションを必要とし、解析規模が大きいためである。市販の 3 次元電磁界シミュレータは微細構造に分割するため詳細な計算が行えるが、結果として「重い」計算モデルとなる。計算精度が高いことに越したことはないが、実際のところは数 dB の誤差は許容される。

$$\boxed{\text{EMI}} = \boxed{\text{Noise source}} \times \boxed{\text{Coupling path}} \times \boxed{\text{Antenna}}$$

図 1 放射性 EMI の発生機構のモデル化

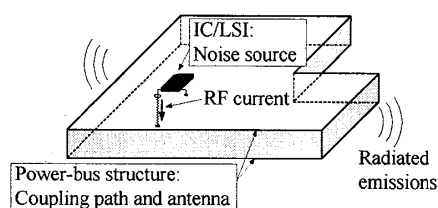
我々は、不要電磁波伝搬を念頭に対象をサブ回路に分割し、設計ルール化しやすい形で各々を表現して更にそれらを体系的にまとめることで、設計時に EMI 発生の可能性や講じる対策の洞察ができるようになると考えている。次節ではこれまでの成果について述べる。

3. 電源系共振に起因する不要電磁波伝搬解析のための高速 EMI シミュレータ HISES の開発

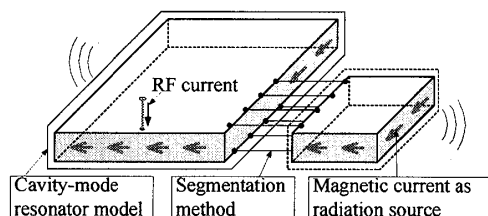
回路基板から放出される電磁ノイズは、主として、図 2(a)で示すように IC/LSI を搭載した回路基板における電源-グランド層間の平行平板共振に伴う電磁放射と、回路基板表面を流れるコモンモード電流に起因するコモンモード放射に分けられる。我々は両者に対して「軽い」モデルの作成を検討している。

前者において我々は、グリーン関数のモード展開を適用したポート間インピーダンス解析において、定式化段階で生じる 2 重級数和を 1 重級数和に置換し、更に収束性向上のため近似式を導入することによって計算を高速化した。加えて、図 2(b)に示すように、セグメンテーション法による部分領域分割と等価定理により、任意形状の回路基板に対して共振特性及び遠方電界強度を現実的な計算時間で求めることに成功した。詳細は文献[1-4]を参照されたい。

前述の計算手法を搭載した HISES による計算例を示す[4]。図 3(a)は、電源層とグランド層が同じサイズのテスト基板 (FR-4, $\epsilon_r = 4.3$, $\tan\delta = 0.02$) である。図 3(b)は、そのポート 1 を励振した場合の x 軸方向の 3m 遠方電界 (垂直偏波) スペクトルであり、実測 (実線) と計算 (破線) はよく一致している。このときの計算時

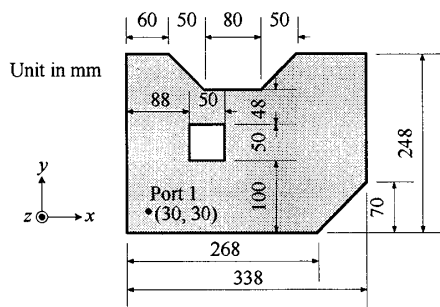
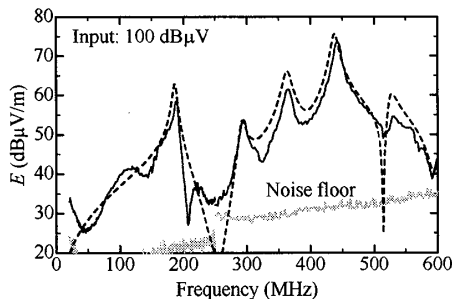


(a) IC/LSI を搭載した回路基板の電源層共振による電磁放射



(b) 提案した計算モデル

図 2 IC/LSI を搭載した回路基板からの電磁放射と計算モデル

(a) 50×50 mm²の矩形の欠落を有するテスト基板

(b) 遠方電界スペクトルの実測(実線)と計算(破線)の比較

図3 テスト基板と3m遠方電界(垂直偏波)スペクトル

間は、パーソナルコンピュータ (Pentium 4, 3.2 GHz, 1 GB RAM) で 20 秒である。デカップリングキャパシタを配置した場合やノイズ源として電源系 EMC マクロモデル LECCS[1, 5]を用いた場合も、実測と計算は数 dB の誤差で一致した。

また、教育現場への研究成果の還元として、デカップリング設計に特化した教育用シミュレータ EMSCOT を作成した。広島大学大学院半導体専門実践講座の集中講義「プリント基板の低電磁雑音設計」でこれを活用している。

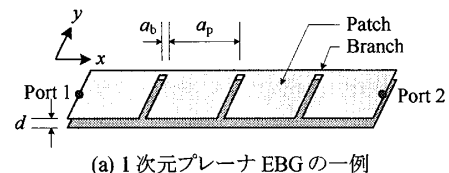
4. EBG 構造による電源層間の電磁波伝搬抑制

電源系ノイズは電源品質 (PI) にも影響を与えるため、不要結合の低減は重要である。従来よりデカップリングキャパシタの配置やスリットによる伝搬抑制が行われてきたが、最近では、電磁的バンドギャップ (Electromagnetic Bandgap: EBG) 形成による伝搬抑制が多く検討されている[6-9]。EBG を形成する周期構造、すなわち、EBG 構造は帯域阻止フィルタとして動作する。これはマイクロ波におけるフィルタ理論[10, 11]の実用例と言える。

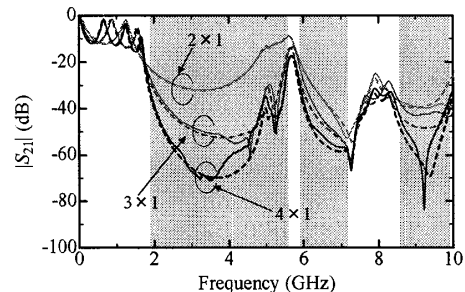
広い周波数範囲で数十 dB 以上の阻止特性を示す EBG 構造は数多く提案されているが、次の 2 種類に大別できる。ひとつはマッシュルーム型 EBG と呼ばれるピアを有するタイプ[6, 7]であり、もう一つはピアのないプレーナ EBG[8, 9]である。図 4(a)は 1 次元プレーナ EBG の一例であり、片側電極にのみ大小の正方形からなる EBG パターンが形成されている。

図 4(b)は、1 次元プレーナ EBG で単位セル数を 2 から 4 に変化した場合のポート 1-2 間の伝搬特性について、ネットワークアナライザによる実測 (実線) と市販の電磁界シミュレータ Sonnet による計算 (破線) の比較である。ただし、 $a_p = 14$ mm, $a_b = 1$ mm, $d = 0.3$ mm であり、層間は FR-4 である。この図から分かるように、3 周期程度で実用上十分な阻止量が得られている。

ここで、図 4(b)中のハッチングは、分散関係を用いた解析[10, 11]により求めた阻止域であり、伝搬特性における阻止域とよく一



(a) 1 次元プレーナ EBG の一例



(b) ポート 1-2 間の伝搬特性の実測(実線)と計算(破線)の比較

図4 テスト基板とその単位セル数を変えた場合の伝搬特性

致している。分散関係を用いた解析は、無限周期を仮定し単位セルのみを計算対象とするので、阻止域を求めるだけなら多くの計算時間を必要としない。なお、2 次元 EBG の場合も同様の手法で求めることができる[12]。

5. おわりに

我々が行っている電磁界シミュレータの開発事例とその応用について述べた。紙面の都合上割愛したが、コモンモード放射に対しても、コモンモード励振の発生機構を明らかにし、定量的に求めたコモンモード励振源からなる「軽い」モデルで実用上十分な精度でコモンモード放射を見積もることに成功している[13]。今後は、これらの計算モデルを融合した EMC 設計支援のための高速 EMI シミュレータの開発を行う予定である。

参考文献

- [1] 高山他, 信学論 B, vol.J86-B, no.2, pp.226-235, 2003.
- [2] 豊田他, 信学技報, MST2004-05, Sept, 2004.
- [3] Z. L. Wang, et al., *IEEE Trans. Electromagn. Compat.*, vol.47, no.1, pp.2-9, 2005.
- [4] Y. Toyota, et al., *Proc. 19th Int'l Zurich Symp. Electromagn. Compat.*, pp.427-430, 2008.
- [5] Y. Fukumoto, et al., *IEICE Trans. Commun.*, vol.E84-B, no.11, pp.3041-3049, 2001.
- [6] R. Abhari, et al., *IEEE Trans. Microw. Theory Tech.*, vol.51, no.6, pp.1629-1639, 2003.
- [7] S. Shahparnia, et al., *IEEE Trans. Electromagn. Compat.*, vol.46, no.4, pp.580-587, 2004.
- [8] T.-L. Wu, et al., *IEEE Trans. Microw. Theory Tech.*, vol.53, no.9, pp.2935-2942, 2005.
- [9] 豊田他, 信学論 B, vol.J90-B, no.11, pp.1135-1142, 2007.
- [10] R. E. Collin, *Foundations for Microwave Engineering*, 2nd ed. McGraw-Hill, 1992, pp. 550-566.
- [11] D. M. Pozar, *Microwave Engineering*, 3rd ed. John Wiley & Sons, Inc., 2005, pp. 370-388.
- [12] Y. Toyota, et al., *IEEE Microw. Wireless Compon. Lett.*, vol.16, no.12, pp.645-647 (2006).
- [13] 酒井他, 信学論 B, vol.J90-B, no.11, pp.1116-1123, 2007.