Institute of Electronics, Information, and Communication Engineers

B-4-7

パッケージコモンモード共振時における伝導性外部雑音による CMOS出力ジッタ増大の実験的検討

Experiment of increase of CMOS output jitter caused by conducted disturbance on power supply network on package-common-mode resonance

松嶋徹 Tohlu Matsushima　浅井力矢 Rikiya Asai　西本太樹 Taiki Nishimoto　和田修己 Osami Wada

京都大学大学院工学研究科
Department of Electrical Engineering, Kyoto University

1 まえがき

LSIパッケージをプリント回路基板(PCB)に実装した際に想定していない寄生結合が図1に示すように生じる。これまで、この寄生結合がパッケージ-PCB間の接続部に存在するインダクタンスと反共振(パッケージコモンモード共振)し[1]、パッケージ上に実装されたCMOSインバータの出力ジッタが増加することをシミュレーションにより示した[2]。本報告では、パッケージコモンモード共振時における出力ジッタの増加を実測により検証する。

2 試験基板

図1に示すようにBGAパッケージをPCBに実装した構造を対象とする。パッケージの最下層とPCBの最上層にはグラウンドプレーンがあり、対向した両グラウンド間には寄生容量C_{CM}が存在する。この寄生容量C_{CM}と半田ボールなどのグラウンド間接続部の寄生インダクタンスにより生じる反共振がパッケージコモンモード共振である。

実験に用いたパッケージ、PCB共に4層基板(FR-4, $\varepsilon_r = 4.3$, $\tan\delta = 0.02$)であり、パッケージの外周にある直径0.3 mmの半田ボールにより接続される。それぞれの基板の大きさは30× 30(mm)、80× 80(mm)であり、パッケージ最下層のグラウンド面は26× 26(mm)であるため、20 pF程度の寄生容量がグラウンド間にある。表1に示すようにグラウンド間を接続する半田ボールの個数が異なる2種類の試験基板を用いた。接続インダクタンスは基板Bの方が小さいため、パッケージコモンモード共振周波数は高くなる。

表1 試験基板の違い

	半田ボールの位置	共振周波数(実測)
基板A	1角のみ	0.99 GHz
基板B	4角	2.2 GHz

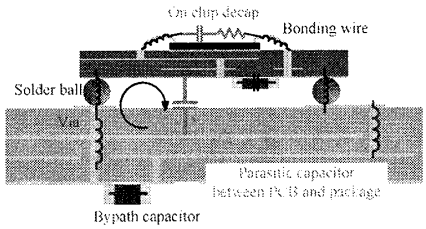

図1 パッケージ-プリント回路基板間容量

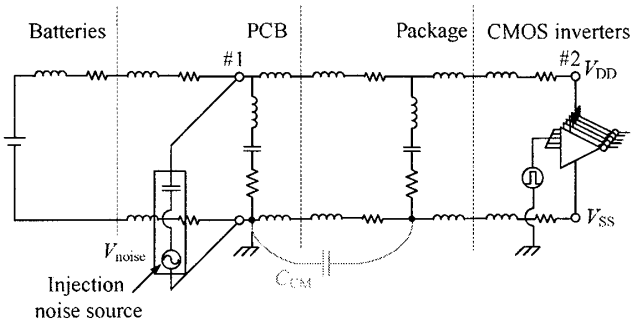

図2 試験基板等価回路

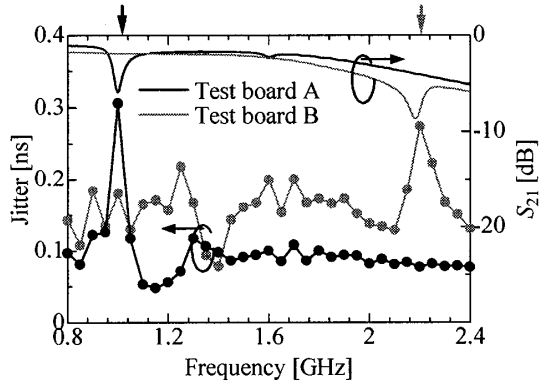

図3 パッケージコモンモード共振時におけるジッタ(RMS)の増大

3 パッケージコモンモード共振とジッタの増加

図2に示すように、PCB上の電源グラウンド配線に伝導性外部雑音源を接続し、印加される電力を一定に保ちながらCMOSインバータの出力ジッタを観測した。また、雑音印加側(ポート#1)からCMOS側(ポート#2)への透過特性も測定し、図3に示す。これより、基板Bの方が基板Aに比べて共振周波数が高くなっている。またどちらの基板でも、パッケージコモンモード共振周波数においてジッタが増大していることが観測できた。

4 まとめ

パッケージコモンモード共振時にCMOS出力のジッタが増大することを実験により示した。

参考文献

[1] 松嶋他, 信学技報, EMCJ2011-34, pp.1-6, June 2011

[2] 浅井他, 信学ソ大, B-4-32, Sept. 2011.

Copyright © 2012 IEICE

NII-Electronic Library Service