

3 値 順 序 回 路

関西大・工・電子工学科 村中 徳明
今西 茂

1. ま え が き

本論文では，先に報告した3値NOT，D-NOT及びIOR回路^{(1)~(3)}を用いて構成した3値3安定フリップフロップ回路(3値FF)⁽⁴⁾のうち，2段構成3値加算，減算及び加減算型JK-FF回路について報告する。又，これら2段構成3値JK-FF回路を用いて3値計数器及びシフトレジスタなどの3値順序回路⁽⁵⁾への応用を検討している。3値計数器では，同期式論理形について3値JK-FFによる10進加算，減算及び加減算計数器を設計している。更に，9進サイクリング及びダブル・サイクリング計数器を3値シフトレジスタ形計数器として構成している。

2. 2段構成3値JK-FF回路

2.1 2段構成3値加算型JK-FF回路

3値加算型JK-FFの真理値表を表1に示す。

これより，特性方程式は次式で与えられる。

$$Q^{n+1} = (\bar{K}Q + J(\bar{K} + \sim Q))^n \quad (1)$$

$$= \left(\overline{\overline{J + K + \sim Q + Q + J + K + \sim Q + K}} \right)^n \quad (2)$$

$$= \left(\overline{\overline{KJ\sim Q} \quad \overline{KJ\sim Q}J} \right)^n \quad (3)$$

表1 3値加算型JK-FFの真理値表

	J	K	0	1	2	Q^n
○	0	0	0	1	2	} Q^{n+1}
	0	1	0	1	1	
○	0	2	0	0	0	
	1	0	1	1	2	
○	1	1	1	1	1	
	1	2	1	1	0	
○	2	0	2	2	2	
	2	1	1	2	1	
○	2	2	1	2	0	

表1の○印は不可欠な入力組合せである。

式(2)から2段構成3値加算型JK-FF回路を構成すると図1のようになる。

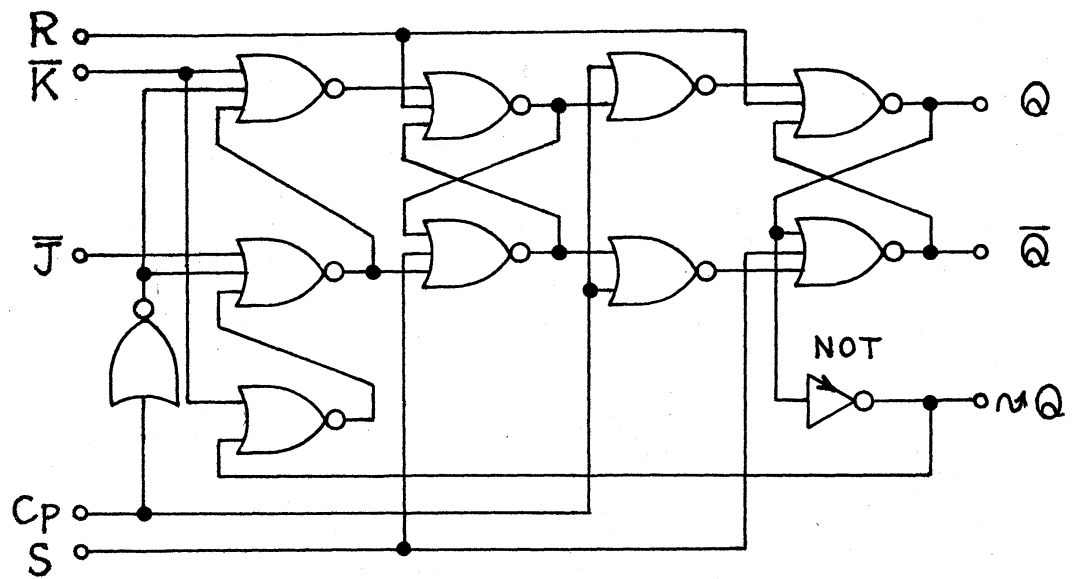


図1 2段構成3値加算型JK-FF回路

Fig.1-A two-stage ternary up-type JK-FF circuit.

2.2 2段構成3値減算型JK-FF回路

3値減算型JK-FFの真理値表を表2に示す。

これより，特性方程式は次式で与えられる。

$$Q^{n+1} = (\bar{K}Q + J(\bar{K} + nQ))^n \quad (4)$$

$$= \left(\overline{\overline{\overline{J + \bar{K} + nQ + Q + J + \bar{K} + nQ + K}}} \right)^n \quad (5)$$

$$= \left(\overline{\overline{\overline{KJnQ} \quad \overline{KJnQJ}}} \right)^n \quad (6)$$

式(5)から2段構成3値減算型JK-FF回路を構成すると図2のようになる。

表2 3値減算型JK-FFの真理値表

$\backslash$	J	K	0	1	2	Q^n
○	0	0	0	1	2	} Q^{n+1}
	0	1	0	1	1	
○	0	2	0	0	0	
	1	0	1	1	2	
○	1	1	1	1	1	
	1	2	1	0	1	
○	2	0	2	2	2	
	2	1	2	1	1	
○	2	2	2	0	1	

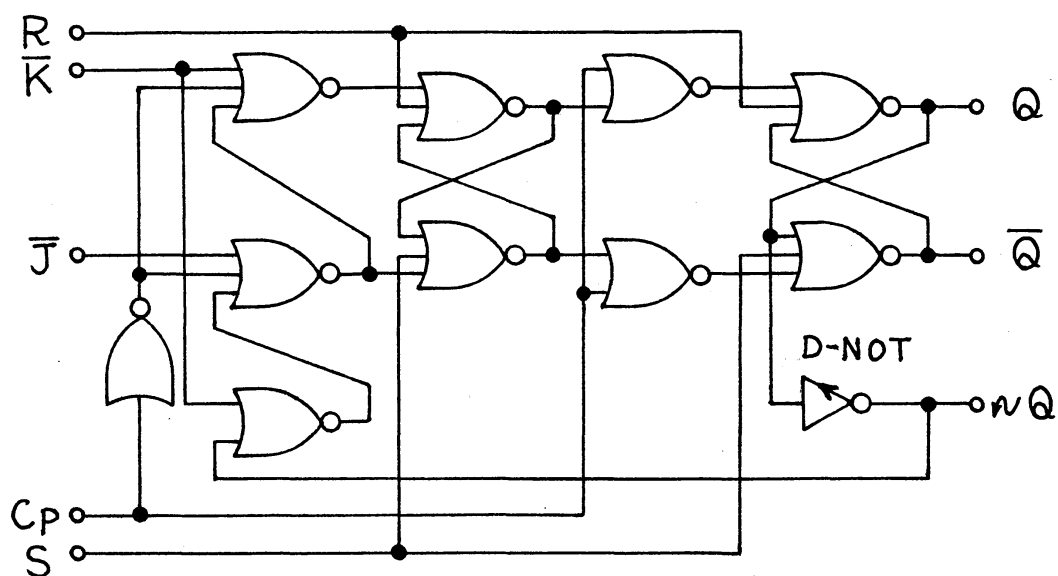


図2 2段構成3値減算型JK-FF回路

Fig.2-A two-stage ternary down-type JK-FF circuit.

2.3 2段構成3値加減算型JK-FF回路

2.1 及び 2.2 から , 3 値加減算型 JK - FF の特性方程式は次式で与えられる。

$$Q^{n+1} = (\overline{K} Q + J (\overline{K} + \sim Q \overline{S_i} + \sim Q S_i))^n \quad (7)$$

$$= \left(\overline{\overline{\overline{J + \overline{K} + \sim Q + S_i + \overline{K} + \sim Q + \overline{S_i} + Q}} + \overline{\overline{\overline{J + \overline{K} + \sim Q + S_i + \overline{K} + \sim Q + \overline{S_i} + \overline{K}}}} \right)^n \quad (8)$$

$$= \left(\overline{\overline{\overline{K J \sim Q \overline{S_i} \quad J \sim Q S_i Q}} \quad \overline{\overline{\overline{K J \sim Q \overline{S_i} \quad J \sim Q S_i J}}} \right)^n \quad (9)$$

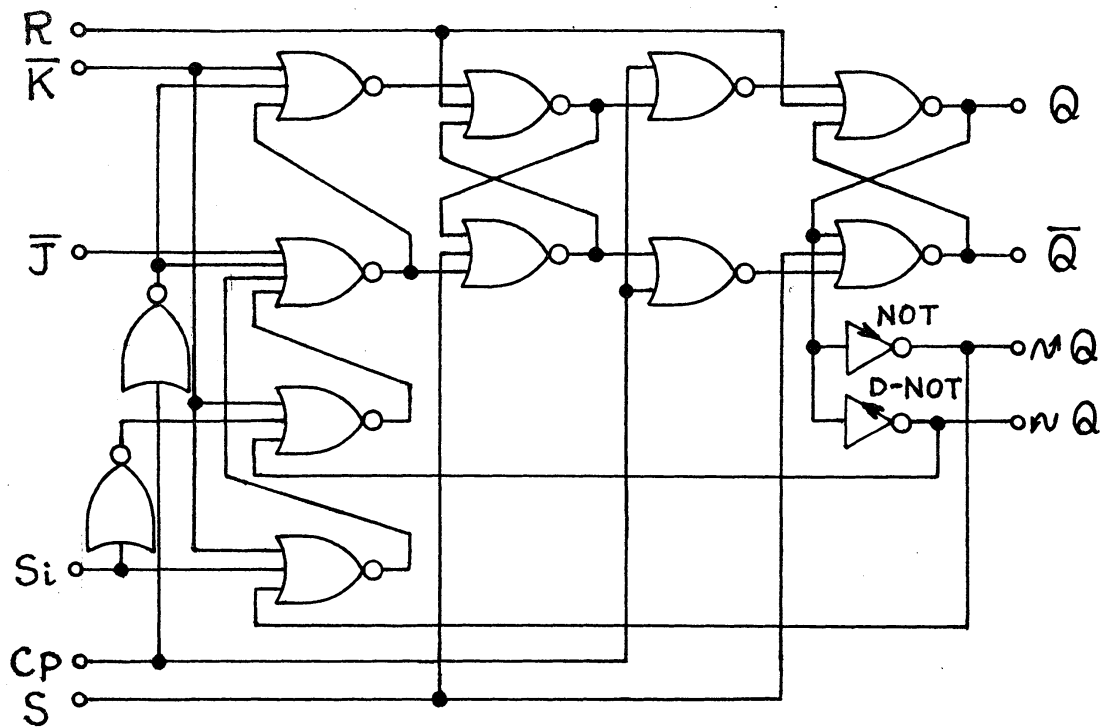


図3 2段構成3値加減算型JK-FF回路

Fig.3-A two-stage ternary up and down-type JK-FF circuit.

式(8)から2段構成3値加減算型JK-FF回路を構成すると図3のようになる。ここで、 S_i は加減算切換え信号で0のときは加算型として動作し、2のときは減算型として動作する。

3. 3値順序回路

3.1 3値計数器

3値計数器には同期式と非同期式がある。更に、論理形と帰還形に分けられる。ここでは、同期式論理形について3値JK-FFによる10進計数器を設計する。

3.1.1 3値10進加算計数器

3値10進加算計数器の真理値表を表3に示す。

表3から、それぞれの論理式を求めると次式のようなになる。

$$A^{n+1} = (A^{200} B^{002} C^{002} \cdot 1)^n \quad (10)$$

$$\begin{aligned} B^{n+1} = & (A^{200} B^{200} C^{002} \cdot 1 \\ & + A^{200} B^{020} C^{200} \cdot 1 \\ & + A^{200} B^{020} C^{020} \cdot 1 \\ & + A^{200} B^{020} C^{002} \\ & + A^{200} B^{002} C^{200} \\ & + A^{200} B^{002} C^{020})^n \end{aligned} \quad (11)$$

$$\begin{aligned} C^{n+1} = & (A^{200} B^{200} C^{200} \cdot 1 \\ & + A^{200} B^{200} C^{020} \\ & + A^{200} B^{020} C^{200} \cdot 1 \end{aligned}$$

$$\begin{aligned}
& + A^{200} B^{020} C^{020} \\
& + A^{200} B^{002} C^{200} \cdot 1 \\
& + A^{200} B^{002} C^{020})^n
\end{aligned} \tag{12}$$

表3 3値10進加算計数器の真理値表 (*組合せ禁止)

	A^n	B^n	C^n	A^{n+1}	B^{n+1}	C^{n+1}
0	0	0	0	0	0	1
1	0	0	1	0	0	2
2	0	0	2	0	1	0
3	0	1	0	0	1	1
4	0	1	1	0	1	2
5	0	1	2	0	2	0
6	0	2	0	0	2	1
7	0	2	1	0	2	2
8	0	2	2	1	0	0
9	1	0	0	0	0	0
10	1	0	1	*	*	*
5	5	5	5	5	5	5
26	2	2	2	*	*	*

一方，3値フリップフロップの応用方程式は次式で与えられる。

$$Q^{n+1} = (g_1 Q + g_2 \bar{Q} + g_3 \sim Q + g_4 \sim Q)^n \tag{13}$$

従って，式(10)～(12)から応用方程式を求めると次式のようになる。

$$A^{n+1} = (B^{002} C^{002} A^{120})^n \tag{14}$$

$$B^{n+1} = (C^{220} B^{012} + C^{002} B^{120})^n \quad (15)$$

$$C^{n+1} = (A^{201} C^{120})^n \quad (16)$$

又、3値加算型JK-FFの特性方程式は式(1)から次式で与えられる。

$$Q^{n+1} = (\bar{K}Q + J\bar{K}(\bar{Q} + \sim Q) + J\sim Q)^n \quad (17)$$

ただし、 $Q + \bar{Q} + \sim Q + \sim Q = 2$ である。

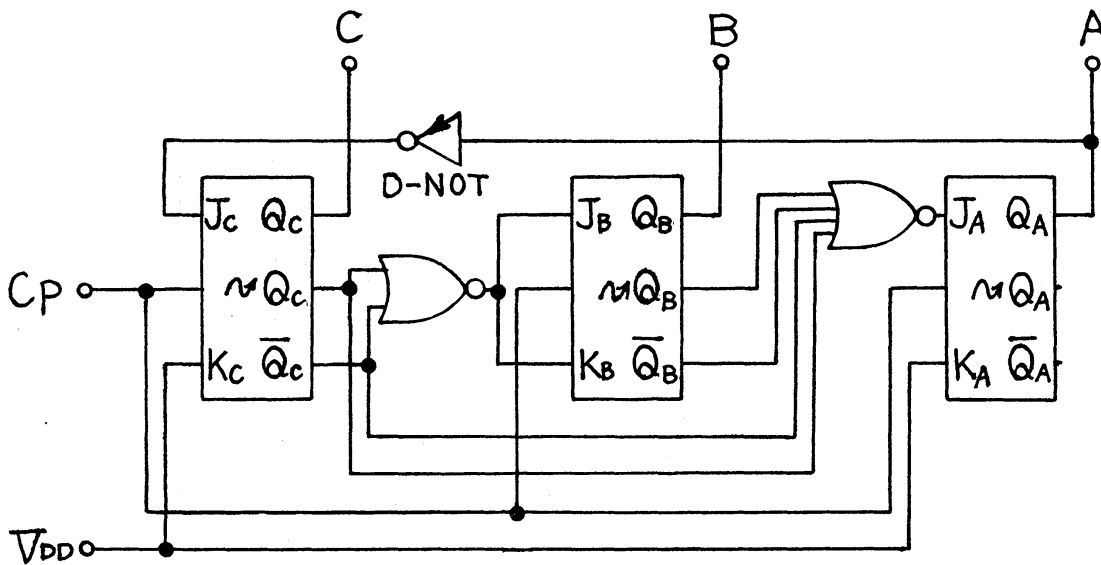


図4 3値加算型JK-FFを用いた
10進加算計数器

Fig.4-A decimal up-counter using the ternary up-type JK flip-flops.

式(13)～(17)から、3値加算型JK-FFに対する入力方程式は次のようになる。

$$J = g_3, K = \bar{g}_1, J\bar{K} = g_2 = g_4 = g_1 g_3 = 0 \quad \} \quad (18)$$

$$\begin{aligned}
 J_A &= B^{002} C^{002} = B \overline{\sim B} C \overline{\sim C} \\
 &= \overline{B + \sim B + C + \sim C} \\
 K_A &= 2 \\
 J_B &= K_B = C^{002} = C \overline{\sim C} = \overline{C + \sim C} \\
 J_C &= A^{201} = \sim A \\
 K_C &= 2
 \end{aligned}
 \tag{18}$$

式(18)を実現する3値加算型JK-FFを用いた3値10進加算計数器の構成回路を図4に示す。

3.1.2 3値10進減算計数器

3値10進減算計数器の真理値表を表4に示す。

表4から、それぞれの論理式を求めると次式のようになる。

$$A^{n+1} = (A^{200} B^{200} C^{200} \cdot 1)^n \tag{19}$$

$$\begin{aligned}
 B^{n+1} &= (A^{200} B^{020} C^{020} \cdot 1 \\
 &\quad + A^{200} B^{020} C^{002} \cdot 1 \\
 &\quad + A^{200} B^{002} C^{200} \cdot 1 \\
 &\quad + A^{200} B^{002} C^{020} \\
 &\quad + A^{200} B^{002} C^{002} \\
 &\quad + A^{020} B^{200} C^{200})^n
 \end{aligned}
 \tag{20}$$

$$\begin{aligned}
 C^{n+1} &= (A^{200} B^{200} C^{002} \cdot 1 \\
 &\quad + A^{200} B^{020} C^{200} \\
 &\quad + A^{200} B^{020} C^{002} \cdot 1
 \end{aligned}$$

$$\begin{aligned}
& + A^{200} B^{002} C^{200} \\
& + A^{200} B^{002} C^{002} \cdot 1 \\
& + A^{020} B^{200} C^{200})^n \quad (21)
\end{aligned}$$

表4 3値10進減算計数器の真理値表

	A^n	B^n	C^n	A^{n+1}	B^{n+1}	C^{n+1}
0	0	0	0	1	0	0
1	0	0	1	0	0	0
2	0	0	2	0	0	1
3	0	1	0	0	0	2
4	0	1	1	0	1	0
5	0	1	2	0	1	1
6	0	2	0	0	1	2
7	0	2	1	0	2	0
8	0	2	2	0	2	1
9	1	0	0	0	2	2
10	1	0	1	*	*	*
5	5	5	5	5	5	5
26	2	2	2	*	*	*

従って、式(19)～(21)から応用方程式を求めると次式のようになる。

$$A^{n+1} = (B^{200} C^{100} A^{201})^n \quad (22)$$

$$B^{n+1} = (C^{022} B^{012} + (A^{022} + B^{012}) B^{201})^n \quad (23)$$

$$C^{n+1} = ((A^{022} + B^{022} + C^{012}) C^{201})^n \quad (24)$$

又，3値減算型JK-FFの特性方程式は式(4)から次式で与えられる。

$$Q^{n+1} = (\bar{K}Q + J\bar{K}(\bar{Q} + \sim Q) + J\sim Q)^n \quad (25)$$

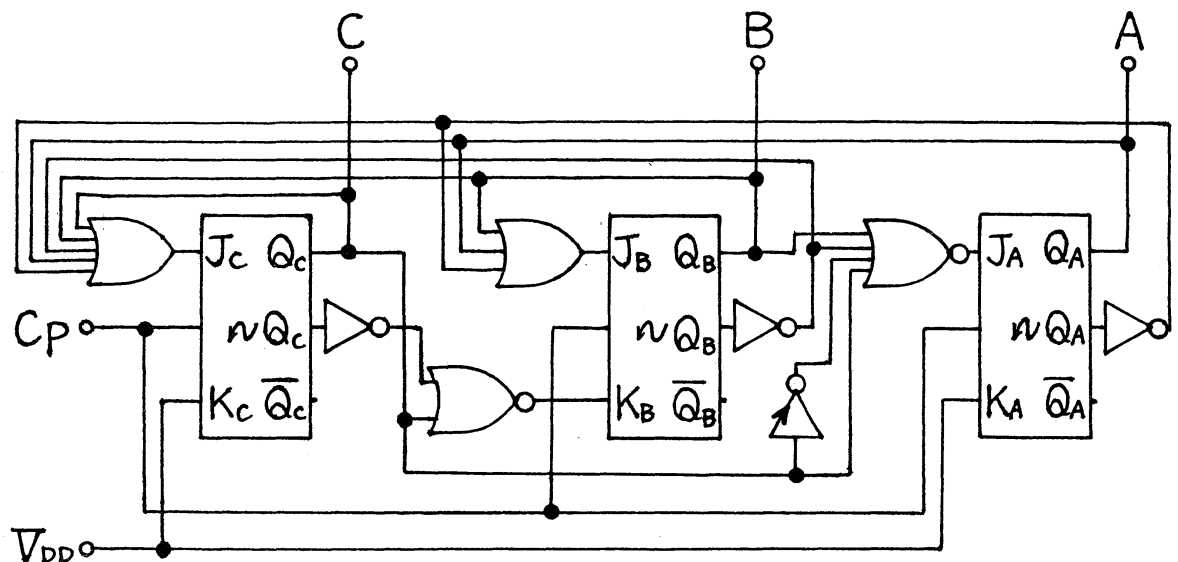


図5 3値減算型JK-FFを用いた
10進減算计数器

Fig.5-A decimal down-counter using the ternary down-type JK flip-flop circuits.

式(13)及び(22)~(25)から，3値減算型JK-FFに対する入力方程式は次のようになる。

$$J = g_4, K = \bar{g}_1, J\bar{K} = g_2 = g_3 = g, g_4 = 0$$

$$J_A = B^{200} C^{100} = \sim B \bar{B} \sim C \bar{C}$$

$$= \overline{\sim B + B + \sim C + C}$$

$$K_A = 2$$

$$\begin{aligned}
 J_B &= A^{022} + B^{012} = \overline{nA\overline{A}} + B \\
 &= \overline{nA} + A + B \\
 K_B &= \overline{C^{022}} = nC\overline{C} = \overline{nC} + C \\
 J_C &= A^{022} + B^{022} + C^{012} \\
 &= \overline{nA\overline{A}} + \overline{nB\overline{B}} + C \\
 &= \overline{nA} + A + \overline{nB} + B + C \\
 K_C &= 2
 \end{aligned}
 \tag{26}$$

式(26)を実現する3値減算型JK-FFを用いた3値10進減算計数器の構成回路を図5に示す。

3.1.3 3値10進加減算計数器

3値加減算型JK-FFの特性方程式は式(7)から次式で与えられる。

$$Q^{n+1} = (\overline{K}Q + J\overline{K}\overline{Q} + J\overline{S_i}nQ + JS_i\overline{n}Q)^n \tag{27}$$

式(13), (18), (26)及び(27)から, 3値加減算型JK-FFに対する入力方程式は次式のようになる。

$$J\overline{S_i} = g_3, JS_i = g_4, J = g_3 + g_4, K = \overline{g_1}$$

$$J\overline{K} = g_2 = g_1(g_3 + g_4) = 0$$

$$J_A = B^{002} C^{002} \overline{S_i} + B^{200} C^{100} S_i$$

$$= \overline{\overline{B} + nB + \overline{C} + nC + S_i}$$

$$+ \overline{nB + B + nC + C + \overline{S_i}}$$

$$K_A = 2$$

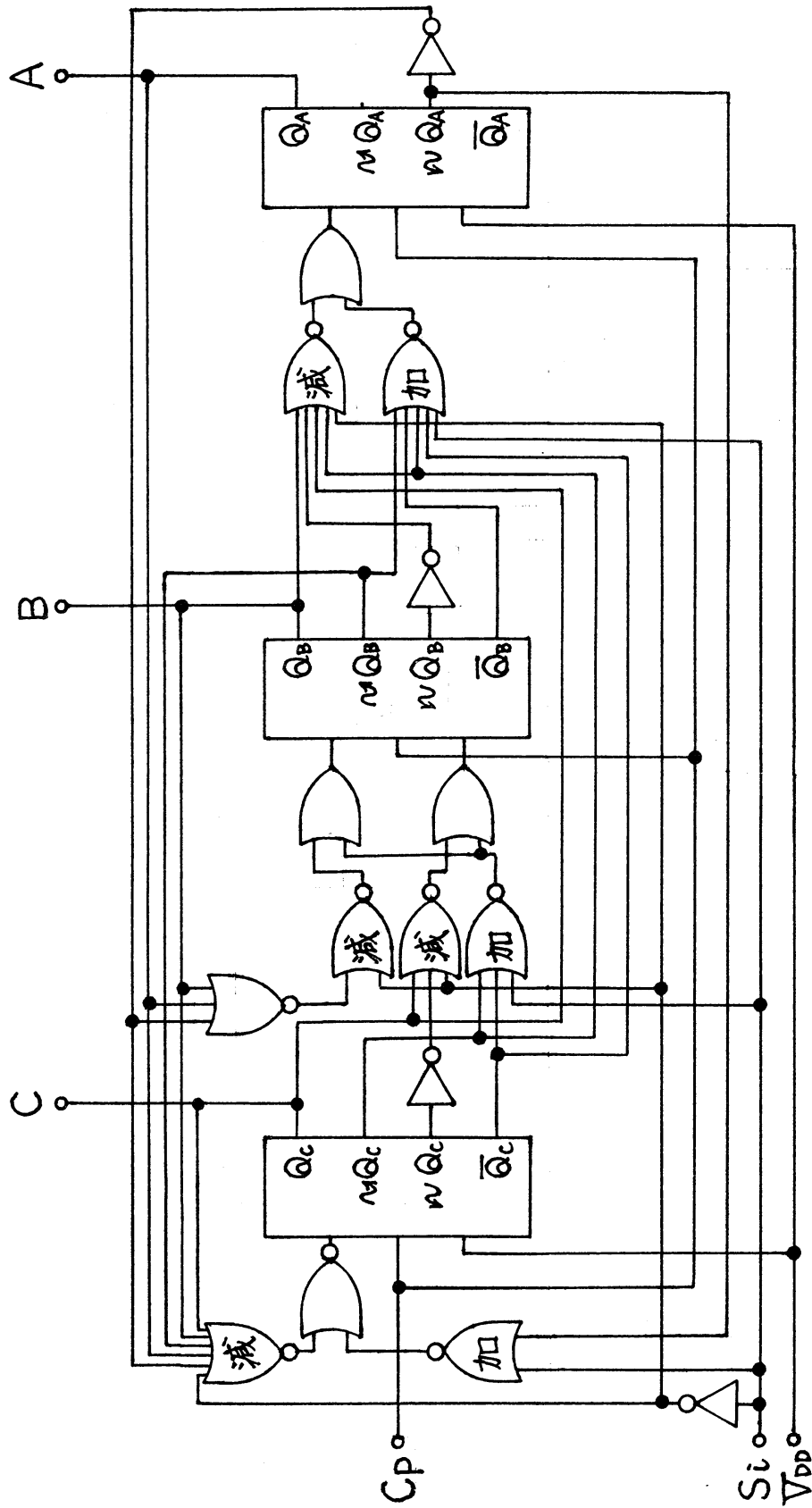


図6 3値加減算型JK-FFを用いた10進加減算計数器

Fig.6-A decimal up and down-counter using the ternary up and down-type JK flip-flop circuits.

$$\begin{aligned}
 J_B &= C^{002} \bar{S}_i + (A^{022} + B^{012}) S_i \\
 &= \overline{C^{002} + S_i} + \overline{A^{022} + B^{012} + \bar{S}_i} \\
 &= \overline{C + \sim C + S_i} + \overline{\sim A + A + B + \bar{S}_i} \\
 K_B &= C^{002} \bar{S}_i + C^{200} S_i \\
 &= \overline{C + \sim C + S_i} + \overline{\sim C + C + \bar{S}_i} \\
 J_C &= A^{201} \bar{S}_i + (A^{022} + B^{022} + C^{012}) S_i \\
 &= (A^{201} + S_i) (A^{022} + B^{022} + C^{012} + \bar{S}_i) \\
 &= \overline{\sim A + S_i} + \overline{\sim A + A + \sim B + B + C + \bar{S}_i} \\
 K_C &= 2
 \end{aligned}
 \tag{28}$$

ただし, $C \neq 1$ のときは次式が成り立つ。

$$AC + B\bar{C} = (A + \bar{C})(B + C) \tag{29}$$

式(28)を実現する3値加減算型JK-FFを用いた3値10進加減算計数器の構成回路を図6に示す。

3.2 3値シフトレジスタ

3値JK-FFを用いたシフトレジスタ形計数器を構成する。2値計数器の場合と同様に, リング計数器及びジョンソン計数器を構成することができるが, ここではサイクリング及びダブル・サイクリング計数器について述べる。

3.2.1 サイクリング計数器

9進サイクリング計数器の真理値表は表5で与えられる。

表5 9進サイクリング計数器の真理値表

	A^n	B^n	C^n	$\sim A^n$	$\overline{\sim A^n}$	A^{n+1}	B^{n+1}	C^{n+1}
0	0	0	0	1	1	0	0	1
1	0	0	1	1	1	0	1	1
2	0	1	1	1	1	1	1	1
3	1	1	1	2	0	1	1	2
4	1	1	2	2	0	1	2	2
5	1	2	2	2	0	2	2	2
6	2	2	2	0	2	2	2	0
7	2	2	0	0	2	2	0	0
8	2	0	0	0	2	0	0	0
9	0	0	2	1	1	*	*	*
5	5	5	5	5	5	5	5	5
26	2	2	1	0	2	*	*	*

表5から，3値加算型JK-FFに対する入力方程式は次のようになる。

$$\left. \begin{aligned}
 J &= g_3, K = \overline{g_1}, J\overline{K} = g_2 = g_4 = 0 \\
 J_A &= B, K_A = \overline{B} \\
 J_B &= C, K_B = \overline{C} \\
 J_C &= \sim A, K_C = \overline{\sim A}
 \end{aligned} \right\} (30)$$

式(30)を実現する9進サイクリング計数器の構成回路を図

7に示す。

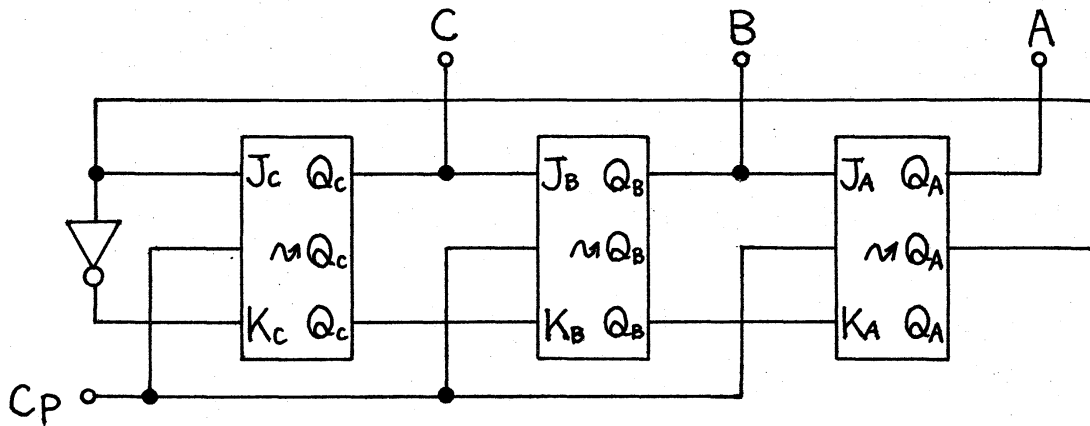


図7 9進サイクリング計数器

Fig.7-A base 9 cycling counter.

3.2.2 ダブル・サイクリング計数器

9進ダブル・サイクリング計数器の真理値表は表6で与えられる。

表6から，3値減算型JK-FFに対する入力方程式は次のようになる。

$$J = g_4, K = \overline{g_1}, J\overline{K} = g_2 = g_3 = 0$$

$$J_A = B, K_A = \overline{B}$$

$$J_B = C, K_B = \overline{C}$$

$$J_C = \sim A, K_C = \overline{\sim A}$$

(31)

式(31)を実現する9進ダブル・サイクリング計数器の構成回路を図8に示す。

表6 9進ダブル・サイクリング計算器の真理値表

	A^n	B^n	C^n	$\sim A^n$	$\sim \overline{A^n}$	A^{n+1}	B^{n+1}	C^{n+1}
0	0	0	0	2	0	0	0	2
1	0	0	2	2	0	0	2	2
2	0	2	2	2	0	2	2	2
3	2	2	2	1	1	2	2	1
4	2	2	1	1	1	2	1	1
5	2	1	1	1	1	1	1	1
6	1	1	1	0	2	1	1	0
7	1	1	0	0	2	1	0	0
8	1	0	0	0	2	0	0	0
9	0	0	1	2	0	*	*	*
5	5	5	5	5	5	5	5	5
26	2	2	0	1	1	*	*	*

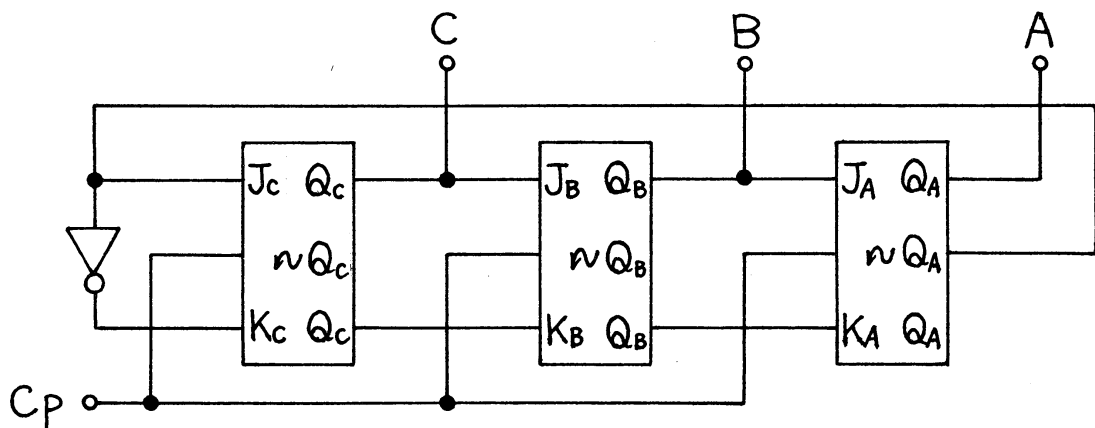


図8 9進ダブル・サイクリング計数器

Fig.8-A base 9 double-cycling counter.

4. むすび

本論文で提案した3値加算，減算及び加減算型JK-FF回路は一例であって，2値FF回路と同様に他の種類の3値FF回路へ拡張することができる。又，これらの3値加算，減算及び加減算型JK-FFを用いて計数器及びシフトレジスタを実現し，更に他の順序回路への応用を検討している。これより，3値演算システムなどの構成が期待できる。

文 献

- (1) 村中，今西：“CMOSを用いた3値論理回路の構成”，
昭55 信学総全大，1535.
- (2) 村中，今西：“CMOSを用いた3値論理回路の構成”，
信学論(D)，J63-D，8，PP. 666-667(昭55-08)
- (3) 村中，今西：“CMOSを用いた3値3安定フリップフロ
ップ回路”，昭56 信学総全大，1263.
- (4) 村中，今西：“CMOSを用いた3値3安定フリップフロ
ップ回路”，信学論(D)，J64-D，5，PP. 445-446
(昭56-05)
- (5) 村中，今西：“3値順序回路の構成”，信学論(D)，J64-
D，7，PP. 645-646 (昭56-07)