

電気的手法を用いた物理的 Si 基板ダメージの プラズマプロセス依存性の検討

中久保 義則 江利口 浩二 松田 朝彦 鷹尾 祥典 斧 高一

京都大学大学院工学研究科 〒606-8501 京都府京都市左京区吉田本町

E-mail: y.nakakubo@ks7.ecs.kyoto-u.ac.jp

あらまし プラズマプロセス中に形成される物理的 Si 基板ダメージを電流電圧特性及び電気容量特性により評価した。大気暴露による表面酸化層/ダメージ層/Si 基板の擬似的 MOS 構造における電気容量特性変動に基づいた欠陥密度定量化手法を提案する。本手法を用いて、Ar プラズマ処理による Si 基板中の欠陥密度とプラズマ処理条件との関係、及び Ar 系への O₂ 添加の影響について考察した結果を報告する。また Ar プラズマと He プラズマとのダメージ層構造の違いについても議論する。本解析手法はプラズマプロセス開発におけるダメージ評価手法として有効であると考えられる。

キーワード プラズマダメージ, 欠陥, 電気容量測定, 電流・電圧測定

Electrical Characterization Techniques for Si Substrate Damage during Plasma Etching

Yoshinori NAKAKUBO Koji ERIGUCHI Asahiko MATSUDA

Yoshinori TAKAO and Kouichi ONO

Kyoto University Yoshida-Honmachi, Sakyo-ku, Kyoto, 606-8501 Japan

E-mail: y.nakakubo@ks7.ecs.kyoto-u.ac.jp

Abstract We present analysis techniques for plasma process-induced damage in the Si substrate. The techniques are based on the electrical characterizations (current-voltage and capacitance-voltage measurements) of damaged structure – the surface-/interfacial-damaged layer / Si substrate. Using the techniques, the defect density created in the Si substrate was estimated for various plasma conditions with Ar gas in an inductively coupled plasma reactor. The effect of O₂ addition into Ar-plasma was also discussed. In addition, the damage creation mechanism by He-plasma and that by Ar-plasma was compared. The presented electrical characterization techniques were useful for the low-damage plasma process design.

Keyword Plasma induced damage, defect, capacitance-voltage, current-voltage

1. まえがき

プラズマプロセスは MOSFET 製造において欠かせない工程であり、とりわけフロントエンドプロセスとよばれる工程は、MOSFET 単体の性能を決定する重要な位置づけを担っている。しかしながら、近年、ゲート電極周りのプラズマエッチングにおいて Si 基板表面に誘起されるダメージ層構造が大きな問題として認識されるようになってきた。[1]

プラズマダメージはチャージングダメージ、物理的ダメージ、光照射ダメージの3つの種類に大別できる。これらの中で、本研究で対象とするダメージ機構は物理的ダメージである。具体的にはプラズマから高エネルギーで Si 基板表面に入射するイオンによって結晶内部に構造的欠陥が生じる問題である。このような構造的欠陥は電氣的にも活性であるため、基板内部のキ

ャリアとの相互作用を生じてデバイス特性劣化の要因となることが報告されている。[2] STI (Shallow Trench Isolation) 加工時やゲート電極加工時に形成されるこれらの欠陥は、素子分離間リークや MOSFET のしきい値電圧の変動、さらには寄生抵抗増加によるドレイン電流劣化を誘発することが報告されている。[3] しかしながら、これらの物理的 Si 基板ダメージは現象としては理解されつつも、その機構のプロセス条件依存性などを定量的に解析する手法についてはこれまであまり検討されていなかった。将来の MOSFET や新しい半導体素子の高性能化には、プラズマダメージ低減が必須であり、そのためにも、ダメージの定量的評価は重要な課題である。本報告では、ダメージを受けた Si 基板の電氣的特性変動に着目した、定量的なダメージ解析手法について報告し、種々のプロセスプラズマ

条件依存性について検討した結果を報告する。

2. ダメージ形成過程

プラズマシースを通過して基板に入射するイオンの中で、あるしきい値以上の運動エネルギーを得たイオンは、基板の Si 原子と衝突、或いは基板内部へ侵入し、単結晶 Si 構造を乱す。このような乱れが生じた場所では Si 原子同士の結合状態が変化し、例えばダングリングボンドとよばれる構造を形成する。ダングリングボンドは基板中の自由電荷との相互作用を生じやすく不安定であり、様々なエネルギー状態で存在する。

[4-6] 図 1 はイオンの衝突によって Si バンドギャップ内に形成された欠陥準位の様子を示している。多くの場合、欠陥のエネルギー準位は、一定の値とならず多様な値をとることが予想される。多数の欠陥準位が形成される場合は、伝導帯 (E_C) あるいは価電子帯 (E_V) 付近により多く分布すると考えられる。[7], [8] 基板中に多数存在する自由電子の一部は、形成された欠陥準位に捕獲される。伝導帯と欠陥準位とのエネルギー差 ($E_C - E_{\text{Trap}}$) に相当するエネルギーが外部から与えられると捕獲電荷は伝導帯へと励起され、再び自由電子として振る舞う。このような自由電荷と欠陥準位との相互作用 (電荷のやり取り) は、キャリアの運動の制御という観点からは好ましくない現象であり、デバイス特性の向上を阻害する要因となる。

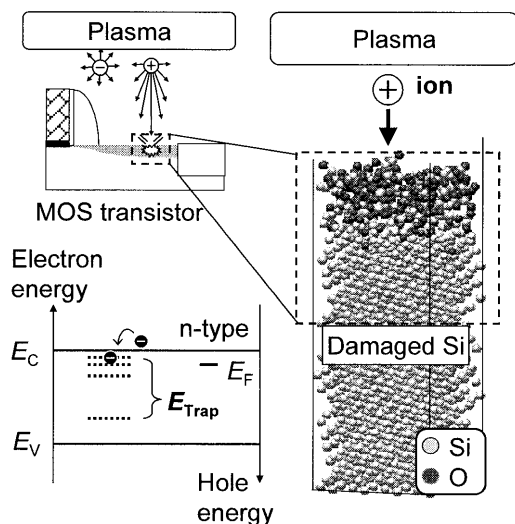


図 1 イオン入射による Si 基板表面近傍のダメージ層形成機構と Si バンドギャップ内での電荷捕獲準位 (E_{Trap}) の概念図

3. 実験方法と Si 基板ダメージ構造の電気特性解析手法

プラズマダメージは、あとで述べる 2 種のプラズマリアクターを用いて形成する。ダメージ層の構造評価

には分光エリプソメトリー (spectroscopic ellipsometry: SE) を用いる。SE では Si 基板ダメージ層評価に最適化した構造の光学モデル (図 2(a)) を用いて膜厚評価を行う。また、ダメージ層構造の電気特性変化を調べるため、電流電圧 (Current-voltage: I-V) 測定を行う。さらに、一般的に用いられている電気容量測定装置を利用して、Si 基板中の欠陥密度の定量化を行う。本解析では、プラズマ処理を施した Si 基板の欠陥密度を定量化する際、プラズマ処理を施していない基板の評価結果を基準として用いる。(詳細は後で述べる) 図 2(b) はプラズマ処理により Si 基板表面に形成されるダメージ層構造を表している。プラズマからのイオン入射により表面層近傍の結晶構造が崩れダングリングボンドが形成される。最表面 (surface layer: SL) には酸化膜層が存在するが、これはプラズマ処理以前より表面に存在していた自然酸化膜 (SiO_2) やゲート酸化膜などからの酸素原子のノックオン、大気暴露による SiO_x 形成などが原因と考えている。このような酸化膜はフッ酸 (HF) 溶液を用いるウェットプロセス等で除去が比較的容易なため、残留する電氣的欠陥の評価としては酸化膜下近傍 (interface layer: IL) に存在する欠陥を定量化することが重要となる。

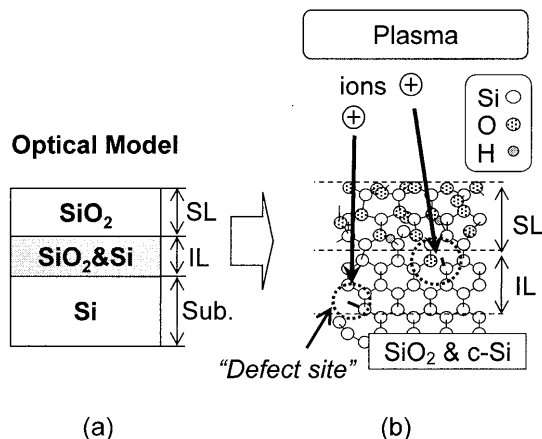


図 2 (a)エリプソ分光解析のための最適化したダメージ層構造の光学モデル及び(b)ダメージ層構造の様子

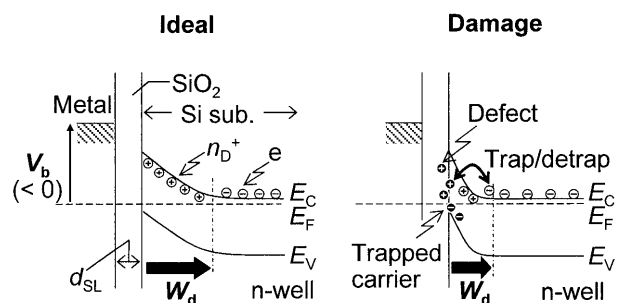


図 3 MOS 構造のエネルギーバンド図 (n 型基板、負バイアス印加) (捕獲準位からの電荷放出により空乏層幅 (W_d) のバイアス電圧 (V_b) 依存性が変化する)

欠陥密度の定量化には、(擬似的) MOS 構造における電気容量評価 (capacitance-voltage measurement: C-V) を行う。図 3 は (擬似的) MOS 構造のエネルギーバンド図である。図で示すように、金属電極に負バイアス ($V_b < 0$) を印加し、さらにバイアスを増大せると、空乏層幅 W_d が拡大し、容量 C が低下してゆく。この時の C と V_b は以下の関係にある。[2]

$$-\frac{d(1/C^2)}{dV_b} = \frac{2}{e\epsilon_0\epsilon_s n_D} \quad (1)$$

ここで、 e ; 電気素量、 ϵ_0 ; 真空の誘電率、 ϵ_s ; Si の比誘電率、 n_D ; 基板の不純物濃度、である。すなわち欠陥準位の無い理想的な基板 (図 3; 左) の場合、 V_b の変化に対して $1/C^2$ の値は直線的に変化することになる。一方、欠陥準位が存在すると、電荷の捕獲/放出が上記の関係に影響する。(図 3; 右) これは不純物濃度の変化と同等の効果と考えられるので、ダメージを受けた (擬似的) MOS 構造に対しては、式 (1) は、次式のように書き換えられる。

$$-\frac{d(1/C^2)}{dV_b} = \frac{2}{e\epsilon_0\epsilon_s(n_D + n_{\text{dam}})} \quad (2)$$

ここで、 n_{dam} は欠陥準位による捕獲電荷の密度である。従って式(1)、(2)の仮定に基づいて、プラズマ処理基板と未処理基板との容量測定値の比較から捕獲電荷密度 n_{dam} を算出することができる。

4. 実験結果および考察

図 4(a) は実験に用いた ICP (Inductively coupled plasma) リアクターである。n 型低抵抗 Si 基板 ($< 0.02 \Omega\text{cm}$) に対して Ar プラズマ処理及び Ar/O₂ プラズマ処理を施した。ソースプラズマに投入するパワーは 300 W、ソース・ステージへのバイアスパワーの周波数はともに 13.56 MHz である。処理時間は 30 s である。また、入射イオンエネルギーの指標となる直流自己整合バイアス電圧 (V_{dc}) は、高圧プローブとオシロスコープによりモニターした。今回我々は、以下のように処理条件の異なる 3 種類のサンプルを作製した。【ICP-1】Ar ガス ; 圧力 20 mTorr、流量 20 sccm、ステージバイアスパワー 100 W ($V_{\text{dc}} = -133 \text{ V}$)。【ICP-2】Ar ガス ; 圧力 20 mTorr、流量 20 sccm、ステージバイアスパワー 200 W ($V_{\text{dc}} = -239 \text{ V}$)。【ICP-3】Ar/O₂ ガス ; 圧力 20 mTorr、流量 Ar/O₂ = 10/10 sccm、ステージバイアスパワー 100 W ($V_{\text{dc}} = -214 \text{ V}$)。更に、図 4(b) に示す CCP (Capacitively coupled plasma) リアクターを用いて、n 型低抵抗 Si 基板に対して Ar プラズマ処理及び He プ

ラズマ処理を施した。ステージへのバイアスパワーの周波数は 13.56 MHz、処理時間は 30 s である。以下のように処理条件の異なる 4 種類のサンプルを作製した。

【CCP-1】Ar ; 圧力 20 mTorr、流量 20 sccm、ステージバイアスパワー 1 W、($V_{\text{dc}} = -56 \text{ V}$)。【CCP-2】Ar ; 圧力 20 mTorr、流量 20 sccm、ステージバイアスパワー 8 W ($V_{\text{dc}} = -276 \text{ V}$)。【CCP-3】He ; 圧力 20 mTorr、流量 20 sccm、ステージバイアスパワー 1 W ($V_{\text{dc}} = -39 \text{ V}$)。【CCP-4】He ; 圧力 20 mTorr、流量 20 sccm、ステージバイアスパワー 10 W ($V_{\text{dc}} = -264 \text{ V}$)。また、プラズマ未処理サンプルを Control とする。

図 5(a) はエリプソ分光解析により同定したダメージ層構造の各膜厚である。ICP-1、ICP-2 とともにプラズマ処理によって膜厚は増加するが、処理条件による違いは観測されなかった。図 5(b) は Control、ICP-1、ICP-2 に対する電流・電圧測定の結果である。リーク電流は、ICP-1の方が小さい。SE の結果から考えると、ICP-1の方がより絶縁性の高い膜構造となっていると考えられる。

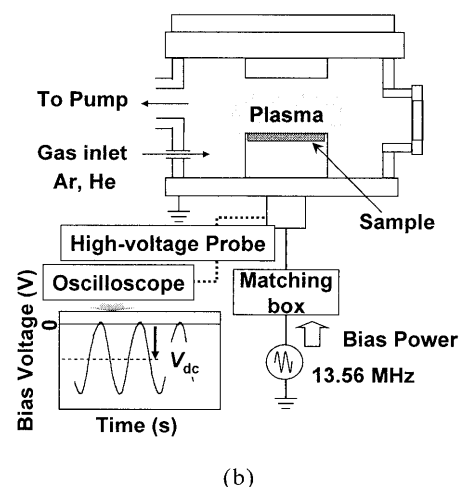
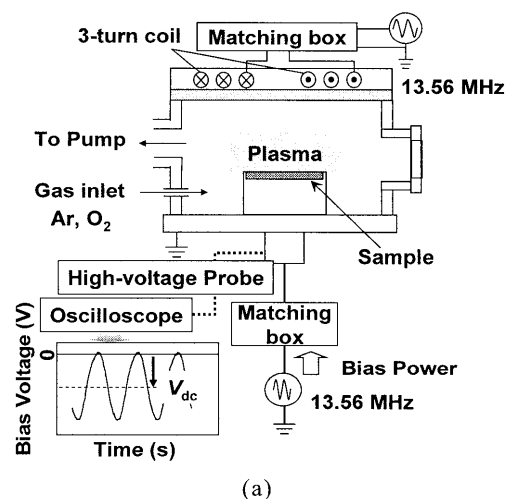


図 4 プラズマ処理装置の構成
(a) ICP リアクター、(b) CCP リアクター

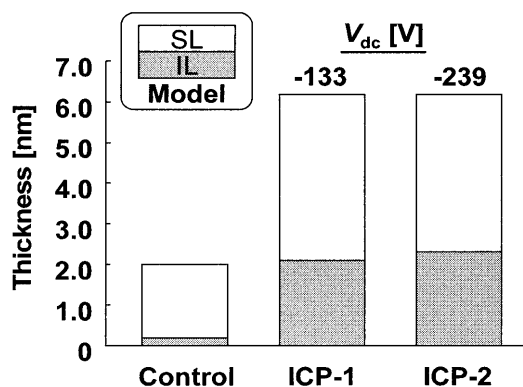


図 5 (a) Ar プラズマ処理に於けるバイアスパワー依存性；膜厚測定結果

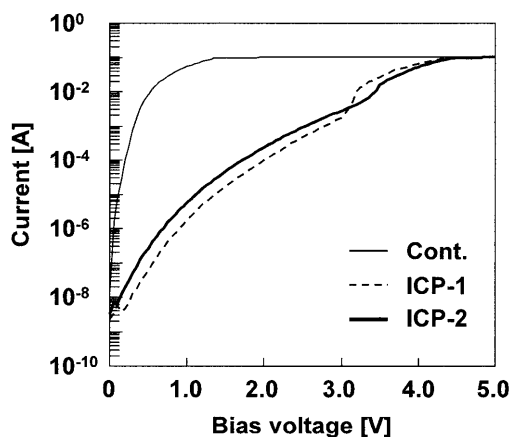


図 5 (b) Ar プラズマ処理に於けるバイアスパワー依存性；I-V 特性評価結果

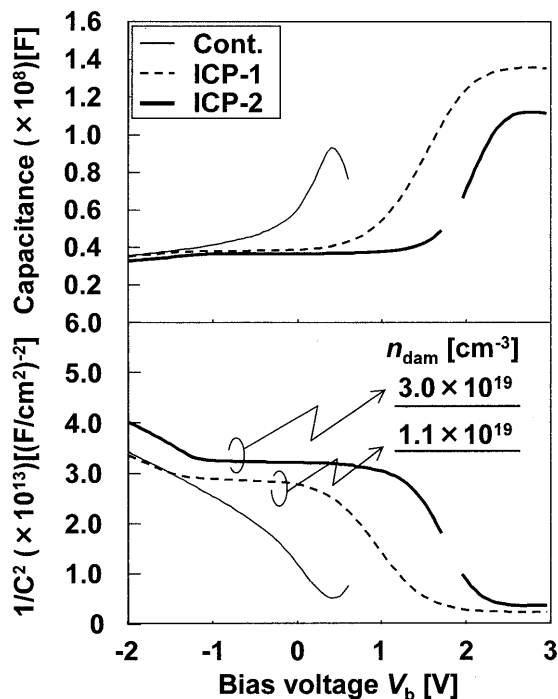


図 5 (c) Ar プラズマ処理に於けるバイアスパワー依存性；C-V 解析結果

一方、図 5 (c)は C-V 解析結果である。図の上段は C-V 測定結果、下段は $1/C^2$ プロットを示す。下段の $1/C^2$ プロットでは、 $V_b = -1 \sim 1$ V 辺りの範囲でダメージサンプル (ICP-1、ICP-2) の曲線の傾きが大きく変化している。この傾きの変化は、前述したように欠陥準位と電荷との相互作用が原因と考えられる。ダメージサンプルの欠陥密度 n_{dam} を算出した結果から、どちらの基板にも 1cm^{-3} 当り 10^{19} オーダーの欠陥が存在していることが予期される。すなわち、Ar 処理において、バイアスパワー 100 W と 200 W のどちらの条件でも同程度のダメージ (電荷と相互作用する欠陥準位) が形成され、Si 基板材料特性劣化を引き起こしている。また、上段の C-V 曲線と比較すると、この変化は容量 C が十分小さくなるようなバイアス領域で発生している。我々は、欠陥準位の存在している物理的な領域が、Si 基板の奥深い領域ではないか？と考えている。

図 6 (a)は Ar プラズマに O_2 を添加した場合の結果である。Ar のみの場合 (ICP-2) と比較して、 O_2 添加した ICP-3 では SL 膜厚が大きく、同時に IL 膜厚が薄いことが分かる。また、図 6 (b)の結果では O_2 添加によって 0 ~ 3 V の領域でのリーク電流値が大きく低下している。つまり、SE で同定される膜厚に示されるような絶縁膜 (SiO_2) の増加は、電氣的にも同定できている。これらの結果から、 O_2 添加によりダメージ層表面の酸化 (SL の膜厚増大) が促進されていると言える。さらに、C-V 解析結果を図 6 (c)に示す。 $1/C^2$ プロットでの ICP-3 の傾きの様子は ICP-2 と比べて大きく異なっていることがわかる。欠陥密度からは、 O_2 添加の条件では、Ar のみの処理に対して、密度が大きく減少していることがわかる。つまり、SL の増大は、結果として形成される表面層下部の IL 層に残留する欠陥密度を減少させることになっている。”見かけ上”、欠陥密度が減少していることになる。

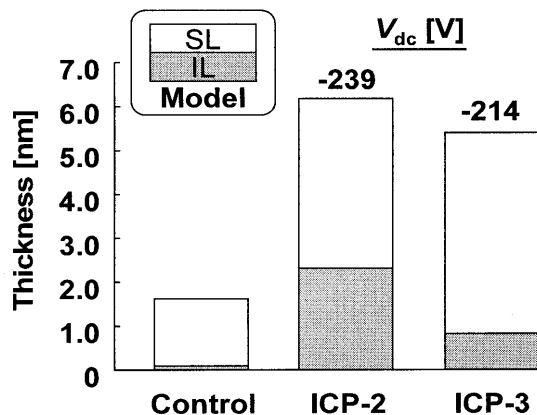


図 6 (a) Ar プラズマ処理に対する O_2 添加の影響；膜厚測定結果

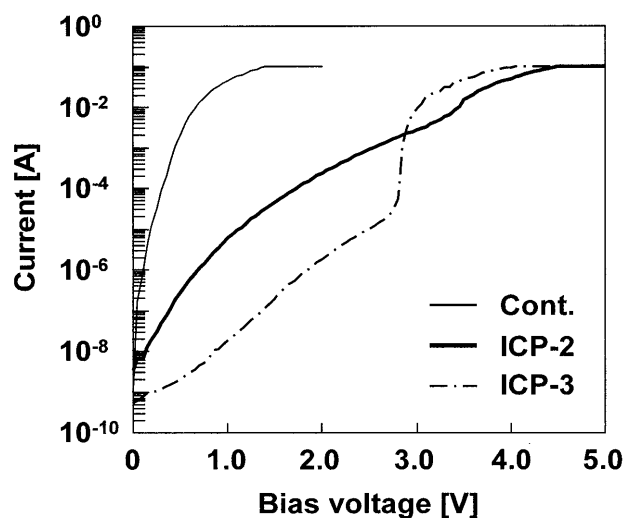


図 6 (b) Ar プラズマ処理に対する O_2 添加の影響; I-V 特性評価結果

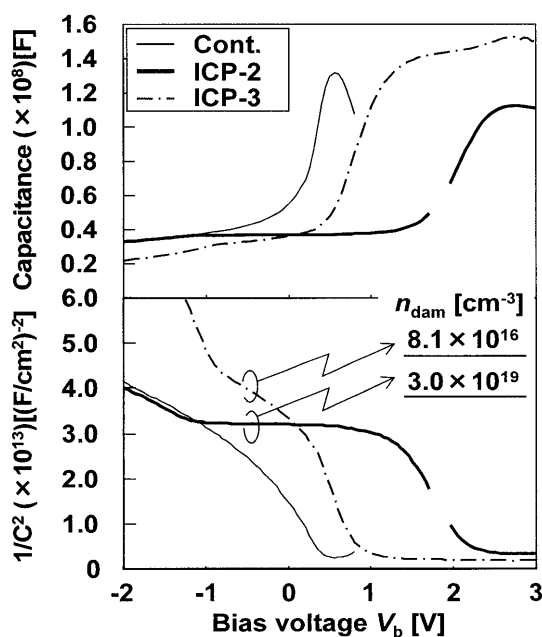


図 6 (c) Ar プラズマ処理に対する O_2 添加の影響; C-V 解析結果

図 7 は CCP リアクターによる Ar プラズマ処理、及び He プラズマ処理に対する電気特性解析の結果である。これまでと同様の解析手法で欠陥密度を算出した。その結果、図 7 で示す $1/C^2$ プロットにおいては、Ar プラズマと He プラズマとの差（ガス種依存性）は認められなかった。また、今回のプラズマ条件においては、膜厚測定及び I-V 測定からも Ar と He との間で明確な違いは認められなかったことが判明している。

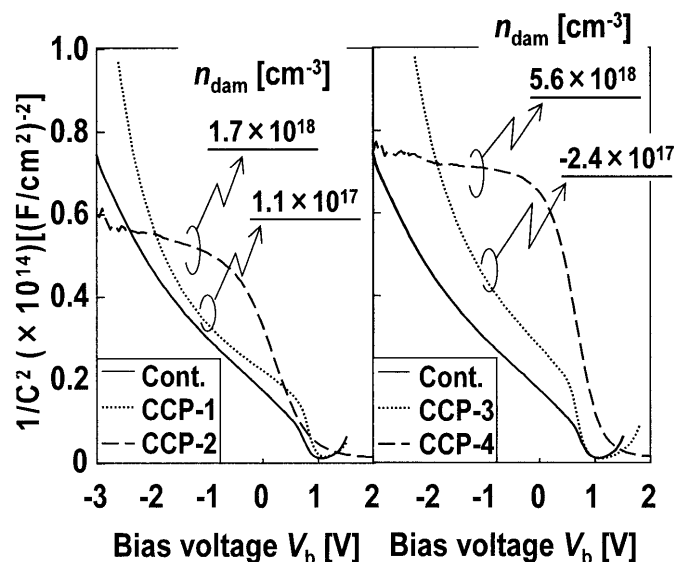


図 7 CCP リアクターによる Ar プラズマ処理（左）、及び He プラズマ処理（右）に対する C-V 解析結果

5. 結論

プラズマプロセスにより誘起される Si 基板ダメージ層を、エリプソ分光法と比較しながら電気特性評価により解析した。電気容量解析手法を用い欠陥密度を定量化し、Ar プラズマ処理に於けるバイアスパワーの違い、Ar プラズマ処理に対する O_2 添加の影響を考察した。また、He プラズマ処理と Ar プラズマ処理との比較を行い、希ガス元素同士でのダメージの違いを検討した。Ar ガスを用いた ICP 処理では 1cm^{-3} 当り 10^{19} オーダーの欠陥密度が検出された。Ar プラズマへの O_2 添加によって、ダメージ膜の構造が大きく変化し、電気特性解析手法においてもその変化を明確に捉えることができた。また He プラズマダメージと Ar プラズマダメージについては明確なダメージ構造の違いは認められなかった。将来、デバイス性能の劣化要因となるプラズマダメージに対して、プロセス条件依存性を正確に評価する手法が必要と考えられ、本解析手法は有用な手段の 1 つと思われる。

6. 謝辞

本研究を進めるにあたり多くの助言を頂いた半導体理工学センター(STARC)の辰己哲也氏、小倉輝氏、林久貴氏、林重徳氏、吉丸正樹氏、桑原純夫氏に感謝の意を表します。

文 献

- [1] K. Eriguchi, Y. Nakakubo, A. Matsuda, M. Kamei, H. Ohta, H. Nakagawa, S. Hayashi, S. Noda, K. Ishikawa, M. Yoshimaru, and K. Ono, "A new framework for performance prediction of advanced MOSFETs with

- plasma-induced recess structure and latent defect site," *Tech. Dig. - Int. Electron Devices Meet.*, pp. 443-446, 2008.
- [2] S. M. Sze, *Physics of Semiconductor Devices*, 2nd ed. New York: Wiley-Interscience, 1981.
 - [3] K. Eriguchi, A. Matsuda, Y. Nakakubo, M. Kamei, H. Ohta, and K. Ono, "Effects of Plasma-Induced Si Recess Structure on n-MOSFET Performance Degradation," *IEEE Electron Device Letters*, vol. 30, pp. 712-714, 2009.
 - [4] A. Stirling, A. Pasquarello, J.-C. Charlier, and R. Car, "Dangling Bond Defects at Si-SiO₂ Interfaces: Atomic Structure of the Pb1 Center", *Physical Review Letters*, vol. 85, 13, pp. 2773, 2000.
 - [5] Y. Yamashita, A. Asano, Y. Nishioka, and H. Kobayashi, "Dependence of interface states in the Si band gap on oxide atomic density and interfacial roughness", *Physical Review B*, vol. 59, 24, p. 15872, 1999.
 - [6] W. B. Jackson and N. M. Amer, "Direct measurement of gap-state absorption in hydrogenated amorphous silicon by photothermal deflection spectroscopy", *Physical Review B*, vol. 25, 8, p. 5559, 1982.
 - [7] J. M. Essick, and J. D. Cohen, "Band offsets and deep defect distribution in hydrogenated amorphous silicon-crystalline silicon heterostructures", *Applied Physics Letters*, vol. 55, p. 1232, 1989.
 - [8] D. J. DiMaria, "Defect production, degradation, and breakdown of silicon dioxide films", *Solid-State Electronics*, vol. 41, 7, pp. 957-965, 1997.