

SiC パワーデバイス技術

SiC Power Device Technology

須田 淳
Jun Suda

木本恒暢
Tsunenobu Kimoto

京都大学大学院 工学研究科 電子工学専攻
Department of Electronic Science and Engineering, Kyoto University

1. はじめに

ワイドギャップ半導体の炭化硅素（シリコンカーバイド、SiC）は次世代パワーデバイス用材料の最有力候補の一つである。SiC パワーデバイスは、Si では実現不可能な耐圧とオン抵抗のトレードオフを実現し、かつ高速スイッチングと高温動作を可能とするデバイスとして精力的に研究開発が進められ、その実用化もこの 10 年で大きく進展している。

SiC の材料としての特長は、絶縁破壊電界が Si の約 10 倍、電子の飽和ドリフト速度が約 2 倍、熱伝導率が Si の約 3 倍と高いことである。SiC は、ワイドギャップ半導体の中では例外的に p、n 両伝導型の制御が容易であること、Si と同様に熱酸化により絶縁膜(SiO₂)が形成できること、および大面積（4 インチが普及、6 インチも試作）で高品質なウェハが市販されていることが特長である。

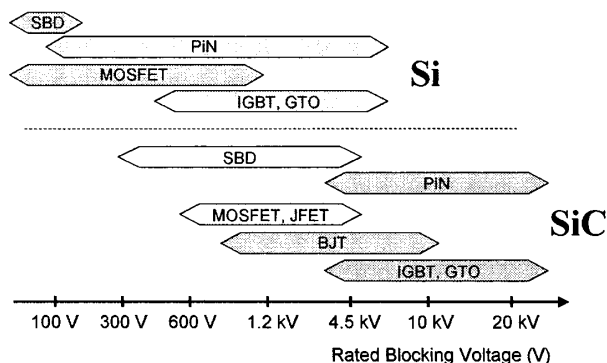
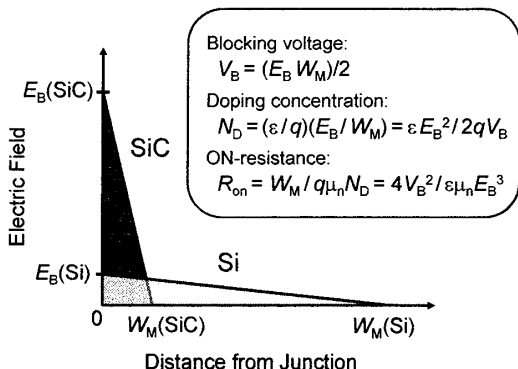
1990 年代はじめに Baliga らは、SiC のショットキーダイオードとパワー MOSFET は極めて優れたオン抵抗を示し、パワー損失を大幅に低減できるので、高耐圧 SiC パワーデバイスを完全に置き換えるポテンシャルを有しているという計算結果を報告している[1]。SiC パワーデバイスが Si より著しく小さいオン抵抗を示す理由を下図を用いて説明する。片側階段接合に逆方向耐圧(V_B)を印加したときの空乏層内の電界分布は図のようになり、接合界面の最大電界がいわゆる絶縁破壊電界(E_B)である。このとき、空乏層幅(W_M)も最大となる（均一ドーピング、ノンパンチスルー構造を仮定）。このときの耐圧は、電界分布を示す直線を辺に持つ直角三角形の面積で表される($V_B = E_B W_M / 2$)。SiC では絶縁破壊電界が Si の約 10 倍であるので、同耐圧のデバイスを作製する場合に、同図に示すように「縦長」の三角形で耐圧を維持することができる。したがって、SiC では Si の場合より空乏層幅(デバイスの耐圧維持層(ドリフト領域)に対応)が約 1/10 ですみ、しかもこの領域のドーピング密度(電界分布の傾きに対応)を約 100 倍に

できる。誘電率や電子移動度を考慮して単位面積当たりの耐圧維持層の抵抗（特性ドリフト抵抗）を計算すると、同耐圧の Si デバイスに比べて、特性ドリフト抵抗を 1/300 以下に低減できることが分かる（4H-SiC の場合）。高耐圧パワーデバイスではドリフト領域の抵抗がオン抵抗を支配するので、SiC を用いることによって、オン抵抗の小さい、すなわちパワー損失の小さいデバイスを実現することが可能である。

通常、Si を用いたパワーデバイスでは、最高動作温度（接合温度）が 120～175℃に制限されるが、SiC は広い禁制帯幅を有し、熱的に安定な材料であることから、理論的には 500℃以上の温度でもデバイス動作は可能である。実際、300～350℃動作の SiC デバイスの報告が多数ある。発熱との戦いとなるパワーデバイスにおいて、SiC の高温動作性能は大きな魅力となる。特に大容量の電力変換器では、インバータユニットと同等の体積を有する水冷ユニットを併設することが多い。SiC を用いることにより、この水冷システムを省き、空冷で対応できれば、変換器全体として大幅な小型化、高効率化と信頼性向上に繋がる。また、パワーデバイスは「破壊しない」ことが重要な要求項目となる。パワーデバイスの破壊の大半は熱の問題に帰することができるので、熱に強くて堅牢な材料であり、かつ高品質結晶を利用できる SiC パワーデバイスは破壊耐性も高いことが実証されている。

2. Si と SiC パワーデバイスの棲み分け

パワーデバイスの耐圧とオン抵抗はトレードオフの関係にある。ユニポーラデバイス(ショットキーダイオード、電界効果トランジスタ(FET))の場合は、先ほどの議論が全てであるが、バイポーラデバイス(PiN ダイオード、バイポーラトランジスタ、IGBT(絶縁ゲート型バイポーラトランジスタ)、サイリスタ)では、少数キャリア注入による伝導度変調効果により、耐圧維持層の抵抗を低減できる。ただし、バイポーラデバイスでは少数キャリアの蓄積の



ためにターンオフ時に大きな逆回復電流が流れ、スイッチング特性(スイッチング速度、スイッチング損失)が悪化する。Si パワーデバイスの分野では、これらの特徴を考慮して、比較的耐圧用途にはユニポーラデバイス、高耐圧用途には(スイッチング特性と引き換えにオン抵抗を低減できる)バイポーラデバイスが用いられている。

SiC および Si パワーデバイスの種類と棲み分けについて、図を用いて説明する[2]。Si ダイオードでは、耐圧 100~200 V 以下はショットキー障壁ダイオード(SBD)、これ以上では PiN ダイオードが用いられる。Si スwitchングデバイスでは耐圧 300~900 V がユニポーラデバイス/バイポーラデバイスの境界になる。一方、SiC ではユニポーラデバイスでも耐圧 5 kV 程度までは十分に低いオン抵抗を達成できる。したがって、少なくとも耐圧 5 kV 以下の応用では、スイッチング特性にも優れた SBD や FET が使われ、SiC PiN やサイリスタは、5~10 kV 以上の超高耐圧応用にしようされると考えられる。

3. SiC ダイオード

SiC SBD は、Si PiN ダイオードに代わる高速・低損失ダイオードとして非常に有望である[3]。n 型ドリフト層/低抵抗 n 型基板の表面にショットキー障壁(Ti、Mo など)、裏面にオーム性電極(熱処理した Ni など)を形成し、ショットキー障壁端部にイオン注入による p 型領域を形成して接合終端(JTE)構造を設けている。SiC SBD の特性は安定しており、-55℃から 275℃の温度領域での動作、高温(150℃)での逆バイアス試験、熱サイクル試験を行っても全く劣化しないと報告されている[4]。現在、耐圧 300~1700 V、定格電流 6~20 A の SiC SBD が複数のメーカーから製品化されている。同一の定格で比較すると、Si PiN ダイオードを用いる場合に比べて、スイッチング損失を一桁以上低減できることが確認され、スイッチング電源の力率改善回路や産業用モータ制御での普及が始まっている。高周波化によって回路の受動素子(コイルなど)が小型化できるので、システム全体として小型化、低損失化のメリットが出る。最近では SiC ウェハの結晶欠陥が低減され、大面積、大容量のダイオードが開発され、300 A 級の SiC SBD も開発されている。出力 100 kW 以上のインバータが試作され、実ハイブリッド車への搭載が報告されている[5]。また、鉄道用の 1700V - 1200 A 級インバータに SiC SBD を組み込み、電力変換効率の向上が示された[6]。さらに、民生用エアコンへの SiC SBD の搭載も開始され、本格的な普及段階に入りつつある。

SiC PiN ダイオードは、約 5 kV 以上の超高耐圧分野の応用が主となる。同耐圧の Si PiN と比較して、i 層の厚さを

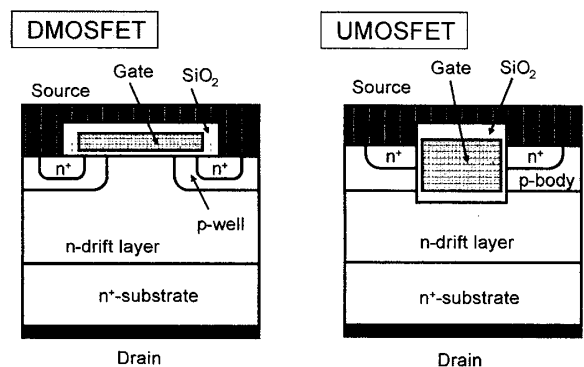
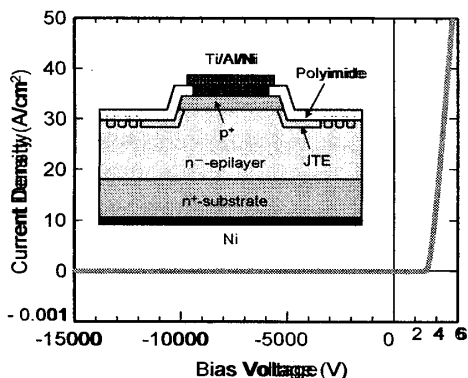
薄く、ドーピング密度を高く設定できる。したがって Si と比べて、一桁短い拡散長、二桁短いキャリア寿命でも十分な伝導度変調の効果が現れるので、ターンオフ時の逆回復電流と時間を大幅に低減できる。図に作製したメサ形 SiC PiN ダイオードの断面構造と電流-電圧特性を示す。耐圧維持層の厚さは 147μm、ドナー密度は $7 \times 10^{14} \text{cm}^{-3}$ である。ドライエッチングにより傾斜メサ構造を形成し[7]、その端部および周辺に Al をイオン注入することにより、独自の接合終端構造を設けている。耐圧は 15kV 以上であり、これは耐圧維持層の構造から計算される理想耐圧の 94%に達する[8]。耐圧維持層の厚さを増しドナー密度を下げることで、耐圧のさらなる増大も可能である。

4. SiC スwitchングデバイス

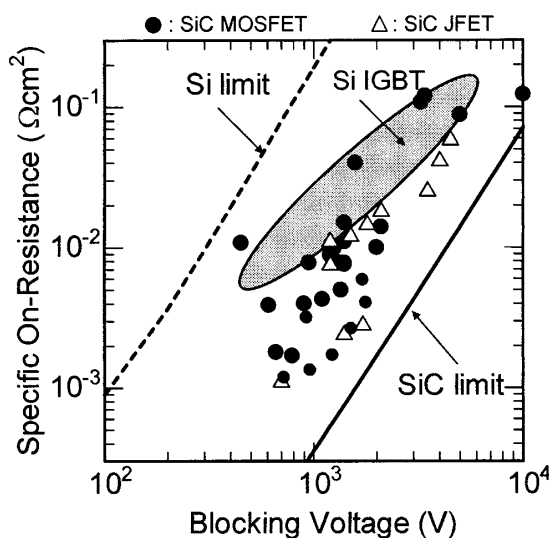
SiC パワー MOSFET は、高耐圧・低損失・高速・電圧駆動型という特徴を有しており、現在のパワーデバイスの中心的役割を担っている Si IGBT の置き換えと新分野への応用が期待されている。図に代表的な縦型 SiC パワー MOSFET の断面模式図を示す。左は DMOSFET、右はトレンチ MOSFET である。DMOSFET はプレーナ構造であり、n 型ドリフト層の表面領域にイオン注入によって p 型ウェルと n 型ソースを形成し、表面に MOS チャネルを設ける。一方、トレンチ MOSFET ではエピタキシャル成長により n 型ドリフト層と p 型ボディ領域を形成した後、ドライエッチングにより U 字形のトレンチ溝を形成し、その側壁に MOS チャネルを設ける。酸化膜には通常、熱酸化あるいは化学気相堆積法により形成した SiO_2 (厚さ 40~70 nm) が用いられる。ゲート電極には低抵抗多結晶 Si が用いられ、ドレイン電極は n 型基板の裏面に設けられる。

SiC においては熱酸化により形成された MOS チャネル移動度がバルク移動度の 1/20 にも満たず問題になっていたが、近年の酸化膜形成プロセス改良によるチャネル移動度の向上、および微細化(短チャネル化とセルピッチの縮小)の進展により、SiC パワー MOSFET の性能が飛躍的に向上している。耐圧 660 V—オン抵抗 $1.8 \text{ m}\Omega\text{cm}^2$ 、耐圧 1350 V—オン抵抗 $5 \text{ m}\Omega\text{cm}^2$ などの優れた特性が報告されている[9][10]。また、トレンチ MOSFET に関しては耐圧 690 V—オン抵抗 $1.0 \text{ m}\Omega\text{cm}^2$ 、耐圧 1290 V—オン抵抗 $1.9 \text{ m}\Omega\text{cm}^2$ という極めて優れた特性が得られ(いずれもノーマリオフ特性)、300 A 以上のオン電流も達成されている[11]。

図に報告された SiC パワー FET の耐圧とオン抵抗の関係を示す。最近では Si パワー MOSFET の理論限界だけでなく Si IGBT の性能を大きく上回る特性を有する SiC パワー MOSFET が相次いで発表され、国内外で開発競争が激化



している。並行して、単なる性能向上だけでなく SiC パワー MOSFET の信頼性に関する研究開発が進み、2010 年末には SiC パワー MOSFET の実用化（量産化）が始まった [12]。また、将来の高耐圧パワー集積回路の実現に向けて、横型高耐圧 SiC MOSFET の研究も進められている [13]。



SiC バイポーラトランジスタ(BJT)は、MOS 界面や酸化膜の信頼性などの懸念がなく、バルクの pn 接合特性がデバイス性能を支配するので、特に高温用のスイッチングデバイスとして有望視されている。SiC リミットに近い耐圧・オン抵抗のデバイスが報告されている。ノーマリオフ特性が得られるが、電流駆動型であるという短所を有する。したがって、ベース電流（ベース駆動損失）を極力抑えるために、高い電流増幅率が要求される。Si BJT の場合、ダーリントン接続が有力な手段となるが、SiC の場合、pn 接合の立ち上がり電圧が大きいのでダーリントン接続すると大きな電圧降下となりオン抵抗の大幅増加になってしまう。最近、バルク中の深い準位低減プロセス [14]と表面再結合の抑制 [15]を図ることで、単一のトランジスタで 250 を越える電流増幅率が得られている [16]。

SiC サイリスタは、5 kV 以上の高耐圧・高温動作スイッチングデバイスとして有望である。SiC では低抵抗 p 型ウェハが作製しにくいので構造を反転させ、pnnp(n 型基板)構造が主流となっている。耐圧 5 kV、オン電流 120 A、ターンオフ利得 20 という SiC GTO(Gate Turn-Off)サイリスタ [17]や 12.7 kV の超高耐圧 SiC GTO サイリスタ [18]が試作されている。また、最近では SiC IGBT の試作も始まっている。

参考文献

- [1] M. Bhatnagar et al, IEEE Trans. Electron Devices, 40, 645 (1993).
- [2] T. Kimoto, Tech. Digests of 2010 Symp. on VLSI Technol. (Holonolulu, 2010), p.9.
- [3] A. Itoh et al., IEEE Electron Device Lett., 16, 280 (1995).
- [4] R. Rupp et al., Mat. Sci. Forum, 338-342, 1167 (2000).
- [5] http://www.nissan-global.com/JP/NEWS/2008/_STORY/080905-02-j.html

- [6] <http://www.mitsubishielectric.co.jp/news/2010/0824-d.html>
- [7] T. Hiyoshi et al., IEEE Trans. Electron Devices, 55, 1841(2008).
- [8] H. Niwa et al., presented at ICSCRM 2011 (Cleveland, 2011).
- [9] S. Harada et al., Tech. Digests of IEDM2006 (San Francisco), p.903.
- [10] N. Miura et al., Proc. ISPSD2006 (Naples, 2006), p.261.
- [11] 中野佑紀 他, SEMI Forum Japan 2011 (Osaka).
- [12] <http://www.rohm.co.jp/news/080911.html>
- [13] M. Noborio et al., IEEE Electron Device Lett., 30, 831 (2009).
- [14] T. Hiyoshi and T. Kimoto, Appl. Phys. Exp., 2, 041101 (2009).
- [15] T. Kimoto et al., Appl. Phys. Exp., 3, 121201 (2010).
- [16] H. Miyake et al., IEEE Electron Device Lett., 32, 841 (2011).
- [17] A. Agarwal et al., Mat. Sci. Forum 338-342, 1387 (2000).
- [18] Y. Sugawara et al., Proc. ISPSD2004 (Kitakyusyu, 2004), p.365.