

# 電磁界エネルギーを用いた共振時のキャパシタンスと インダクタンスの等価回路モデル化

西本 太樹<sup>†\*</sup> 浅井 力矢<sup>†\*</sup> 松嶋 徹<sup>†\*\*</sup>

久門 尚史<sup>†\*\*</sup> 和田 修己<sup>†\*\*</sup>

† 京都大学大学院工学研究科電気工学専攻 〒 615-8510 京都市西京区京都大学桂

E-mail: \*{nishimoto, asai}@circuit.kuee.kyoto-u.ac.jp

\*\*{matsushima, hisakado, wada}@kuee.kyoto-u.ac.jp

**あらまし** 高周波回路では、電位を安定させるためにプレーン状の配線が用いられるが、その広い面積ゆえに大きな寄生容量を生じやすく、共振により電位が不安定になり得る。本報告では、同電位のプレーン間で反共振が起こると、共振時独特の電流分布が観測されることに着目した。電流分布に依存するインダクタンスは、共振時と非共振時で異なるのではないかと推測し、理論やシミュレーションを通して共振の等価回路化を行った。簡単な平行平板構造に適用して構築した2ポート等価回路により、電磁界シミュレーションの結果を精度良く再現できることを確認した。

**キーワード** LSI パッケージ, プリント回路基板, 等価回路モデル, 電磁界エネルギー, 電磁的寄生結合

## Equivalent Circuit Models of Capacitance and Inductance at Resonance Based on Electric and Magnetic Energy

Taiki NISHIMOTO<sup>†\*</sup>, Rikiya ASAI<sup>†\*</sup>, Tohlu MATSUSHIMA<sup>†\*\*</sup>,

Takashi HISAKADO<sup>†\*\*</sup>, and Osami WADA<sup>†\*\*</sup>

† Department of Electrical Engineering, Kyoto University,  
Kyotodaigakukatsura Nishikyo-ku, 615-8510, Kyoto, Japan

E-mail: \*{nishimoto, asai}@circuit.kuee.kyoto-u.ac.jp

\*\*{matsushima, hisakado, wada}@kuee.kyoto-u.ac.jp

**Abstract** In high-frequency circuits, conductive planes are preferably used to stabilize electric potential. However, their large area generates considerable parasitic capacitance, and its resonance can impair stability of potential. In this report, we focused on a specific current distribution observed when connected planes are at antiresonance. Since an inductance depends on a current distribution, we guessed the inductance at antiresonance is different from that at off-resonance, and derived an equivalent circuit of the resonance by theories and simulations. Applying this method to a simple structure, the equivalent circuit expressed electric characteristics with good accuracy.

**Key words** LSI package, printed circuit board, equivalent circuit model, electromagnetic energy, parasitic electromagnetic coupling

### 1. ま え が き

高周波回路では、安定した電圧を供給するために、プレーン状の配線が用いられることが多い。しかし、その面積の広さから、図1に示すように隣接構造との間に大きな寄生キャパシタンスが生じやすく、共振により電位が不安定になり得る。特に、同電位のプレーン間の場合には、接続の寄生インダクタンスと

プレーン間の寄生キャパシタンスが反共振を起こし、SI (Signal Integrity) /PI (Power Integrity) を劣化させることが報告されている<sup>[1][2]</sup>。

マイクロストリップ線路では細い導体上のみを電流が流れるため、線路を分割して求める部分インダクタンス及び部分キャパシタンスを用いて特性を表現することができる。一方、プレーンが含まれる場合には周波数により電流分布が大きく変

化するため、簡単には特性を表現することができない。この問題に対して、ミクロな視点で解決する手法が Partial Element Equivalent Circuit (PEEC) 法<sup>[3]</sup>であるが、構造が複雑になれば素子数が増大するとともに構造の問題を把握するのが難しく、回路の設計修正に役立てにくい。また、寄生インダクタンスだけであれば、準マクロな視点で記述したインダクタンスネットワーク<sup>[4]</sup>も利用できるが、共振は対象としていない。そこで、我々のグループでは、準静近似の下で定義されるキャパシタンス、インダクタンス<sup>[5][6]</sup>を拡張し、回路の電磁界現象をよりマクロに捉えた等価回路化を目指している。その起点として、本報告ではビアで接続された平行平板間の第一反共振に着目し、その等価回路モデルを構築した。

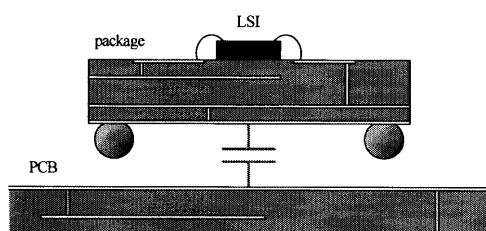


図 1: 基板間寄生容量

## 2. 寄生容量による第一反共振

LSI パッケージを PCB 上に実装するとき、パッケージ及び PCB 上のグラウンドプレーン同士がハンダボールやパッケージピンなどを介して接続されることがある。この状況を模擬した図 2 の平行平板における電磁現象を観測する。平板は 20 mm 四方、厚さ 35  $\mu\text{m}$  の銅板で、原点 (0, 0) を 1 つの角とする。平板間距離は 0.3 mm で、中心 (10, 10) において 1 辺 0.3 mm の立方体ビアで接続されている。また、周辺の媒質は空気とした。ANSYS 社の電磁界シミュレータ HFSS<sup>TM</sup> を用いて、平板端の点 (0, 10) において内部インピーダンス 50  $\Omega$  の電圧源を平板間に接続し、1 ポート解析を行った。図 3 に示すように、3.207 GHz で反共振していることが分かる。今回対象とした構造のように LSI パッケージと PCB 間の空気中における電界結合の場合には、誘電損失が小さく反共振の  $Q$  値が高くなるため問題となりやすい<sup>[7][8]</sup>。

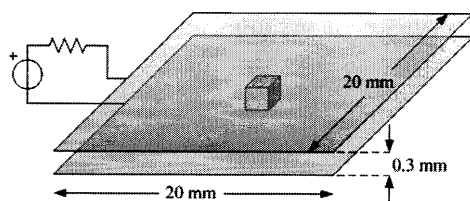


図 2: ビアで接続された対向するグラウンド面

ところで、平板間の共振には寄生キャパシタンスによるもの以外に寸法によって決まる平行平板モード共振もある。平行平板モードの共振周波数は次の式で表される<sup>[9]</sup>。

$$f_{mn} = \frac{c}{\sqrt{\epsilon_r}} \sqrt{\left(\frac{m}{2a}\right)^2 + \left(\frac{n}{2b}\right)^2} \quad (1)$$

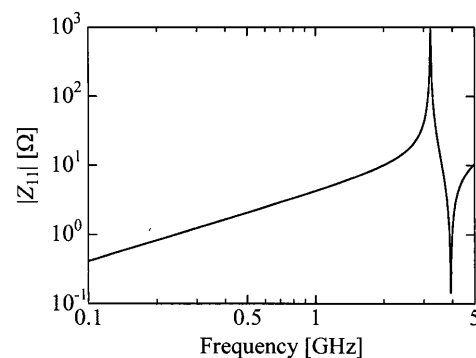


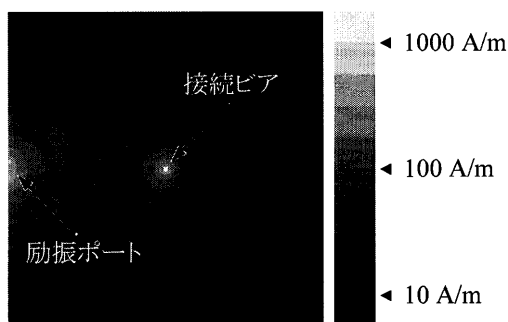
図 3: 入力インピーダンス

$a$ ,  $b$  はそれぞれ平行平板の縦横の長さ、 $\epsilon_r$  は比誘電率、 $m$ ,  $n$  はモード番号である。図 2 の構造の場合、 $f_{01} = f_{10} = 7.495$  GHz と求められるので、図 3 の第一反共振は平行平板モード共振ではなく、平板間の寄生キャパシタンスと寄生インダクタンスによる並列共振であることが分かる。ただし、接続ビアが中心に位置する場合に限ったとしても、ビアのインダクタンスのみを考慮したのではこの反共振を表現できない点に注意が必要である。実際、ANSYS 社の Q3D Extractor<sup>®</sup>を用いて接続ビアのインダクタンスは  $L_{\text{via}} = 0.04893$  nH と求められるが、平板間キャパシタンス  $C_0 = \epsilon_0 S/d = 11.81$  pF と組み合わせても共振周波数は  $f = 1/2\pi\sqrt{C_0 L_{\text{via}}} = 6.622$  GHz となる。同様に、図 3 から求められる低域でのループインダクタンス  $L_0 = |Z_{11}|/\omega = 0.6617$  nH を用いても、共振周波数は 2.405 GHz となり、やはり表現できないことが分かる。

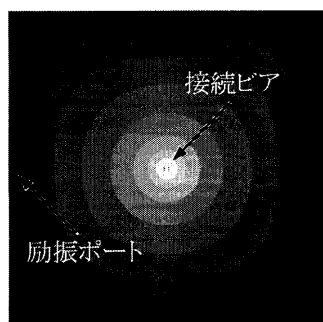
ここで、100 MHz と 3.207 GHz における電流分布を図 4 に示す。励振ポートは点 (0, 10) に位置するが、図 4 を見ると、電流分布は非共振時にはポートから流れ出すような分布をしているのに対し、反共振時にはポート位置に依存していないように見える。さらに、励振ポートを任意の位置に移動させると、非共振時の電流分布はポート位置に応じて大きく変化するが、反共振時の電流分布の概形は図 4 (b) のまま変化しない。ところで、インダクタンス  $L$  は準静近似の下で次のように定義されるので<sup>[6]</sup>、電流分布の異なる非共振時と反共振時ではインダクタンスも異なると捉えることができる。

$$L = \frac{\mu}{4\pi I^2} \iint \frac{\mathbf{J}(\mathbf{x}') \cdot \mathbf{J}(\mathbf{x})}{|\mathbf{x} - \mathbf{x}'|} d^3 x' d^3 x \quad (2)$$

次に、平板間に蓄積される電界のエネルギー  $W_e$  と磁界のエネルギー  $W_m$  の様子を図 5 に示す。エネルギーはそれぞれ正弦波定常状態であるが、図 5 (a) では最大値を、(b) では瞬時値を用いた。まず周波数軸に沿って観察すると、図 3 と同じように低域ではインダクタンス成分が支配的で、周波数の上昇に伴ってキャパシタンス成分が大きくなっていることが分かる。反共振時には電界のエネルギーと磁界のエネルギーが等しくなる。また、時間軸に沿って観察すると、電界と磁界のエネルギーの変化は 90° ずれており、その和が常に一定になっていることが分かる。この様子は、1 組のキャパシタンスとインダクタンスからなる並列共振になぞらえることができる。

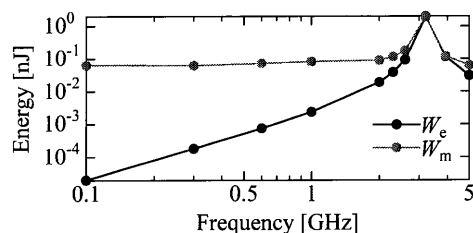


(a) 低周波 (100 MHz) における電流分布

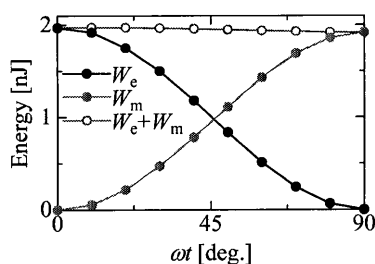


(b) 反共振時 (3.207 GHz) の電流分布

図 4: 平板上の電流分布



(a) エネルギーの周波数変化



(b) エネルギーの時間変化

図 5: 電界と磁界のエネルギー

### 3. 等価回路化手法

前節で、図 2 の平行平板が反共振時に  $LC$  並列回路のように振る舞うことを示した。これを基に、本節では平行平板第一反共振の等価回路を構築する方法を検討する。

#### 3.1 等価回路化の方針

従来のキャパシタンス、インダクタンスはそれぞれ準静近似<sup>[10]</sup>の下で定義される。例えばインダクタンスに関して言えば、規格化するための電流が端子間で一様と見なせることが必要であるが、もちろん反共振時には平板上に電荷が蓄積するた

め一様の電流とは見なせない。そこで、図 6 に示した 2 つの時刻に着目する。(a) は図 5 の  $\omega t = 0^\circ$  に相当する電界が最大となる時刻であり、電荷密度の時間微分  $\partial\rho/\partial t$  が 0 となる。電荷保存則

$$\nabla \cdot \mathbf{J} + \frac{\partial \rho}{\partial t} = 0 \quad (3)$$

より、この時刻を疑似静電界と見なし、共振キャパシタンスを導出することにする。一方、(b) は図 5 の  $\omega t = 90^\circ$  に相当する磁界が最大となる時刻であり、電流密度の時間微分  $\partial\mathbf{J}/\partial t$  が 0 となる。この時刻を疑似静磁界と見なし、共振インダクタンスを導出することにする。HFSS<sup>TM</sup> を用いれば任意の時刻における平板間の電界分布と磁界分布が出力できるので、以下ではこれらを用いて共振キャパシタンス及び共振インダクタンスの計算を行う。

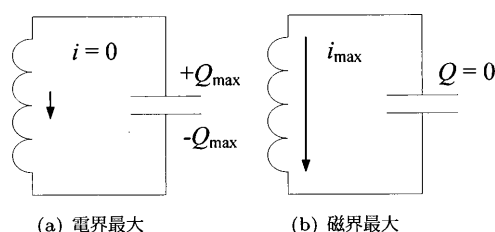


図 6: 反共振時の現象

#### 3.2 共振現象の等価回路化

まず、電界が最大となる位相に着目し、疑似静電界から共振キャパシタンスを導出する。

電界のエネルギー  $W_e$  は電界  $\mathbf{E}(\mathbf{x})$  と電束密度  $\mathbf{D}(\mathbf{x})$  を用いて以下の式で定義される。

$$W_e = \frac{1}{2} \int \mathbf{E}(\mathbf{x}) \cdot \mathbf{D}(\mathbf{x}) d^3x \quad (4)$$

電界のエネルギーとキャパシタンスの関係としては、 $W_e = CV^2/2$  と  $W_e = Q^2/2C$  の 2 つが挙げられるが、電界が一様に分布しない場合には電圧  $V$  を一意に定めることができない。そこで、片方の平板上の総電荷  $Q_{\text{all}}$  を用いて共振キャパシタンスを求めることとする。総電荷  $Q_{\text{all}}$  は Gauss の法則から以下の式を用いて計算できる。

$$Q_{\text{all}} = \varepsilon \int_S \mathbf{E}(\mathbf{x}) \cdot \mathbf{n} dS \quad (5)$$

ただし、 $S$  は片方の平板のみを空間から切り取るような閉曲面で、 $\mathbf{n}$  は面  $S$  の単位法線ベクトルである。結局、共振キャパシタンスは次のように表現できる。

$$C_r = \frac{Q_{\text{all}}^2}{2W_e} = \frac{\{\varepsilon \int_S \mathbf{E}(\mathbf{x}) \cdot \mathbf{n} dS\}^2}{\int \mathbf{E}(\mathbf{x}) \cdot \mathbf{D}(\mathbf{x}) d^3x} \quad (6)$$

次に、磁界が最大となる位相に着目し、疑似静磁界から共振インダクタンスを導出する。

磁界のエネルギー  $W_m$  は磁界  $\mathbf{H}(\mathbf{x})$  と磁束密度  $\mathbf{B}(\mathbf{x})$  を用いて以下の式で定義される。

$$W_m = \frac{1}{2} \int \mathbf{H}(\mathbf{x}) \cdot \mathbf{B}(\mathbf{x}) d^3x \quad (7)$$

磁界のエネルギーとインダクタンスの関係としては、 $W_m = LI^2/2$  と  $W_m = \Phi^2/2L$  の 2 つが挙げられるが、平行平板の場合にはどこに鎖交する磁束  $\Phi$  を考えればよいのか明確でない。そこで、ビアを流れる電流  $I_{via}$  を用いて共振インダクタンスを求めることとする。ビア電流  $I_{via}$  は Ampere の法則から以下の式を用いて計算できる。

$$I_{via} = \int_C \mathbf{H}(\mathbf{x}) \cdot d\mathbf{s} \quad (8)$$

ただし、 $C$  はビアを囲む閉曲線である。結局、共振インダクタンスは次のように表現できる。

$$L_r = \frac{2W_m}{I_{via}^2} = \frac{\int \mathbf{H}(\mathbf{x}) \cdot \mathbf{B}(\mathbf{x}) d^3x}{\left\{ \int_C \mathbf{H}(\mathbf{x}) \cdot d\mathbf{s} \right\}^2} \quad (9)$$

以上で求めた共振キャパシタンスと共振インダクタンスを用いて、共振周波数は次の式で記述できる。

$$f_r = \frac{1}{2\pi\sqrt{C_r L_r}} \quad (10)$$

ところで、2 節で述べた  $W_e = W_m$  すなわち  $Q_{all}^2/2C_r = L_r I_{via}^2/2$  の関係を用いると式 (10) は

$$f_r = \frac{I_{via}}{2\pi Q_{all}} \quad (11)$$

と書けるが、これは総電荷の最大値  $Q_{all}$  が  $1/4$  周期で 0 となり、その時刻のビア電流が最大値  $I_{via}$  に達することを表している。

### 3.3 外部接続ポートの導入

前節で 1 組の共振キャパシタンス及び共振インダクタンスにより反共振現象の等価回路を構築したが、この等価回路には外部接続ポートが設けられていない。しかし、電磁界から計算したキャパシタンス、インダクタンスであるため、ポートと接続するノードを決定するのは難しい。そこで、始めに磁界結合により共振が誘導されるような等価回路を提案する。

HFSS を用いて反共振時の電流分布を観測すると、図 4 (b) の共振電流が最小となる時刻では図 4 (a) の分布によく似た励振電流が表れる。それぞれの電流に対してインダクタンスを対応させると図 7 のような概形になる。さらに、この 2 つのループが相互インダクタンスで結合していると考え、図 8 (a) の等価回路となる。 $L_{low}$  は励振電流の分布から計算されるが、励振電流の分布が周波数によってあまり変化しないと仮定すると、低域のループインダクタンスに対応付けることができる。また、反共振周波数では右側のループに大きな電流が流れるため、相互インダクタンスによる共振周波数の変化は無視できる。ただし、今後の拡張のため、低域のループインダクタンス  $L_0$  を  $L_{low} + L_{via}$ 、共振インダクタンス  $L_r$  を  $L_{res} + L_{via}$  として接続ビアのインダクタンス  $L_{via}$  を分けて表記した。

ここで、 $L_{via}$  間の相互インダクタンス  $M_v$  について、励振側の電流と共振部の電流はビア上で同じような分布になるため、結合係数は 1 に近くなると考えられる。このとき、 $M_v \approx L_{via}$  であるから、図 8 (a) の等価回路は (b) のように書き換えることができる。

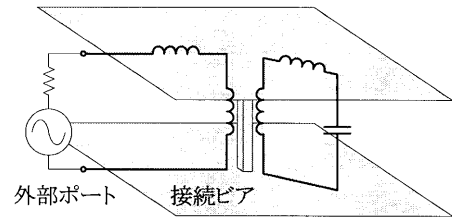


図 7: 対象構造と等価回路

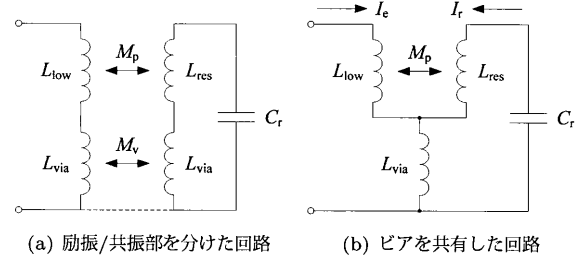


図 8: 平行平板の等価回路

以上により、低域のループインダクタンス、共振インダクタンス、接続ビアのインダクタンス、共振キャパシタンスが分かれば、図 8 (b) の  $M_p$  以外の回路定数が計算できる。 $M_p$  としては、通常の相互インダクタンスの拡張として、

$$M_p = \frac{\mu}{4\pi|I_r||I_e|} \iint \frac{\mathbf{J}_r(\mathbf{x}') \cdot \mathbf{J}_e(\mathbf{x})}{|\mathbf{x} - \mathbf{x}'|} d^3x' d^3x \quad (12)$$

により共振電流密度  $\mathbf{J}_r$  及び励振電流密度  $\mathbf{J}_e$  の分布から計算できるのではないかと考えている。

図 8 (b) の等価回路で全てのインダクタンスに直列に抵抗を挿入すると、反共振周波数における共振電流  $I_r$  と励振電流  $I_e$  の関係は、

$$I_r = -\frac{R_{via} + j\omega(L_{via} + M_p)}{R_{via} + R_{res}} I_e \quad (13)$$

と書ける。 $R_{via}$  は十分小さいので位相差は約  $90^\circ$  となり、それぞれの電流分布が最大となる位相に注目すると  $\mathbf{J}_r$  と  $\mathbf{J}_e$  が求められる。ただし、ここでは第一反共振の次に起こる共振の周波数を合わせ込んだ  $M_p$  の値を用いることとする。

次に、2 ポート回路への拡張を検討する。ビアの途中に間隙を設け、その間をポート 2 とする。反共振時の電界及び磁界の分布から一度回路定数を求めておけば他の周波数にも適用できるとすると、等価回路上でも単純に  $L_{via}$  と直列にポート 2 を挿入すればよいと考えられる。これについては 3.5 節の最後で電磁界計算により確かめる。

### 3.4 従来の導出法との差異

ここで、共振キャパシタンス及び共振インダクタンスの導出法、関係性の観点から従来のキャパシタンス及びインダクタンスと比較を行う。

従来のキャパシタンス及びインダクタンスを求めるには、導体上において電位が一定で電流が一樣と見なせる（準静近似）必要があるため、周波数に応じて導体を分割しなければならない。一方、共振キャパシタンス及び共振インダクタンスでは反共振時の  $\partial\rho/\partial t$  あるいは  $\partial\mathbf{J}/\partial t$  が 0 となる位相を利用するため、遅延時間が無視できれば分割の必要はない。

部分キャパシタンスと部分インダクタンスは、導体表面で電界接線成分が 0 になるという境界条件

$$\frac{\partial \mathbf{A}(\mathbf{x})}{\partial t} + \nabla \varphi(\mathbf{x}) = 0 \quad (14)$$

を表している。 $\mathbf{A}$ ,  $\varphi$  はそれぞれベクトルポテンシャル, スカラポテンシャルを指し, 導電率が十分高いと仮定した。そのため,  $\mathbf{A} \rightarrow \mathbf{A} + \nabla \Lambda$ ,  $\varphi \rightarrow \varphi - \partial \Lambda / \partial t$  の任意性がある。言い換えると,  $\sqrt{CL} = 1/c$  を満たす範囲で  $C$  と  $L$  に自由度があるわけだが, ゲージ条件でその配分が決定される。これに対し, 共振キャパシタンスと共振インダクタンスは  $\sqrt{C_r L_r} = 1/\omega$  の関係で結ばれており, その反共振周波数において電界と磁界のエネルギーが等しくなるという条件でその配分が決まると言える。

### 3.5 平行平板構造への適用

図 2 の平行平板の反共振周波数 3.207 GHz における電界  $\mathbf{E}(\mathbf{x})$  及び磁界  $\mathbf{H}(\mathbf{x})$  の分布を HFSS から取得し, 共振キャパシタンス及び共振インダクタンスを求める。ただし, 簡単のため, 磁気壁を用いることで平板端でのフリンジング効果を見逃し, 電界及び磁界が平板間に十分に閉じ込められていると仮定する。また, 平板間では厚さ方向に電界と磁界が一定であると近似し, 以下の式を用いて電界エネルギー  $W_e$ , 総電荷  $Q_{\text{all}}$ , 磁界エネルギー  $W_m$ , ビア電流  $I_{\text{via}}$  を計算した。

$$W_e = \frac{\epsilon d}{2} \int_S |\mathbf{E}(\mathbf{x})|^2 dS \quad (15)$$

$$Q_{\text{all}} = \epsilon \int_S \mathbf{E}(\mathbf{x}) \cdot \mathbf{n} dS \quad (16)$$

$$W_m = \frac{\mu d}{2} \int_S |\mathbf{H}(\mathbf{x})|^2 dS \quad (17)$$

$$I_{\text{via}} = \int_C \mathbf{H}(\mathbf{x}) \cdot d\mathbf{s} \quad (18)$$

ここで,  $S$  は平板間体積を 2 等分する水平な閉平面,  $C$  は (9.8, 9.8), (10.2, 10.2) を対角とする面  $S$  上の正方形の周,  $d$  は平板間距離を表す。 $W_e$ ,  $Q_{\text{all}}$ ,  $W_m$ ,  $I_{\text{via}}$  はそれぞれ 1.971 nJ, 0.2154 nC, 1.917 nJ, 4.292 A と求められた。従って, 共振キャパシタンス及び共振インダクタンスはそれぞれ 11.77 pF, 0.2081 nH となり, 共振周波数は 3.216 GHz と計算できる (相対誤差 0.281 %)。

上で求めた共振キャパシタンスは, 静電界における平板間容量の公式

$$C = \epsilon \frac{S}{d} \quad (19)$$

で計算される値 11.81 pF よりも少し小さい。これは, 静電界の場合には平板間の電界が一様に分布しているのに対し, 接続ビアで短絡されているため周辺の電界が小さくなっていることが理由として考えられる。また, 共振インダクタンスが 2 節で述べた接続ビアのインダクタンスとも低域でのループインダクタンスとも異なっていることが確認できた。

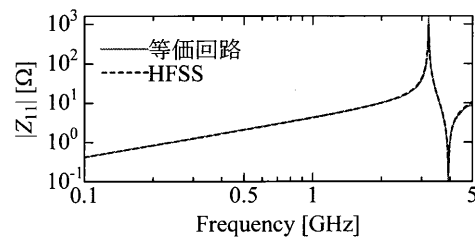
では, 3.3 節に従って, 外部接続ポートも含めた 2 ポート等価回路を作成する。低域でのループインダクタンスは 2 節で述べたように 0.6617 nH, 共振インダクタンスは上で計算したように 0.2081 nH であるから, 図 9 (a) でフィッティングにより

表 1: 等価回路の各回路定数

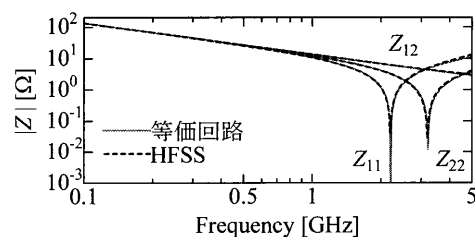
|                  |            |
|------------------|------------|
| $L_{\text{res}}$ | 0.1592 nH  |
| $L_{\text{low}}$ | 0.6111 nH  |
| $L_{\text{via}}$ | 0.0489 nH  |
| $M_p$            | -0.1638 nH |
| $C_r$            | 11.77 pF   |

$M_p$  を求めると, 各回路定数は表 1 のようになる。

HFSS 上で接続ビアの中央に 0.01 mm の間隙を作り, その間に Lumped port を設定した。HFSS のシミュレーションで得られた  $Z$  パラメータと, 等価回路を HSPICE でシミュレーションした結果を図 9 (b) に示す。 $Z_{11}$  には  $L_{\text{low}} \cdot L_{\text{res}} \cdot C_r$  ( $\cdot M_p$ ) の直列共振が 2.205 GHz に,  $Z_{22}$  には  $L_{\text{via}} \cdot L_{\text{res}} \cdot C_r$  ( $\cdot M_p$ ) の直列共振が 3.216 GHz に表れている。 $|L_{\text{res}}|$  と  $|M_p|$  がほぼ等しいため,  $Z_{12}$  には容量性しか表れていない。2 節で述べたように 7.495 GHz で平行平板モード共振が発生するため, 図 9 (a) における第一共振周波数 3.920 GHz 以上の帯域では徐々に誤差が拡大している。具体的には, 5 GHz における  $|Z_{11}|$  を参照すると, HFSS のシミュレーション結果の 13.14  $\Omega$  に対し等価回路では 11.25  $\Omega$  であり, その相対誤差は -14.4 % となる。



(a) 1 ポート等価回路



(b) 2 ポート等価回路

図 9: 等価回路の  $Z$  パラメータ

また, 1 ポートの等価回路を SPICE により過渡解析した結果を図 10 に示す。入力信号は 3.216 GHz の正弦波で, 反共振により共振電流が大きくなっていることが分かる。励振電流に対して共振電流が約  $90^\circ$  ずれていることが HFSS で観測されたが, その様子が等価回路でも再現できている。

### 3.6 電界のみを用いた等価回路化

前節までで述べた等価回路化手法では, 電界分布と磁界分布の両方が必要となる。しかし, 電界と磁界は Maxwell 方程式で結ばれるため, 片方からだけでも等価回路を抽出できるのではないかと考えられる。本節では, 電界分布のみから共振の等価回路を構築することを検討する。

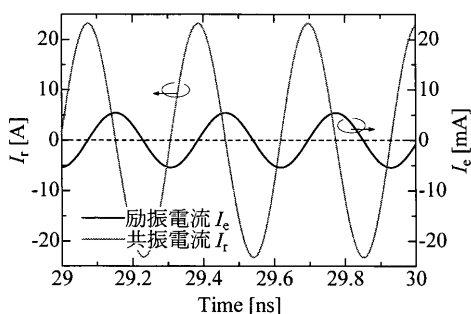


図 10: 等価回路による電流の過渡解析結果

正弦波定常状態において、電界  $\mathbf{E}(\mathbf{x}, t)$  及び磁界  $\mathbf{H}(\mathbf{x}, t)$  を次のように仮定する。

$$\mathbf{E}(\mathbf{x}, t) = \mathbf{E}_{\max}(\mathbf{x}) \cos \omega t \quad (20)$$

$$\mathbf{H}(\mathbf{x}, t) = \mathbf{H}_{\max}(\mathbf{x}) \sin \omega t \quad (21)$$

ファラデーの法則

$$\nabla \times \mathbf{E}(\mathbf{x}) = -\mu \frac{\partial \mathbf{H}(\mathbf{x})}{\partial t} \quad (22)$$

において、電界が最大となる位相では式 (21) を用いて以下の関係が成り立つ。

$$\nabla \times \mathbf{E}(\mathbf{x}) = -\mu \omega \mathbf{H}_{\max}(\mathbf{x}) \quad (23)$$

この両辺を 2 乗して体積分すると、磁界エネルギーの  $\mu \omega^2$  倍になることが分かる。

$$\begin{aligned} \int |\nabla \times \mathbf{E}(\mathbf{x})|^2 d^3x &= \mu \omega^2 \int \mu |\mathbf{H}_{\max}(\mathbf{x})|^2 d^3x \\ &= 2\mu \omega^2 W_m \end{aligned} \quad (24)$$

2 節より反共振時には  $W_e = W_m$  となるので、式 (4) より共振角周波数は次のように表せる。

$$\omega = \sqrt{\frac{\int |\nabla \times \mathbf{E}(\mathbf{x})|^2 d^3x}{\mu \epsilon \int |\mathbf{E}(\mathbf{x})|^2 d^3x}} \quad (25)$$

ところで、共振角周波数は共振キャパシタンスと共振インダクタンスを用いて、

$$\omega = \frac{1}{\sqrt{L_r C_r}} \quad (26)$$

と書けるので、共振インダクタンスは以下のように求められる。

$$\begin{aligned} L_r &= \frac{\mu \epsilon \int |\mathbf{E}(\mathbf{x})|^2 d^3x}{C_r \int |\nabla \times \mathbf{E}(\mathbf{x})|^2 d^3x} \\ &= \frac{\mu \left\{ \int |\mathbf{E}(\mathbf{x})|^2 d^3x \right\}^2}{\left\{ \int_S \mathbf{E}(\mathbf{x}) \cdot \mathbf{n} dS \right\}^2 \int |\nabla \times \mathbf{E}(\mathbf{x})|^2 d^3x} \end{aligned} \quad (27)$$

図 2 の構造について、3.5 節と同じ電界分布から共振インダクタンスを計算すると、0.2198 nH となり誤差が大きくなる (相対誤差 5.62 %)。また、共振周波数は 3.129 GHz で相対誤差は -2.43 % となる。ただし、3.2 節の手順と比較して分かるように接続ビアを流れる電流で規格化する必要がないため、ビアが多数ある場合には作業量が減るという利点も考えられる。

## 4. ま と め

本報告では、反共振時の電磁界分布から平行平板構造の等価回路化を行った。  $\partial \rho / \partial t$  あるいは  $\partial \mathbf{J} / \partial t$  が 0 となる位相に着目し、疑似静電界及び疑似静磁界のエネルギーからそれぞれ共振キャパシタンス及び共振インダクタンスを導出した。さらに、低域でのループインダクタンス、接続ビアのインダクタンス、共振インダクタンス及び共振キャパシタンスから、電磁誘導により共振が誘因される等価回路を構築した。この回路では相互インダクタンスの合わせ込みにより第一共振まで特性を表現することができたが、相互インダクタンスの計算方法は今後の課題とした。一旦相互インダクタンスが分かれば 2 ポート回路に拡張できることも分かった。実際に簡単な平行平板構造に適用した結果、高い精度で共振周波数などの特性を表現できたが、平板がより複雑な形の場合や接続ビアが多数ある場合、ポートが 3 つ以上の場合などにも適用したい。

## 文 献

- [1] Tohlu Matsushima, Nobuo Hirayama, Takashi Hisakado, and Osami Wada, "SI/PI Degradation Due to Package-Common-Mode Resonance Caused by Parasitic Capacitance between Package and PCB," IEEE 8th Workshop on Electromagnetic Compatibility of Integrated Circuits, pp.213-218, 6-9, Dubrovnik, Nov. 2011.
- [2] 松嶋 徹, 平山 伸夫, 久門 尚史, 和田 修己 "パッケージ-PCB 間に生じる寄生結合によるパッケージコモンモード共振," 電子情報通信学会技術研究報告 EMCJ, vol.111, no.99, pp.1-6, June 2011.
- [3] Albert E. Ruehli, "Equivalent Circuit Models for Three-Dimensional Multiconductor Systems," IEEE Transactions on Microwave Theory and Techniques, vol.22, no.3, March 1974.
- [4] 喜多 知広, "導体プレーンを含む LSI 多層パッケージの部分インダクタンス等価回路モデル," 平成 22 年度京都大学修士論文, Feb. 2011.
- [5] John David Jackson, "Energy in the Magnetic Field," in Classical Electrodynamics, third edition, pp.212-215, John Wiley & Sons, Inc. 1998.
- [6] Albert E. Ruehli, "Interconnection Modeling," in Circuit Analysis, Simulation and Design, Elsevier Science Publishers B.V, pp.221-253, North-Holland, 1987.
- [7] Taiki Nishimoto, Rikiya Asai, Tohlu Matsushima, Takashi Hisakado, and Osami Wada, "Experimental Verification of Signal Integrity Deterioration Due to Package-Common-Mode Resonance," International Symposium on Electromagnetic Compatibility EMC Europe 2012, to be published, Roma, Sep. 2012.
- [8] 浅井 力矢, "SI/PI 解析を目的とした電源供給系グラウンド共振時の LSI パッケージ等価回路モデル," 平成 23 年度京都大学修士論文, Feb. 2012.
- [9] Takanori Okoshi, "Planar Circuits for Microwaves and Lightwaves," Springer-Verlag, chap.2, pp.10-42, New York, May 1985.
- [10] 本間利久, 五十嵐一, 川口秀樹, "数値電磁力学-基礎と応用-, " pp.12, 森北出版株式会社, 東京, 2002.